

用户手册

APM32F003x4x6

基于 Arm® Cortex®-M0+内核的 32 位微控制器

版本：V 1.7

目录

1	简介及文档描述规则.....	6
1.1	简介	6
1.2	文档描述规则.....	6
2	系统架构	7
2.1	术语全称、缩写描述.....	7
2.2	系统架构框图.....	7
2.3	存储器映射	7
3	FLASH 存储器	9
3.1	术语全称、缩写描述.....	9
3.2	主要特征	9
3.3	FLASH 存储器结构.....	9
3.4	FLASH 存储器功能说明	10
3.5	选项字节寄存器功能描述	12
3.6	寄存器地址映射	15
3.7	寄存器功能描述	15
4	电源管理单元（PMU）	20
4.1	术语全称、缩写描述.....	20
4.2	简介	20
4.3	结构框图.....	20
4.4	功能描述.....	20
4.5	电源管理	21
5	自动唤醒（WUPT）	23
5.1	简介	23
5.2	结构框图.....	23
5.3	功能描述.....	23
5.4	寄存器地址映射	24
5.5	寄存器功能描述	24
6	复位与时钟（RCM）	27
6.1	术语全称、缩写描述.....	27
6.2	复位功能描述（RMU）	27
6.3	时钟管理功能描述（CMU）	29

6.4	寄存器地址映射	34
6.5	寄存器功能描述	35
7	嵌套向量中断控制器（NVIC）	41
7.1	术语全称、缩写描述	41
7.2	简介	41
7.3	主要特征	41
7.4	中断和异常向量表	41
8	外部中断控制器（EINT）	43
8.1	简介	43
8.2	功能描述	43
8.3	寄存器地址映射	43
8.4	寄存器功能描述	44
9	通用输入/输出引脚（GPIO）	46
9.1	术语全称、缩写描述	46
9.2	主要特征	46
9.3	结构框图	47
9.4	功能描述	47
9.5	寄存器地址映射	48
9.6	寄存器功能描述	48
10	蜂鸣器（BUZZER）	51
10.1	简介	51
10.2	结构框图	51
10.3	功能描述	51
10.4	寄存器地址映射	52
10.5	寄存器功能描述	52
11	定时器概述	53
11.1	术语全称、缩写描述	53
11.2	定时器类别及主要差异	53
12	高级定时器（TMR1/TMR1A）	56
12.1	简介	56
12.2	主要特征	56
12.3	结构框图	57
12.4	功能描述	58

12.5	寄存器地址映射	74
12.6	寄存器功能描述	75
13	通用定时器（TMR2）	96
13.1	简介	96
13.2	主要特征	96
13.3	结构框图	97
13.4	功能描述	97
13.5	寄存器地址映射	103
13.6	寄存器功能描述	104
14	基本定时器（TMR4）	115
14.1	简介	115
14.2	主要特征	115
14.3	结构框图	115
14.4	功能描述	116
14.5	寄存器地址映射	117
14.6	寄存器功能描述	118
15	看门狗定时器（WDT）	122
15.1	简介	122
15.2	独立看门狗	122
15.3	窗口看门狗	124
15.4	IWDT 寄存器地址映射	126
15.5	IWDT 寄存器功能描述	126
15.6	WWDT 寄存器地址映射	127
15.7	WWDT 寄存器功能描述	127
16	串行外设接口（SPI）	128
16.1	简介	128
16.2	主要特征	128
16.3	结构框图	129
16.4	SPI 功能描述	129
16.5	寄存器地址映射	137
16.6	寄存器功能描述	137
17	通用同步异步收发器（USART）	142
17.1	术语全称、缩写描述	142

17.2	简介	142
17.3	主要特征	142
17.4	功能描述	143
17.5	寄存器地址映射	153
17.6	寄存器功能描述	153
18	内部集成电路接口 (I2C)	160
18.1	术语全称、缩写描述	160
18.2	简介	160
18.3	主要特征	160
18.4	结构框图	161
18.5	功能描述	162
18.6	寄存器地址映射	166
18.7	寄存器功能描述	167
19	模数转换器 (ADC)	175
19.1	简介	175
19.2	主要特征	175
19.3	ADC 功能描述	176
19.4	寄存器地址映射	179
19.5	寄存器功能描述	179
20	芯片电子签名	186
20.1	主存储区容量寄存器	186
20.2	96 位唯一芯片 ID	186
21	版本历史	187

1 简介及文档描述规则

1.1 简介

本参考手册向应用程序开发人员提供关于如何使用 MCU（微控制器）系统架构、存储器和外设所涉及的全部信息。

关于 Arm® Cortex®-M0+ 内核的相关信息，请参考 Arm® Cortex®-M0+ 技术参考手册；关于型号信息、尺寸和器件的电气特性等详细数据请参考对应的数据手册（Datasheet）；有关 MCU 系列全部型号中，存储器映射、外设存在情况及其数目请查阅相应的数据手册。

1.2 文档描述规则

1.2.1 术语全称、缩写描述

表格 1 R/W 缩写及描述

R/W	描述	缩写
read/write	软件能读写此位。	R/W
read-only	软件只能读此位。	R
write-only	软件只能写此位，读此位将返回复位值。	W
read/clear	软件可以读此位，也可以通过写 1 清除此位，写 0 对此位无影响。	RC_W1
read/clear	软件可以读此位，也可以通过写 0 清除此位，写 1 对此位无影响。	RC_W0
read/clear by read	软件可以读此位，读此位将自动地清除它为 0，写此位无效。	RC_R
read/set	软件可以读也可以设置此位，写 0 对此位无影响。	R/S
read-only write trigger	软件可以读此位，写 0 或 1 触发一个事件但对此位数值没有影响。	RT_W
toggle	软件只能通过写 1 来翻转此位，写 0 对此位无影响。	T

2 系统架构

2.1 术语全称、缩写描述

表格 2 术语全称、缩写描述

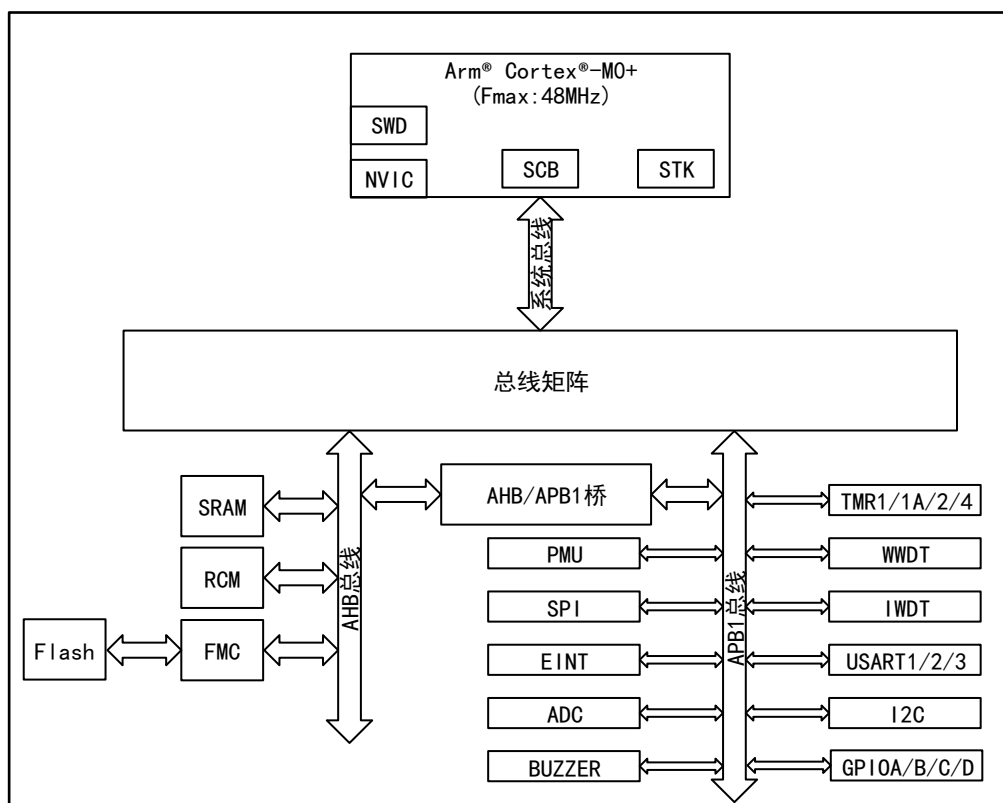
中文全称	英文全称	英文缩写
高级高性能总线	Advanced High-Performance Bus	AHB
高级外围总线	Advanced Peripheral Bus	APB

2.2 系统架构框图

主系统主要由一个驱动单元和三个被动单元构成。驱动单元是连接 Arm® Cortex®-M0+内核的系统总线（S-bus）。三个被动单元分别是内部 SRAM、内部闪存存储器和 AHB 到 APB 的桥，其中，桥连接所有的 APB 设备。

这些都是通过一个多级的 AHB 总线构架相互连接的，如下图所示：

图 1 APM32F003x4x6 系列产品系统架构



注意：不同型号的产品含有的模块数量不同，具体参见数据手册。

2.3 存储器映射

存储器映射地址总共是 4GB 地址，分配的地址包括内核（包括内核外设）、片上

Flash（包括主存储区、系统存储区、选项字节）、片上 SRAM、总线外设（包括 AHB、APB 外设），各类地址具体信息请参考对应型号的数据手册。

2.3.1 嵌入式 SRAM

内置静态 SRAM。它可以以字节、半字（16 位）或全字（32 位）访问。SRAM 的起始地址是 0x2000 0000。

3 Flash 存储器

本章主要介绍 Flash 的存储结构、读、擦、写、读/写保护、解锁/锁定特性，及涉及到的寄存器功能描述。

3.1 术语全称、缩写描述

表格 3 术语全称、缩写描述

中文全称	英文全称	英文缩写
闪存存储器控制器	Flash Memory Controller	FMC

3.2 主要特征

(1) Flash 存储器结构

- 分为主存储区、信息块
- 主存储区容量最高为 32KB
- 信息块分为系统存储区和选项字节区
- 系统存储区容量大小为 1KB，存放 96 位唯一 UID、主存储区容量信息
- 选项字节区容量大小为 24B

(2) 功能说明

- 读取 Flash
- 页/片擦 Flash
- 写 Flash
- 读/写保护 Flash
- 配置选项字节

3.3 Flash 存储器结构

表格 4APM32F003x4x6 系列产品 Flash 存储结构

块	名称	地址区域	大小（字节）
主存储区	页 0	0x0000 0000 - 0x0000 03FF	1K
主存储区	页 1	0x0000 0400 - 0x0000 07FF	1K
主存储区	页 2	0x0000 0800 - 0x0000 0BFF	1K
主存储区	页 3	0x0000 0C00 - 0x0000 0FFF	1K
主存储区	...	...	...
主存储区	页 31	0x0000 7C00 - 0x0000 7FFF	1K
信息块	系统存储区	0x0002 0000 - 0x0002 03FF	1K
信息块	选项字节	0x0002 0400 - 0x0002 07FF	24

注：APM32F003x4x6 系列产品的主存储块包含页的数量和具体产品的 Flash 容量有关。

3.4 Flash 存储器功能说明

描述对主存储器、信息块（包括系统存储区、选项字节）的操作，包括读、写、擦、读/写保护。

读取 Flash 包括主存储块、信息块，擦、写、读/写分开介绍；系统存储区在出厂时已写入，用户无法修改，不介绍该模块的擦、写、读/写保护。

3.4.1 读取 Flash

Flash 存储器可直接寻址，读取 Flash 受以下配置影响：

等待周期

针对不同的系统时钟需配置不同的等待周期：

- 0 个等待周期：0<系统时钟≤24MHz
- 1 个等待周期：24MHz<系统时钟≤48MHz

预取缓存区

可提高读取速度，每次复位预取缓存区被自动打开；带预取缓存的读接口，APM32F003x4x6 系列是 2×64 位；只有系统时钟和 AHB 时钟一致且系统时钟小于 24MHz 时才能配置开启或关闭。

半周期访问

在需要优化功耗时可使用半周期访问；此时系统时钟和 AHB 时钟一致，且系统时钟为 8MHz 或低于 8MHz 才能使用半周期访问 Flash，否则必须处于开启状态。

3.4.2 主存储块

3.4.2.1 擦主存储块

FMC 支持页擦除和整片擦除（全擦除）两种方式将主存储区的内容初始化为高电平（数据表现为 0xFFFF）。用户在对 Flash 进行写入前，建议对写入地址页先进行擦除操作，若写入地址的数据不是 0xFFFF 则会触发一个编程错误。

主存储器页擦除

页擦除是根据程序选择的主存储区页进行独立擦除，不会对未选择擦除的页产生任何影响。

正确的页擦除（或闪存写入操作）结束后，FLASH_STS 寄存器的 OCF 将会被置位，若开启了 OCIE 中断则将触发一个操作完成中断。用户需要注意的是选择擦除的页必须是有效的页（主存储区有效的地址和未被写保护的地址）。

主存储器片擦除

片擦除操作将会使 Flash 主存储区内所有内容全部被擦除，片擦除会使主存储区所有数据全部擦除，用户在使用时需要特别注意，以避免误操作导致重要数据丢失。

3.4.2.2 写主存储块

FMC 支持对主存储区的 16 位（半字）数据写入，可选择通过 Debug、BootLoader、程序在 SRAM 中运行、直接读取已擦除的页等方式判断是否擦除成功。

为保证写入正确，需要在写入前检查目的地址是否已经被擦除，若未被擦除，则写入数据无效并将 FLASH_STS 寄存器的 PEF 位置“1”。若目的地址存在写保护，则写入数据无效并触发一个写保护错误（FLASH_STS 的 WPEF 位置“1”）。

3.4.2.3 读/写保护主存储块

闪存读/写保护用以防止非法读出/修改主存储区代码或数据，它由选项字节的读/写保护配置字节控制。对于 APM32F003x4x6 系列产品，读/写保护的基本单位是 4 页（即 4KBytes）。

读保护

可通过修改选项字节 READPROT 的值设置内部 Flash 保护级别。调试器一直连接 JTAG/SWD 接口设置读保护，需上电复位后生效；否则，系统电复位就能有效。READPROT 值为除 0xA5 外的任意值时，开启读保护，无法读取主存储块的内容；READPROT 值为 0xA5 时，解除保护，可读取主存储块的内容；在解除读保护时会触发一个主存储块片擦除操作，以防止保护降级后的非法读取。

写保护

可通过配置写保护选项字节 WRP0/1/2/3 的值来实现对主存储块对应的页进行写保护控制，写保护开启后，主存储区对应页的内容使用任何方式都不能被修改。

3.4.2.4 解锁/锁定主存储块

复位后 FMC 的 FLASH_CTRL1 会被硬件锁定，此时不能直接对 FLASH_CTRL1 进行写入操作，必须先按照正确的顺序向 FLASH_KEY 写入对应的值来解锁 FMC。

关键字 1=0x45670123

关键字 2=0xCDEF89AB

错误的写入顺序或错误的值均会使程序进入硬件错误，而且此时 FMC 将被锁定，所有 FMC 操作均无效，直到下次复位才能解除。用户也可以通过向控制寄存器 2（FLASH_CTRL2）的 LOCK 位写“1”来软件锁定 FMC。

用户在每次 Flash 编程操作中必须按照“Flash 解锁—用户编程—Flash 上锁”的步骤进行，以避免在 Flash 编程操作结束后，因 Flash 未上锁而带来的用户代码/数据被意外修改等风险。

3.4.3 选项字节

3.4.3.1 擦选项字节

支持擦除功能，正确的选项字节擦除结束后，需要复位才能生效。

配置步骤

- (1) 检查 FLASH_STS 寄存器的 BUSYF 位，以确认没有其它正在进行的闪存操作；
- (2) 设置 FLASH_CTRL2 寄存器中的 OBWEN 位；
- (3) 设置 FLASH_CTRL2 寄存器中的 OBE 位；
- (4) 设置 FLASH_CTRL2 寄存器中的 STA 位；
- (5) 等待 BUSYF 被复位；
- (6) 读出被擦除的选项字节并做验证。

3.4.3.2 写选项字节

选项字节的 9 个可配置字节均支持写入功能。在配置完选项字节后，需要复位才能生效。

配置步骤

- (1) 检查 FLASH_STS 寄存器的 BUSYF 位，以确认没有其它正在进行的闪存操作；
- (2) 设置 FLASH_CTRL2 寄存器中的 OBWEN 位；
- (3) 设置 FLASH_CTRL2 寄存器中的 OBP 位；
- (4) 写入要编程的半字到指定地址；
- (5) 等待 BUSYF 被复位；
- (6) 读取写入的值并做验证。

3.4.3.3 写保护选项字节

默认状态下，选项字节始终是可以读且被写保护。要想对选项字节块进行写操作（编程/擦除）首先要在 FLASH_OBKEY 中写入正确的键序列（与上锁时一样），随后允许对选项字节块的写操作，FLASH_CTRL2 寄存器的 OBWEN 位标示允许写，清除这位将禁止写操作。

3.4.3.4 解锁/锁定选项字节

系统复位后选项字节默认处于锁定状态，只有进行正确的解锁操作才能修改选项字节。选项字节解锁需要在 FLASH_OBKEY 寄存器写入关键字进行解锁。选项字节不支持“软件上锁”，用户需要特别注意的是每次修改选项字节的值后，需要系统复位才能使之生效。

3.5 选项字节寄存器功能描述

选项字节为用户提供了一些可供选择的功能，它主要由 8 个可配置的字节和对应的补码组成。在每次系统复位后，选项字节区将被重加载到 FLASH_OBCS 和

FLASH_WRTPROT 寄存器（选项字节只有每次被重加载到 FMC 后中才会生效）。在重加载过程中，若出现某个可配置字节与它的反码不匹配问题，则将触发一个选项字节错误（FLASH_OBCS 寄存器的 OBE 位置“1”），同时这个字节将会被置为“0xFF”。选项字节区 24 字节的信息见下表。

表格 5 选项字节

地址	选项字节	初始值	R/W	功能描述
0x0002 0400	READPROT	0xA5	R/W	读保护配置
0x0002 0401	nREADPROT	0x5A	R	READPROT 补码
0x0002 0402	USER	0xFF	R/W	用户选项字节 位 0: WWDTSW 0: 硬件看门狗 1: 软件看门狗 位 1: WWDTRST 0: 窗口看门狗有效时在 HALT 模式下产生复位 1: 窗口看门狗有效时在 HALT 模式下不产生复位 位 2: IWDTSW 0: 硬件激活独立看门狗 1: 软件激活独立看门狗 位 3: LIRCEN 0: LIRC 时钟可作为 CPU 时钟源 1: LIRC 时钟不可作为 CPU 时钟源 位 4: HIRCTRIM 0: HIRCTRIM 寄存器有 4 位调整值 1: HIRCTRIM 寄存器有 3 位调整值 [5:7]: 保留
0x0002 0403	nUSER	0x00	R	USER 补码
0x0002 0404	Data0	0xFF	R/W	用户数据字节 0
0x0002 0405	nData0	0x00	R	Data0 补码
0x0002 0406	Data1	0xFF	R/W	用户数据字节 1
0x0002 0407	nData1	0x00	R	Data1 补码
0x0002 0408	WRP0	0xFF	R/W	写保护配置 0
0x0002 0409	nWRP0	0x00	R	WRP0 补码
0x0002 040A	WRP1	0xFF	R/W	写保护配置 1
0x0002 040B	nWRP1	0x00	R	WRP1 补码
0x0002 040C	WRP2	0xFF	R/W	写保护配置 2
0x0002 040D	nWRP2	0x00	R	WRP2 补码

地址	选项字节	初始值	R/W	功能描述
0x0002 040E	WRP3	0xFF	R/W	写保护配置 3
0x0002 040F	nWRP3	0x00	R	WRP3 补码
0x0002 0410	AFR	-	R/W	位 x 对应复用映射选项 x，即 AFRx。 复用映射选项 0: 0: 端口 C5 复用为 TMR2_CH1; 端口 C6 复用为 TMR1_CH1; 端口 C7 复用为 TMR1_CH2 1: 映射选项无效，默认复用 复用映射选项 1: 0: 端口 A3 复用为 SPI_NSS; 端口 D2 复用为 TMR2_CH3 1: 映射选项无效，默认复用 复用映射选项 2: 保留 复用映射选项 3: 0: 端口 C3 复用为 TLI 1: 映射选项无效，默认复用 复用映射选项 4: 0: 端口 B4 复用为 ADC_ETR; 端口 B5 复用为 TMR1_BKIN 1: 映射选项无效，默认复用 复用映射选项 5: 0: 端口 D5 复用为 TMR1A_CH1N; 端口 D6 复用为 TMR1A_CH2N 1: 映射选项无效，默认复用 复用映射选项 6: 保留 复用映射选项 7: 0: 端口 C3 复用为 TMR1_CH1N; 端口 C4 复用为 TMR1_CH2N 1: 映射选项无效，默认复用 注意: 不能在同一个端口使能一个以上的重映射选项 (如: 不能同时使能 AFR0 和 AFR1)
0x0002 0411	nAFR	-	R	AFR 补码
0x0002 0412	保留			
0x0002 0413				
0x0002 0414	HXTCNT	0xFF	R/W	位[0:7]: HXTCNT 0x1E: 0.5 HXT 周期 0x2D: 8 HXT 周期 0x4B: 128 HXT 周期

地址	选项字节	初始值	R/W	功能描述
				0xFF : 2048 HXT 周期
0x0002 0415	nHUTCNT	0x00	R	HUTCNT 补码
0x0002 0416	CLOCK_OPTION	0xFF	R/W	用户选项字节 位[0:1]: WUPTDIV 00: 4 MHz 至 128 kHz 预分频器 01: 8 MHz 至 128 kHz 预分频器 1x: 16 MHz 至 128 kHz 预分频器 位 2: WUPTLIRC 0: 选择 HXT 分频器作为时钟源 1: 选择 LSI 分频器作为时钟源 位 3: EXTCLK 0: OSCIN 上的外部时钟信号 1: 连接到 OSCIN/OSCOUT 的外部晶体 [4:7]: 保留
0x0002 0417	nCLOCK_OPTION	0x00	R	CLOCK_OPTION 补码

注意：当可配置字节和它的补码值为"0xFF"时，重加载过程中将不会再进行匹配验证

3.6 寄存器地址映射

基地址：0x4001 1000

表格 6 寄存器地址映射

寄存器名	描述	偏移地址
FLASH_CTRL1	控制寄存器 1	0x00
FLASH_KEY	关键字寄存器	0x04
FLASH_OBKEY	选项字节关键字寄存器	0x08
FLASH_STS	状态寄存器	0x0C
FLASH_CTRL2	控制寄存器 2	0x10
FLASH_ADDR	地址寄存器	0x14
FLASH_OBCS	选项字节控制/状态寄存器	0x1C
FLASH_WRTPROT	写保护寄存器	0x20
FLASH_LPM	低功耗模式寄存器	0x24
FLASH_TPO	闪存 tpower_on 寄存器	0x28

3.7 寄存器功能描述

3.7.1 控制寄存器 1 (FLASH_CTRL1)

偏移地址：0x00

复位值：0x0000 0030

位/域	名称	R/W	描述
2:0	LATENCY	R/W	等待状态配置 (Latency Status Configure) 000: 0 个等待周期, 0<系统时钟≤24MHz 001: 1 个等待周期, 24MHz<系统时钟≤48MHz 其他: 保留
3	HCAEN	R/W	使能 Flash 半周期访问 (Flash Half Cycle Access Enable) 0: 禁止 1: 允许
4	PBEN	R/W	使能预取缓存区 (Prefetch Buffer Enable) 0: 禁用 1: 使能
5	PBSF	R	预取缓存区状态标志 (Prefetch Buffer Status Flag) 0: 处于关闭状态 1: 处于打开状态
31:6	保留		

3.7.2 关键字寄存器 1 (FLASH_KEY)

偏移地址: 0x04

复位值: 0xFFFF XXXX

位/域	名称	R/W	描述
31:0	KEY	W	FMC 关键字 (FMC Key) 写入这些位所表示的关键字可以解锁 FMC, 这些位只能执行写操作, 执行读操作时返回 0。

3.7.3 选项字节关键字寄存器 (FLASH_OBKEY)

偏移地址: 0x08

复位值: 0x03FF FFFC

这个寄存器的复位数值与写入选项字节中的数值相关, OBE 位的复位值与加载选项字节时对选项字节和它的反码进行比较的结果相关。

位/域	名称	R/W	描述
31:0	KEY	W	选项字节关键字 (Option Byte Key) 写入这些位所表示的关键字可以解除选项字节写操作的锁定, 这些位只能执行写操作, 执行读操作时返回 0。

3.7.4 状态寄存器 (FLASH_STS)

偏移地址: 0x0C

复位值: 0x0000 0000

位/域	名称	R/W	描述
0	BUSYF	R	忙碌标志 (Busy Flag) 该位表示正在进行闪存操作, 这些位只能执行写操作, 执行读操作时返回 0。
1	保留		
2	PEF	R/W	编程错误标志 (Programming Error Flag) 地址被编辑前的值不是“0xFFFF”时, 该位被软件置位。

位/域	名称	R/W	描述
3	保留		
4	WPEF	R/W	写保护错误标志（Write Protection Error Flag） 当编程 FLASH 里写保护地址时，该位由硬件置位。
5	OCF	R/W	操作完成标志（Operation Complete Flag） 当 FLASH 里的读/写操作完成时，由硬件置位。
31:6	保留		

3.7.5 控制寄存器 2（FLASH_CTRL2）

偏移地址：0x10

复位值：0x0000 0080

位/域	名称	R/W	描述
0	PG	R/W	编程（Program） 该位置 1 进行 Flash 编程操作。
1	PAGEERA	R/W	页擦除（Page Erase） 该位置 1 进行页擦除。
2	MASSERA	R/W	整片擦除（Mass Erase） 该位置 1 进行整片擦除。
3	保留		
4	OBP	R/W	编程选项字节（Option Byte Program） 该位置 1 进行选项字节编程操作。
5	OBE	R/W	擦除选项字节（Option Byte Erase） 该位置 1 进行选项字节擦除操作。
6	STA	R/W	开始进行擦除操作（Start Erase） 该位只能由软件置 1，在 STS 寄存器的 BUSYF 位清 0 时复位。
7	LOCK	R/W	锁定（Lock） 该位只能写 1，该位置 1 表示 Flash 和 CTRL2 寄存器被锁定。
8	保留		
9	OBWEN	R/W	使能选项字节写操作（Option Byte Write Enable） 当该位置 1 时，选项字节可以被编程。
10	ERRIE	R/W	使能错误中断（Error Interrupt Enable） 0：禁止中断 1：使能中断 当 STS 寄存器的 PEF=1 或 WPEF=1 时，设置该位产生中断。
11	保留		
12	OCIE	R/W	使能操作完成中断（Operation Complete Interrupt Enable） 0：操作完成中断禁用 1：操作完成中断使能 当 STS 寄存器的 OCF=1 时，设置该位产生中断。
31:13	保留		

3.7.6 地址寄存器（FLASH_ADDR）

偏移地址：0x14

复位值：0x0000 0000

该寄存器由硬件修改为当前/最后使用的地址；页擦除时，需通过软件配置该寄存器。

位/域	名称	R/W	描述
31:0	ADDR	W	Flash 地址 (Flash Address) 在进行编程操作时，该位写入要编程的地址，在进行页擦除时，该位写入要擦除的页。

3.7.7 选项字节控制/状态寄存器 (FLASH_OBCS)

偏移地址: 0x1C

复位值: 0x03FF FFFC

该寄存器的复位值与写入选项字节中的数值有关；OBE 位的复位值与加载的选项字节数值和它的反码是否一致的结果有关。

位/域	名称	R/W	描述
0	OBE	R	选项字节错误 (Option Byte Error) 1: 所加载的选项字节和它的补码不匹配，选项字节和它的补码强制写入 0xFF
1	READPROT	R	读保护 (Read Protect) 1: 表示闪存处于读保护状态
2	WWDTSW	R	切换窗口看门狗 (WWDT Switch) 0: 硬件激活窗口看门狗 1: 软件激活窗口看门狗
3	WWDTRST	R	复位窗口看门狗 (WWDT Reset) 此位控制窗口看门狗在 HALT 模式下产生复位。 0: 产生 1: 不产生
4	IWDTSW	R	切换独立看门狗 (IWDT Switch) 0: 硬件激活独立看门狗 1: 软件激活独立看门狗
5	LIRCEN	R	使能 LIRC (LIRC Enable) 0: LIRC 时钟可作为 CPU 时钟源 1: LIRC 时钟不可作为 CPU 时钟源
6	HIRCTRIM	R	调试 HIRC (HIRC Trim) 此位控制 HIRCTRIM 寄存器有几个调整值。 0: 4 位 1: 3 位
9:7	保留		
17:10	DATA0	R	Data0
25:18	DATA1	R	Data1
31:26	保留		

3.7.8 写保护寄存器 (FLASH_WRTPROT)

偏移地址: 0x20

复位值: 0xFFFF FFFF

位/域	名称	R/W	描述
31:0	WRTPROT	R	写保护 (Write Protect) 0: 有效 1: 无效

3.7.9 低功耗模式寄存器 (FLASH_LPM)

偏移地址: 0x24

复位值: 0x0000 0000

位/域	名称	R/W	描述
0	HALT	R/W	Flash 在 halt 模式下处于掉电状态 (Flash is Power-down in Halt mode) 该位由软件置 1 和清 0。 0: 当 MCU 处于 halt 模式, Flash 处于掉电状态。 1: 当 MCU 处于 halt 模式, Flash 处于工作状态。
1	AHALT	R/W	Flash 在 Active-halt 模式下处于掉电状态 (Flash is Power-down in Active-halt mode) 该位由软件置 1 和清 0。 0: 当 MCU 处于 Active-halt 模式, Flash 处于工作状态。 1: 当 MCU 处于 Active-halt 模式, Flash 处于掉电状态。
31:2	保留		

3.7.10 闪存 tpower_on 寄存器 (FLASH_TPO)

偏移地址: 0x28

复位值: 0x0000 0000

位/域	名称	R/W	描述
7:0	TPO	R/W	Flash 处于掉电模式下的启动时间 (The t_{su} of Flash in Power-down mode) Flash 从掉电模式启动时, 需要等待 2us 才能正常运行。
31:8	保留		

4 电源管理单元（PMU）

4.1 术语全称、缩写描述

表格 7 术语全称、缩写描述

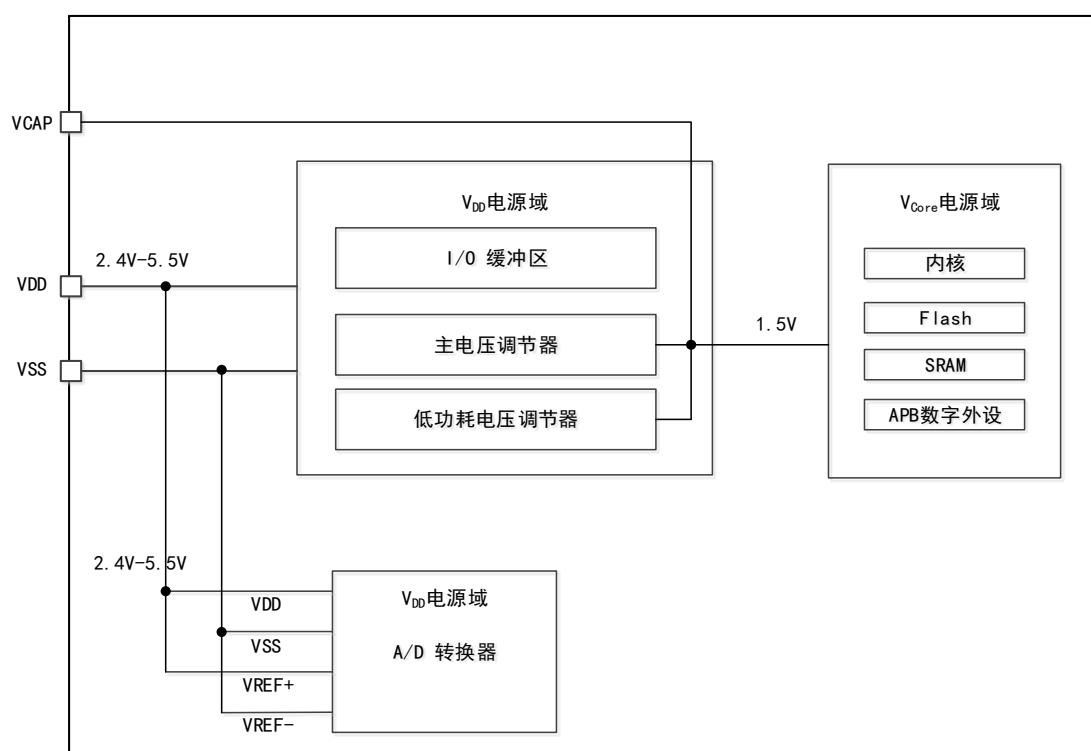
中文全称	英文全称	英文缩写
上电复位	Power On Reset	POR
掉电复位	Power Down Reset	PDR

4.2 简介

电源是一个系统稳定运行的基础，工作电压为 2.4~5.5V，可以通过内置的电压调节器提供 1.5V 的电源给数字外设。

4.3 结构框图

图 2 电源控制结构框图



4.4 功能描述

4.4.1 电源域

产品电源域有： V_{DD} 电源域、 V_{Core} 电源域。

4.4.1.1 V_{DD} 电源域

V_{DD}/V_{SS} 引脚可以为内部主电压调节器(MVR)、内部低功耗电压调节器(LPVR)和 I/O 口供电，电压范围为 2.4~5.5V。

4.4.1.2 V_{Core} 电源域

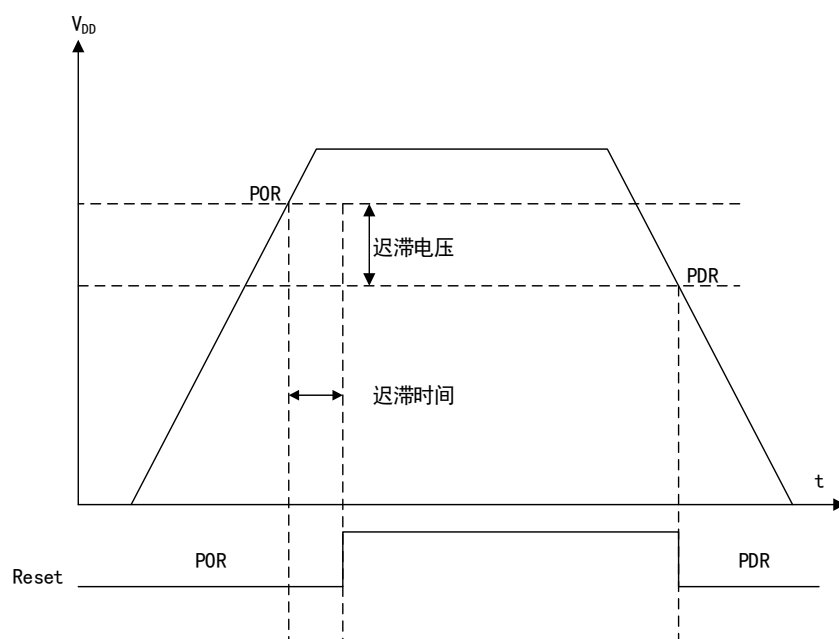
由主电压调节器和低功耗电压调节器一起给内核、FLASH、RAM 和数字外设供电，供电电压为 1.5V。

4.5 电源管理

4.5.1 上电复位与掉电复位（POR 与 PDR）

当检测到 V_{DD} 低于阈值电压 V_{POR} 和 V_{PDR} 时，芯片将会自动保持为复位状态，上电复位和掉电复位的波形图如下，POR、PDR、迟滞电压、迟滞时间请参考“数据手册”。

图 3 上电复位和掉电复位的波形图



4.5.2 功耗控制

4.5.2.1 低功耗模式降低功耗

低功耗模式有四种：等待模式、快速活跃停机模式、慢速活跃停机模式、停机模式。通过关闭内核、时钟源、设置调压器来降低功耗。

表格 8 四种低功耗的主要特性

模式	唤醒触发事件	CPU	振荡器	主电压调节器	外设
等待	所有内部中断或外部中断，复位	关	开	开	开 ⁽¹⁾

模式	唤醒触发事件	CPU	振荡器	主电压调节器	外设
快速活跃待机	WUPT 或外部 ⁽²⁾ 中断, 复位	关	关除 LIRC (或 HXT)	开	仅 WUPT 和 IWDTC (如果已被激活)
慢速活跃待机	WUPT 或外部 ⁽²⁾ 中断, 复位	关	关仅 LIRC 除外	关 (低功耗电压调节器开)	仅 WUPT 和 IWDTC (如果已被激活)
待机	外部 ⁽²⁾ 中断, 复位	关	关	关 (低功耗电压调节器开)	关

注: 1.如果外设时钟未被关闭

2.包括通信外设 (SPI, I2C) 的中断 (参见中断向量表)

等待模式

表格 9 等待模式特点

特性	说明
进入	通过执行 WFI 指令进入等待模式
唤醒	通过任意中断唤醒
等待时	内核停止运行, 外设与中断控制器保持运行, 所有寄存器、RAM 以及定义的时钟配置都保持不变
唤醒延时	无

待机模式

表格 10 待机模式特点

特性	说明
进入	通过执行 HALT 指令进入待机模式
唤醒	通过外部中断唤醒
待机时	主时钟、CPU 和外设停止运行, 所有寄存器和 RAM 内容保持不变, 默认情况下的时钟配置也保持不变, 低电压调节器处于工作状态
唤醒延时	主时钟唤醒时间+电压调节器从低功耗唤醒时间

活跃待机

表格 11 活跃待机模式特点

特性	说明
进入	先使能 WUPT, 然后通过执行 HALT 指令进入活跃待机模式
唤醒	通过内部事件自动唤醒
活跃待机时	主振荡器、CPU 及外设停止运行, 若 WUPT 和 IWDTC 使能, 则只有 LIRC RC 与 HXT 处于运行,用来驱动 WUPT 和 IWDTC 的计数器。
唤醒延时	主时钟唤醒时间+电压调节器从低功耗唤醒时间 (FLASH 一直处于工作状态可减少唤醒时间)

4.5.2.2 运行模式降低功耗

在运行模式下, 可通过降低系统时钟、关闭未使用的外设、关闭所有未使用的模拟功能块来降低功耗。

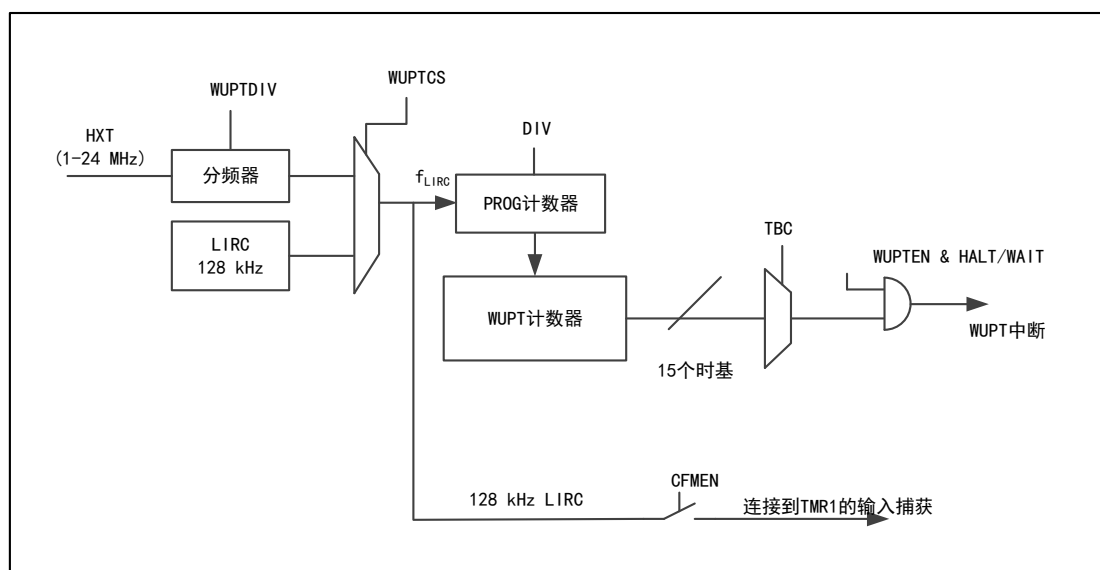
5 自动唤醒（WUPT）

5.1 简介

当 MCU 进入低功耗活跃停机（Active Halt）模式时，WUPT 可提供一个内部的唤醒时间基准。该时间基准的时钟是由内部的低速 RC 振荡器时钟(LIRC)或者通过预分频的 HXT 晶振时钟来提供的。

5.2 结构框图

图 4 WUPT 时钟框图



5.3 功能描述

5.3.1 WUPT 配置流程

- 通过配置寄存器 WUPT_CSTS 的 CFMEN 位置 1 将 LIRC 连接到 TMR1 的输入捕获通道 1
- 通过配置寄存器 WUPT_DIV 的 DIV[5:0]位来定义适当的预分频值
- 通过配置寄存器 WUPT_TBC 的 TBC[3:0]位来选择需要的自动唤醒延时
- 通过配置寄存器 WUPT_CSTS 的 WUPTEN 位使能 WUPT 功能
- 执行 HALT 指令

5.3.2 LIRC 时钟频率检测

为了获得精确的自动唤醒时间间隔或蜂鸣器输出，需要精确测量 LIRC 频率

时钟频率检测步骤如下：

- 先配置寄存器 WUPT_CSTS 的 CFMEN 位置 1 将 LIRC 连接到 TMR1 的输入捕获通道 1

- 通过定时器的输入捕获中断来测量 LIRC 的频率

5.3.3 时基选择

WUPT 的时间间隔取决于：TBC[3:0]位给出计数器的输出列和 DIV[5:0]位给出预分频因子。可以定义 15 种不重叠的时间间隔,如下表所示：

表格 12TBC[3:0] 选择

TBC[3:0]	时间间隔	DIV 范围
0001	$2/f_{LIRC}-64/f_{LIRC}$	2 到 64
0010	$2 \times 32/f_{LIRC}-2 \times 64/f_{LIRC}$	32 到 64
0011	$2 \times 2 \times 32/f_{LIRC}-2^2 \times 64/f_{LIRC}$	32 到 64
0100	$2 \times 2^2 \times 32/f_{LIRC}-2^3 \times 64/f_{LIRC}$	32 到 64
...		
1100	$2 \times 2^{10} \times 32/f_{LIRC}-2^{11} \times 64/f_{LIRC}$	32 到 64
1101	$2 \times 2^{11} \times 32/f_{LIRC}-2^{12} \times 64/f_{LIRC}$	32 到 64
1110	$2^{11} \times 130/f_{LIRC}-2^{11} \times 320/f_{LIRC}$	26 到 64
1111	$2^{11} \times 330/f_{LIRC}-2^{12} \times 960/f_{LIRC}$	11 到 64

用户可以根据期望的时间间隔来确定 WUPTTBC[3:0]的取值，然后选取对应的 DIV[5:0]的取值。

5.4 寄存器地址映射

表格 13 寄存器地址映射

寄存器名	描述	偏移地址
WUPT_CSTS	WUPT 控制状态寄存器	0x00
WUPT_DIV	WUPT 异步预分频寄存器	0x04
WUPT_TBC	WUPT 时基选择寄存器	0x08

5.5 寄存器功能描述

5.5.1 WUPT 控制状态寄存器（WUPT_CSTS）

偏移地址：0x00

复位值：0x0000 0000

位/域	名称	R/W	描述
0	CFMEN	R/W	使能测量功能（Measurement Enable） 0：禁止 1：使能
3:1	保留		

位/域	名称	R/W	描述
4	WUPTEN	R/W	使能自动唤醒（Auto-wakeup Enable） 该位由软件置 1 和清 0，若 MCU 进入活跃停机或等待模式，自动唤醒模块将预先编程设置延时一定时间后唤醒 MCU。 0：禁止 1：使能
5	WUPIF	R/W	自动唤醒中断标志（Auto-wakeup Interrupt Flag） 当对 WUPT_CSTS 寄存器进行读操作时清除该位，写操作无效。 0：没有产生自动唤醒中断 1：产生自动唤醒中断
31:6	保留		

5.5.2 WUPT 异步预分频寄存器（WUPT_DIV）

偏移地址：0x04

复位值：0x0000 00C0

位/域	名称	R/W	描述
5:0	DIV	R/W	选择异步分频值（Asynchronous Prescaler Value Select） 该位用来选择提供给计数器时钟的分频值。 00h: 2 分频 01h: 3 分频 ... 06h: 8 分频 ... 0Eh: 16 分频 0Fh: 17 分频 ... 3Eh: 64 分频 注：该寄存器不能设置为初始复位值（3Fh）
31:6	保留		

5.5.3 WUPT 时基选择寄存器（WUPT_TBC）

偏移地址：0x08

复位值：0x0000 0000

位/域	名称	R/W	描述
3:0	TBC	R/W	选择自动唤醒时基（Auto-wakeup Timebase Select） 该位用来定义自动唤醒中断间隔时间。 0000：无自动唤醒中断 0001：C=1 0100：C=2 0011：C=2 ² 0100：C=2 ³ 0101：C=2 ⁴ 0110：C=2 ⁵ 0111：C=2 ⁶ 1000：C=2 ⁷ 1001：C=2 ⁸

位/域	名称	R/W	描述
			1010: $C=2^9$ 1011: $C=2^{10}$ 1100: $C=2^{11}$ 1101: $C=2^{12}$ 1110: $C=5 \times 2^{11}$ 1111: $C=30 \times 2^{11}$ C 为系数, 基本时长= $C \times \text{DIV} / f_{\text{LIRC}}$
31:4			保留

6 复位与时钟（RCM）

6.1 术语全称、缩写描述

表格 14 术语全称、缩写描述

中文全称	英文全称	英文缩写
复位与时钟管理	Reset and Clock Management	RCM
复位	Reset	RST
上电复位	Power-On Reset	POR
掉电复位	Power-Down Reset	PDR
高速外部时钟	High Speed External Clock	HXT
高速内部时钟	High Speed Internal Clock	HIRC
低速内部时钟	Low Speed Internal Clock	LIRC
校准	Calibrate	CAL
调整	Trim	TRM
唤醒	Wakeup	WUP
自动唤醒	Automatic Wakeup	AWUP
备份	Backup	BAKP
低功耗	Low Power	LPWR
时钟安全系统	Clock Security System	CSS
不可屏蔽中断	Non Maskable Interrupt	NMI

6.2 复位功能描述（RMU）

支持的复位分为两类：系统复位、电源复位两种复位形式。

6.2.1 系统复位

6.2.1.1 “系统复位”复位源

复位源分为外部复位源、内部复位源。

外部复位源：

- NRST 引脚上的低电平。

内部复位源：

- 窗口看门狗终止计数（WWDT 复位）
- 独立看门狗终止计数（IWDT 复位）
- 软件复位（SW 复位）
- 上电复位（POR）/掉电复位（PDR）
- CPU 软件复位

● EMC 复位

以上任一事件发生时，都能产生一个系统复位。另外，可以通过查看 RCM_CSTS（控制/状态寄存器）中的复位标志位识别复位事件来源。

一般来说，系统复位时，会将除了 RCM_CSTS（控制/状态寄存器）的复位标志位和备份区域中的寄存器以外的所有寄存器复位到复位状态。

软件复位

通过清除窗口看门狗的 WWDT_CTRL 寄存器的第 7 个 bit，产生 WWDT 复位。

CPU 软件复位

将 Arm® Cortex®-M0+中断应用和复位控制寄存器中的 SYSRESETREQ 置“1”时，可实现 CPU 的软件复位。

EMC 复位

如果重要的寄存器与其互补寄存器不匹配，那么会产生一个复位，使系统重新运行，恢复到正常。

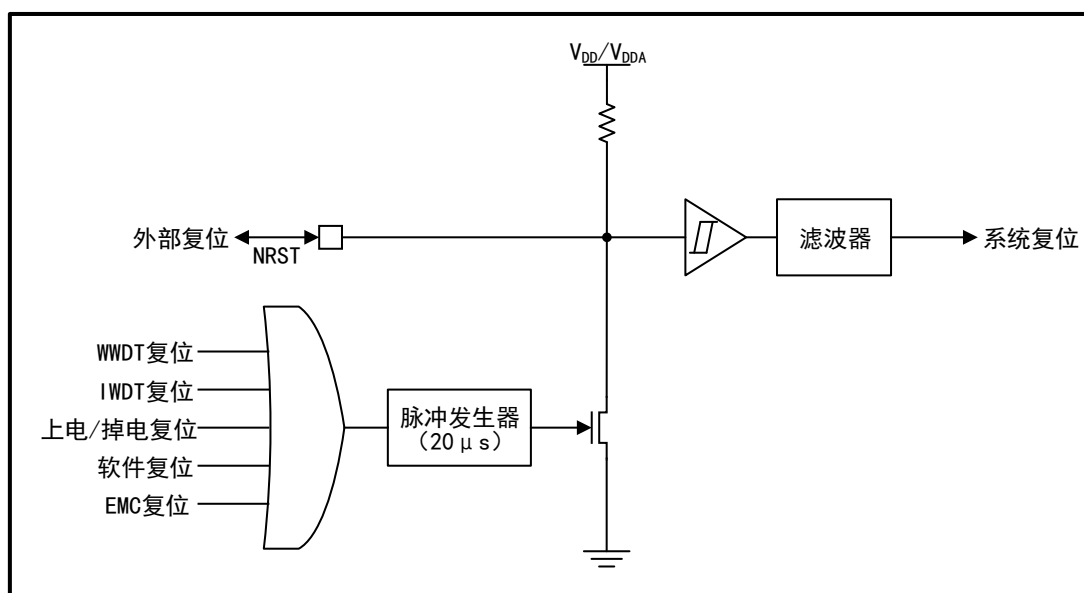
6.2.1.2 “系统复位”复位电路

复位源均作用于 NRST 引脚，该引脚并在复位过程中保持低电平。

内部复位源通过脉冲发生器在 NRST 引脚产生延时至少 20μs 的脉冲，引起 NRST 保持电平产生复位；外部复位源则直接将 NRST 引脚电平拉低产生复位。

“系统复位”复位电路见下图。

图 5 “系统复位”复位电路



6.2.2 电源复位

“电源复位”复位源

“电源复位”复位源如下：

- 上电复位（POR 复位）
- 掉电复位（PDR 复位）

以上任一事件发生时，产生电源复位。

6.3 时钟管理功能描述（CMU）

整个系统的时钟源有：HXT、HIRC、LIRC。关于时钟源的特性，请参考数据手册的“电气特性”中的相关章节。

6.3.1 外部时钟源

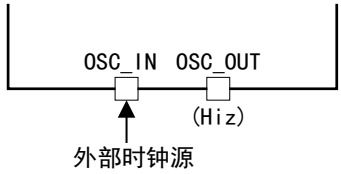
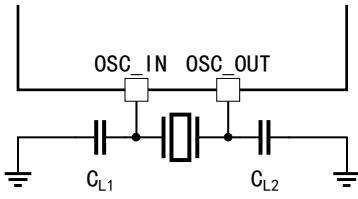
外部时钟信号为 HXT（高速外部时钟信号）。

外部的时钟源有两种：

- 外部晶体/陶瓷谐振器
- 用户外部时钟

两种时钟源的硬件配置如下图所示。

图 6 HXT 的时钟源硬件配置

时钟源	硬件配置
外部时钟	
晶体/陶瓷谐振器	

为了减少时钟输出的失真和缩短启动稳定时间，晶体/陶瓷谐振器和负载电容器必须尽可能地靠近振荡器引脚。负载电容（ C_{L1} 、 C_{L2} ）的值必须根据所选择的振荡器来调整。

6.3.1.1 HXT 高速外部时钟信号

HXT 时钟信号由 HXT 外部晶体/陶瓷谐振器和 HXT 外部时钟两种时钟源产生。

表格 15 产生 HXT 的时钟源

名称	说明
外部时钟源 (HXT 旁路)	通过 OSC_IN 引脚给 MCU 提供时钟。 信号可以有普通的函数信号发送器（调试时）、晶体振荡器、其它信号发生器产生；波形可以是 50% 占空比的方波、正弦波或三角波，最高频率可达 24MHz。 硬件连接上，必须连到 OSC_IN 引脚，同时保证 OSC_OUT 引脚悬空；MCU 配置上，用户可通过设置选项字节里的 EXTCLK 位和 RCM_ECC 的 HXTEN 位来选择这一模式。
外部晶体/陶瓷谐振器 (HXT 晶体)	通过谐振器给 MCU 提供时钟，谐振器包括晶体谐振器、陶瓷谐振器。频率范围是 1~24MHz。 需要 OSC_IN、OSC_OUT 连接谐振器，可以通过设置时钟控制寄存器里 RCM_ECC 中的 HXTEN 位，启动和关闭。 在 RCM_ECC 中的 HXTRF 位用来指示高速外部振荡器是否稳定。在启动后，直到这一位被硬件置“1”，时钟才被释放出来。

6.3.2 内部时钟源

内部时钟包含 HIRC（高速内部时钟信号）和 LIRC（低速内部时钟信号）。

6.3.2.1 HIRC 高速内部时钟信号

HIRC 时钟信号由内部 48MHz 的 RC 振荡器产生。

不同芯片的 RC 振荡器频率不同，且同一颗芯片随着温度、电压的变化也会存在差异；每个芯片的 HIRC 时钟频率在出厂前已经被厂家校准到 $\pm 1\%$ （25℃、 $V_{DD}=3.3V$ ），系统复位时，工厂校准值被装载到 RCM_HIRCTRIM 中；另外，用户可以依据现场的应用环境（温度、电压），通过设置 RCM_HIRCTRIM 中的 TRIM 作进一步的频率调整。

HIRCEN 位可以用来指示 HIRC RC 振荡器是否稳定。在时钟启动过程中，直到 HIRCRF 位被硬件置 1，HIRC RC 输出时钟才被释放。HIRC RC 可由 RCM_ICC 中的 HIRCEN 位来启动或关闭。

与 HXT 晶体振荡器相比，RC 振荡器能够在不需要任何外部器件的条件下提供系统时钟；它的启动时间比 HXT 晶体振荡器短；即使在校准之后，其时钟频率精度仍不如 HXT 晶体振荡器。

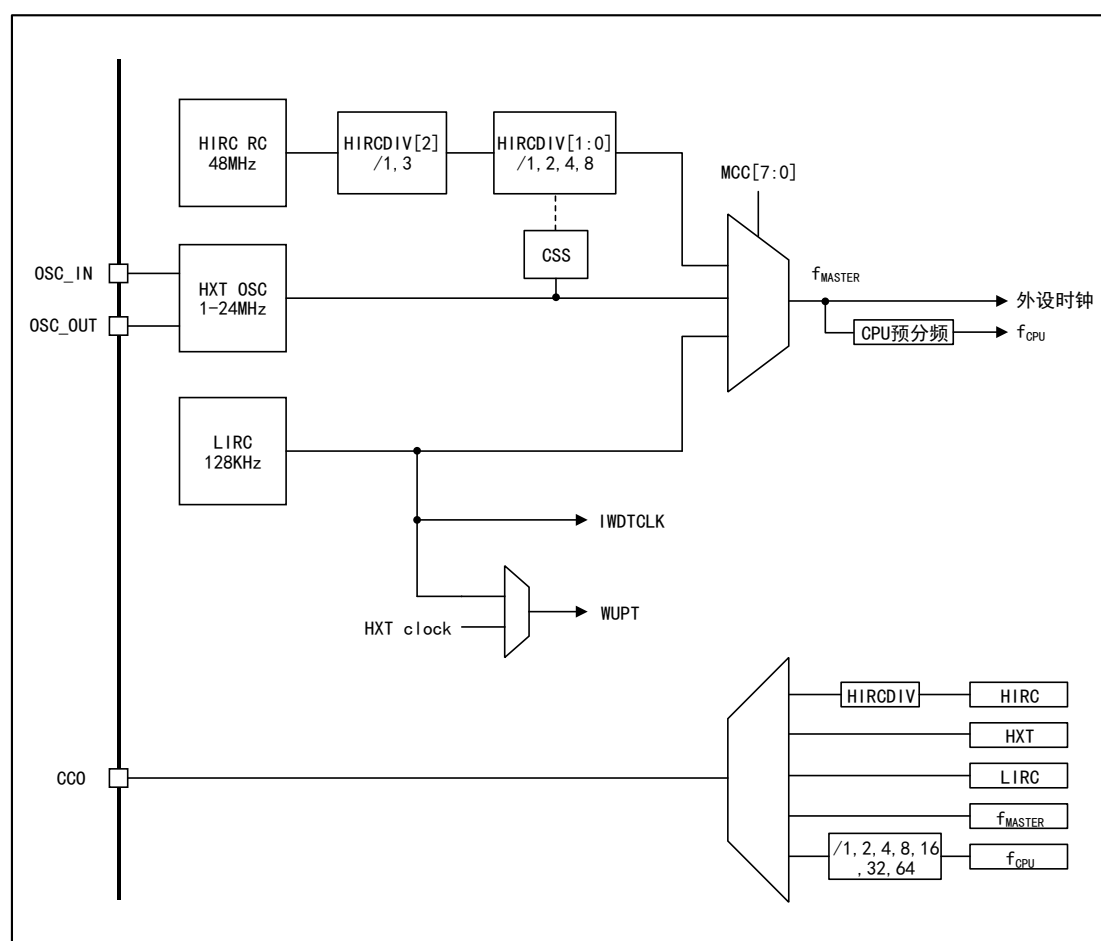
6.3.2.2 LIRC 低速内部时钟信号

LIRC 由 RC 振荡器产生，频率大概在 128kHz 左右（随着温度、电压的变化，频率也会产生变化）。可以在停机和待机模式下保持运行，为独立看门狗和自动唤醒单元提供时钟。

LIRC 可以通过 RCM_ICC 的 LIRCEN 位来启动或关闭。在 RCM_ICC 里的 LIRCRF 位指示低速内部振荡器是否稳定。在启动阶段，直到这个位被硬件设置为“1”后，时钟才被释放。

6.3.3 时钟树

图 7APM32F003x4x6 时钟树



注意:

- (1) 当需要运行连接 AHB, APB 的外设时, 都需要开启相应的使能端, 使外设获得时钟信号。

6.3.4 CCO 的时钟源选择

用户可通过 CCO 脚输出各类时钟，分别是 HXT、HIRC、f_{HIRCDIV}、f_{LIRC}、f_{MASTER} 和 f_{CPU}。

时钟输出控制寄存器(RCM_COC)的 COS[3:0]可选择输出的时钟。具体时钟信号还可以参考时钟树。

时钟输出时，COBF 置起，COS 位被写保护。

用户可通过清除 **COEN** 位来禁用时钟输出功能。

6.3.5 SYSCLK 的时钟源选择

复位后，时钟控制器自动使用 HIRC/8 作为主时钟，一旦主时钟源稳定，用户可根据实际需求更换主时钟的时钟源。

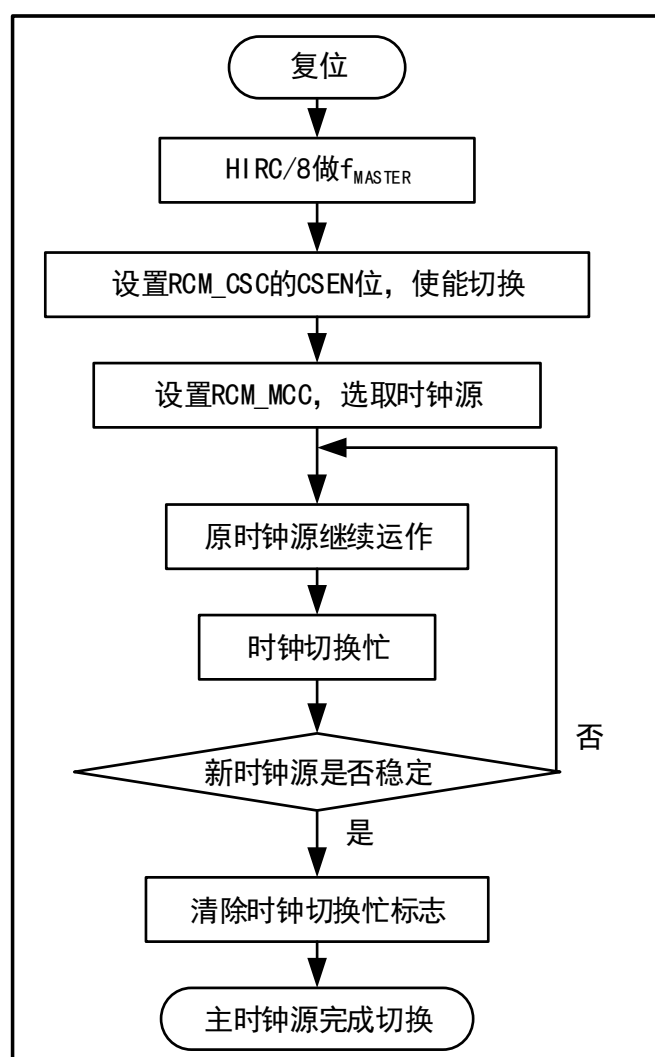
6.3.5.1 自动切换时钟源

用户无需等待时钟源稳定，在切换过程中可继续其他操作。

- (1) 设置时钟切换控制寄存器(RCM_CSC)中的 CSEN 位，使能切换。
- (2) 设置主时钟配置寄存器(RCM_MCC)，选取时钟源。目标源振荡器启动，原时钟源依然驱动内核和外设。

直到目标时钟源稳定，主时钟状态寄存器(RCM_MCS)更新为目标时钟源的标志，MCS 位被清除，完成时钟源的切换。时钟切换中断标志置位，若开启了时钟切换中断，则此时产生一个中断。

图 8 自动切换流程图



6.3.5.2 手动切换时钟源

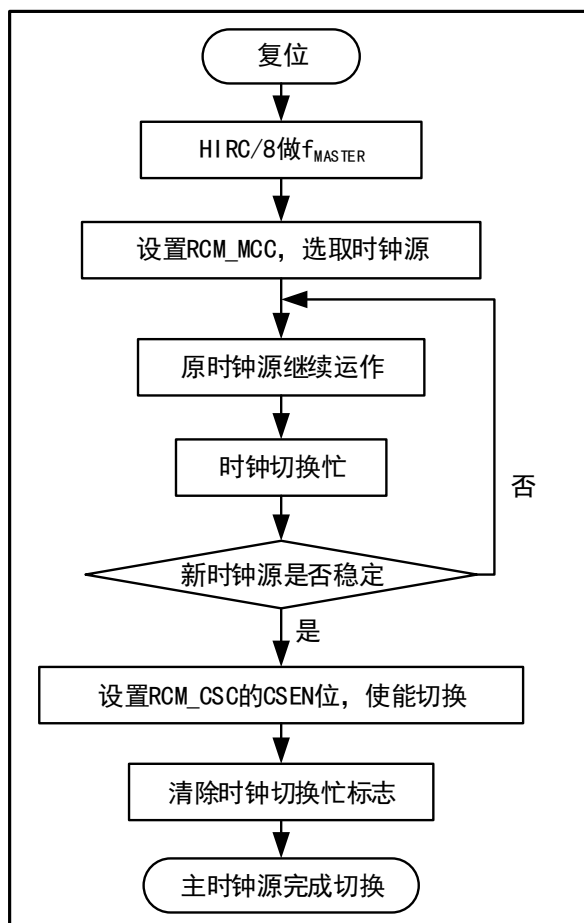
手动切换不能立即完成切换，不过用户能精确地控制切换发生的时间。

- (1) 设置主时钟配置寄存器(RCM_MCC)，选取时钟源。目标源振荡器启动，原时钟源依然驱动内核和外设。

- (2) 用户需等待时钟源稳定。通过寄存器(RCM_CSC)中的 CSIF 标志位，判断时钟源是否就绪。
- (3) 在时钟源稳定后，用户通过设置时钟切换控制寄存器(RCM_CSC))中的 CSEN 位，完成切换。

如果由于某种原因时钟切换失败，可通过软件清除标志位 CSBF 以复位当前的切换操作，通过寄存器 RCM_MCC 恢复原时钟源。

图 9 手动切换流程图



6.3.5.3 低速时钟源选择

自动唤醒单元 (WUPT) 和 IWDG 所使用的低速时钟源可以通过选项字节的 WUPTCS 位来进行选择，可以是 LIRC 或 HXT 的分频，为使 HXT 分频后输出 128KHz 的时钟信号，需要对不同的 HXT 晶振设置不同的分频系数，可通过选项字节 WUPTDIV [1:0]设置，这样是为了使 HXT 分频输出一个 128kHz 的时钟信号。

6.3.6 CPU 时钟

f_{CPU} 由 f_{MASTER} 分频得到，分频系数通过时钟预分频寄存器(RCM_CLKDIV)的 CPUDIV[2:0]设置。

6.3.7 CSS 时钟安全系统

用于监控 HXT 时钟源是否失效。HXT 做系统时钟源时，若 HXT 振荡器出现物理故障等其他失效问题，为确保 MCU 仍能正常工作，引入时钟安全系统。HXT 失效后，时钟安全系统会自动把时钟切换至 HIRC/24。如果用户开启了 CSS 中断，则可在 CSS 中断中，做出相应的系统保护措施及切换新的时钟源。

设置时钟保护系统寄存器 RCM_CSS 中的 CSSEN 位，可使能时钟安全系统。为安全起见，CSS 一旦使能就不能被关闭，直到下一次复位。

6.3.7.1 CSS 开启的方式

- (1) 开启 HXT 晶体；
- (2) HXT 振荡器被置为石英晶体；
- (3) 使能 CSS 功能。

6.3.7.2 HXT 做主时钟源时，HXT 失效

- 寄存器 RCM_CSS 的 CSSFDIF 位被置位，如果 CSSFDIE 为 1，则产生中断。
- HIRC 分频系数被置为复位值同时配置主时钟源。HIRC/24 成为主时钟。
- HIRCEN 被置位，开启 HIRC；HXTEN 被清除，关闭 HXT。
- BCEN 位被置位，用以指示辅助时钟源 HIRC/24 被强制使用。
- 用户可通过软件清除 CSSD 位，BCEN 位只能由复位清除。

6.3.7.3 HXT 未做主时钟源时，HXT 失效

- 主时钟将不会被切换到辅助时钟源。
- 寄存器 RCM_ECC 中的 HXTEN 被清除，HXT 关闭。
- 寄存器 RCM_CSS 的 CSSFDIF 位被置位，如果 CSSFDIE 为 1，则产生中断。

如果主时钟正在切换至 HXT，则在清除 CSSFDIF 位之前，必须先清除寄存器 RCM_CSC 的 CSBF 位。

如果当失效被检测到时，HXT 被 CCOSSEL 选择为时钟输出模式，则 HIRC(HIRCDIV)将替代 HXT，被自动强制选择为输出时钟。

6.4 寄存器地址映射

表格 16 寄存器地址映射

寄存器名	描述	偏移地址
RCM_ICC	内部时钟控制寄存器	0x00
RCM_ECC	外部时钟控制寄存器	0x04
RCM_MCS	主时钟状态寄存器	0x0C
RCM_MCC	主时钟配置寄存器	0x10

寄存器名	描述	偏移地址
RCM_CSC	时钟切换控制寄存器	0x14
RCM_CLKDIV	时钟预分频寄存器	0x18
RCM_APBEN1	APB 时钟使能寄存器 1	0x1C
RCM_CSS	时钟保护系统寄存器	0x20
RCM_COC	时钟输出控制寄存器	0x24
RCM_APBEN2	APB 时钟使能寄存器 2	0x28
RCM_HIRCTRIM	内部高速时钟调整寄存器	0x30
RCM_RSTSTS	复位状态寄存器	0x38
RCM_APBEN3	APB 时钟使能寄存器 3	0x3C

6.5 寄存器功能描述

6.5.1 内部时钟控制寄存器 (RCM_ICC)

偏移地址: 0x00

复位值: 0x0000 0001

位/域	名称	R/W	描述
0	HIRCEN	R/W	内部高速时钟使能 (HIRC Clock Enable) 0: 关闭内部高速时钟 1: 打开内部高速时钟
1	HIRCRF	R	内部高速振荡器准备就绪标志 (HIRC Ready Flag) 0: HIRC 未准备就绪 1: HIRC 准备就绪
2	FWFHEN	R/W	从 Halt 或 Active Halt 模式快速唤醒使能 (Fast Wakeup From Halt Enable) 0: 禁止快速唤醒 1: 使能快速唤醒
3	LIRCEN	R/W	内部低速振荡器使能 (LIRC Enable) 0: 关闭 LIRC 1: 打开 LIRC
4	LIRCRF	R	内部低速振荡器准备就绪标志 (LIRC Ready Flag) 0: LIRC 未准备就绪 1: LIRC 准备就绪
5	RPOEN	R/W	Active Halt 模式电压调节器关闭使能 (Regulator Power off in Active Halt Mode Enable) 0: 在 Active-halt 模式下打开电压调节器 1: 在 Active-halt 模式下关闭电压调节器
31:6	保留		

6.5.2 外部时钟控制寄存器 (RCM_ECC)

偏移地址: 0x04

复位值: 0x0000 0000

位/域	名称	R/W	描述
0	HXTEN	R/W	外部高速振荡器使能 (HXT Enable) 0: 关闭 HXT 1: 打开 HXT
1	HXTRF	R	外部高速振荡器准备就绪标志 (HXT Ready Flag) 0: HXT 未准备就绪 1: HXT 准备就绪
31:2	保留		

6.5.3 主时钟状态寄存器 (RCM_MCS)

偏移地址: 0x0C

复位值: 0x0000 00E1

位/域	名称	R/W	描述
7:0	MCS	R	主时钟状态 (Main Clock Status) 0xE1: 表明 HIRC 是主时钟源 0xD2: 表明 LIRC 是主时钟源 0xB4: 表明 HXT 是主时钟源 其他: 保留
31:8	保留		

6.5.4 主时钟配置寄存器 (RCM_MCC)

偏移地址: 0x10

复位值: 0x0000 00E1

位/域	名称	R/W	描述
7:0	MCC	R/W	主时钟配置 (Main Clock Configure) 0xE1: 配置 HIRC 是主时钟源 0xD2: 配置 LIRC 是主时钟源 0xB4: 配置 HXT 是主时钟源
31:8	保留		

6.5.5 时钟切换控制寄存器 (RCM_CSC)

偏移地址: 0x14

复位值: 0x0000 00XX

位/域	名称	R/W	描述
0	CSBF	R/W	时钟切换忙标志 (Clock Switch Busy Flag) 0: 未进行时钟切换 1: 正在进行时钟切换
1	CSEN	R/W	时钟切换使能 (Clock Switch Enable) 0: 禁止时钟切换 1: 使能时钟切换
2	CSIE	R/W	时钟切换中断使能 (Clock Switch Interrupt Enable) 0: 禁止时钟切换中断 1: 使能时钟切换中断

位/域	名称	R/W	描述
3	CSIF	RC_W0	时钟切换中断标志位（Clock Switch Interrupt Flag） 如果是手动切换时钟（CSEN=0）： 0：目标时钟还没稳定 1：目标时钟已经稳定 如果是自动切换时钟（CSEN=1）： 0：没有发生时钟切换事件 1：发生时钟切换事件
31:4	保留		

6.5.6 时钟预分频寄存器（RCM_CLKDIV）

偏移地址：0x18

复位值：0x0000 0018

位/域	名称	R/W	描述
2:0	CPUDIV	R/W	CPU 时钟分频系数（CPU Clock Divider Factor） 000: 2 001: 2 010: 4 011: 8 100: 16 101: 32 110: 64 111: 128
4:3	HIRCDIV	R/W	内部高速时钟分频系数（HIRC Clock Divider Factor） 00: 1 01: 2 10: 4 11: 8
5	HDS	R/W	内部高速分频时钟设置（HIRC Divider Set） 0: HIRC/3 1: HIRC
31:6	保留		

6.5.7 APB 时钟使能寄存器 1（RCM_APBEN1）

偏移地址：0x1C

复位值：0x0000 00FF

位/域	名称	R/W	描述
0	I2CCEN	R/W	I2C 时钟使能（I2C Clock Enable） 0: 禁止 1: 使能
1	SPICEN	R/W	SPI 时钟使能（SPI Clock Enable） 0: 禁止 1: 使能
2	保留		

位/域	名称	R/W	描述
3	USART1CEN	R/W	USART1 时钟使能 (USART1 Clock Enable) 0: 禁止 1: 使能
4	TMR4CEN	R/W	TMR4 时钟使能 (TMR4 Clock Enable) 0: 禁止 1: 使能
5	TMR2CEN	R/W	TMR2 时钟使能 (TMR4 Clock Enable) 0: 禁止 1: 使能
6	保留		
7	TMR1CEN	R/W	TMR1 时钟使能 (TMR4 Clock Enable) 0: 禁止 1: 使能
31:8	保留		

6.5.8 时钟保护系统寄存器 (RCM_CSS)

偏移地址: 0x20

复位值: 0x0000 0000

位/域	名称	R/W	描述
0	CSSSEN	R/W	时钟保护系统使能 (Clock Security System Enable) 0: 禁止 1: 使能
1	BCEN	R/W	备用时钟源使能 (Backup Clock Enable) 0: 禁止 1: 使能
2	CSSFDIE	R/W	时钟保护系统故障检测中断使能 (CSS Fault Detect Interrupt Enable) 0: 禁止时钟保护系统故障检测中断 1: 使能时钟保护系统故障检测中断
3	CSSFDIF	R/W	时钟保护系统故障检测中断标志 (CSS Fault Detect Interrupt Flag) 0: 未检测到 HXT 时钟故障 1: 检测到 HXT 时钟故障
31:4	保留		

6.5.9 时钟输出控制寄存器 (RCM_COC)

偏移地址: 0x24

复位值: 0x0000 0000

位/域	名称	R/W	描述
0	COEN	R/W	时钟输出使能 (Clock Output Enable) 0: 禁止 1: 使能

位/域	名称	R/W	描述
4:1	COS	R/W	时钟输出源选择 (Clock Output Select) 0000: $f_{HIRCDIV}$ 0001: f_{LIRC} 0010: f_{HXT} 0011: 保留 0100: f_{CPU} 0101: $f_{CPU/2}$ 0110: $f_{CPU/4}$ 0111: $f_{CPU/8}$ 1000: $f_{CPU/16}$ 1001: $f_{CPU/32}$ 1010: $f_{CPU/64}$ 1011: f_{HIRC} 1100: f_{MASTER} 1101: f_{CPU} 1110: f_{CPU} 1111: f_{CPU}
5	CORF	R/W	时钟输出准备就绪标志 (Clock Output Ready Flag) 0: 时钟输出已经准备就绪 1: 时钟输出未准备就绪
6	COBF	R/W	时钟输出忙标志 (Clock Output Busy Flag) 0: 时钟输出所选时钟源空闲 1: 时钟输出所选时钟源忙
31:7	保留		

6.5.10 APB 时钟使能寄存器 2 (RCM_APBEN2)

偏移地址: 0x28

复位值: 0x0000 00FF

位/域	名称	R/W	描述
1:0	保留		
2	WUPTCEN	R/W	唤醒定时器时钟使能 (Wakeup TMR Clock Enable) 0: 禁止 1: 使能
3	ADCCEN	R/W	ADC 时钟使能 (ADC Clock Enable) 0: 禁止 1: 使能
31:4	保留		

6.5.11 内部高速时钟调整寄存器(RCM_HIRCTRIM)

地址偏移: 0x30

复位值: 0x0000 0000

位/域	名称	R/W	描述
3:0	TRIM	R/W	HIRC 调整值
31:4	保留		

6.5.12 复位状态寄存器 (RCM_RSTSTS)

偏移地址: 0x38

复位值: 0x0000 00XX, X 代表未定义

访问: 以字,半字和字节形式访问, 无等待周期

位/域	名称	R/W	描述
0	WWDTRF	RC_W1	窗口看门狗定时器复位标志 (WWDTRF Reset Flag) 0: 无复位发生 1: 发生复位
1	IWDTRF	RC_W1	独立看门狗定时器复位标志 (IWDTRF Reset Flag) 0: 无复位发生 1: 发生复位
2	CPURF	RC_W1	CPU 软件复位标志 (CPU Software Reset Flag) 0: 无 CPU 软件复位发生 1: 发生 CPU 软件复位
3	保留		
4	EMCRF	RC_W1	EMC 复位标志 (EMC Reset Flag) 0: 无复位发生 1: 发生复位
31:5	保留		

6.5.13 APB 时钟使能寄存器 3 (RCM_APBEN3)

偏移地址: 0x3C

复位值: 0x0000 0007

位/域	名称	R/W	描述
0	TMR1ACEN	R/W	TMR1A 时钟使能 (TMR1A Clock Enable) 0: 禁止 1: 使能
1	USART2CEN	R/W	USART2 时钟使能 (USART2 Clock Enable) 0: 禁止 1: 使能
2	USART3CEN	R/W	USART3 时钟使能 (USART3 Clock Enable) 0: 禁止 1: 使能
31:3	保留		

7 嵌套向量中断控制器（NVIC）

7.1 术语全称、缩写描述

表格 17 术语全称、缩写描述

中文全称	英文全称	英文缩写
不可屏蔽中断	Non Maskable Interrupt	NMI

7.2 简介

产品中的 Cortex-M0+内核集成了嵌套向量中断控制器（Nested Vectored Interrupt Controller（NVIC）），它和内核紧密耦合，能高效、低延迟处理异常和中断、电源管理控制。更多关于 NVIC 的说明请参考《Cortex-M0+技术参考手册》。

7.3 主要特征

- （1） 23 个可屏蔽中断通道（不包括 16 个 Cortex-M0+中断线）
- （2） 4 个可编程的优先级（使用 2 位的中断优先级）
- （3） 电源管理控制
- （4） 低延时的异常和中断处理
- （5） 系统控制寄存器的实现

7.4 中断和异常向量表

表格 18 中断和异常向量表

名称	向量编号	优先级	向量地址	描述
-	-	-	0x0000_0000	保留
RST	-	-3	0x0000_0004	复位
NMI	-	-2	0x0000_0008	不可屏蔽中断
硬件故障（HardFault）	-	-1	0x0000_000C	各种硬件故障
SVCall	-	可设置	0x0000_002C	通用 SWI 指令调用的系统服务
PendSV	-	可设置	0x0000_0038	可挂起的系统服务
SysTick	-	可设置	0x0000_003C	系统滴答定时器
-	-	-	0x0000_0040	保留
WUPT	1	可设置	0x0000_0044	自动唤醒 HALT 模式中断
CMU	2	可设置	0x0000_0048	时钟控制器

名称	向量编号	优先级	向量地址	描述
EINTA	3	可设置	0x0000_004C	端口 A 外部中断
EINTB	4	可设置	0x0000_0050	端口 B 外部中断
EINTC	5	可设置	0x0000_0054	端口 C 外部中断
EINTD	6	可设置	0x0000_0058	端口 D 外部中断
-	-	-	0x0000_005C	保留
-	-	-	0x0000_0060	保留
-	-	-	0x0000_0064	保留
SPI	10	可设置	0x0000_0068	SPI 中断
TMR1_UT	11	可设置	0x0000_006C	TMR1 更新/上溢/下溢/触发/刹车
TMR1_CC	12	可设置	0x0000_0070	TMR1 捕获/比较
TMR2_UO	13	可设置	0x0000_0074	TMR2 更新/上溢
TMR2_CC	14	可设置	0x0000_0078	TMR2 捕获/比较
-	-	-	0x0000_007C	保留
-	-	-	0x0000_0080	保留
USART1_TX	17	可设置	0x0000_0084	USART1 发送
USART1_RX	18	可设置	0x0000_0088	USART1 接收
I2C	19	可设置	0x0000_008C	I2C 中断
-	-	-	0x0000_0090	保留
-	-	-	0x0000_0094	保留
ADC	22	可设置	0x0000_0098	ADC 中断
TMR4	23	可设置	0x0000_009C	TMR4 中断
FMC	24	可设置	0x0000_00A0	FLASH 中断
USART3_TX	25	可设置	0x0000_00A4	USART3 发送
USART3_RX	26	可设置	0x0000_00A8	USART3 接收
USART2_TX	27	可设置	0x0000_00AC	USART2 发送
USART2_RX	28	可设置	0x0000_00B0	USART2 接收
TMR1A_UT	29	可设置	0x0000_00B4	TMR1A 更新/上溢出/下溢出/触发/刹车
TMR1A_CC	30	可设置	0x0000_00B8	TMR1A 捕获/比较

8 外部中断控制器（EINT）

8.1 简介

外部中断控制器(EINT)管理外部中断，能够生成相应的到 CPU/中断控制器的中断请求和到电源管理的唤醒请求。

EINT 支持产生多达 4 个中断请求，其中作为外部中断请求的每一中断线都可独立配置，每个中断线都有独立的屏蔽，还可以独立触发外部中断线。此外 EINT 还具有一个 NMI 中断。

8.2 功能描述

8.2.1 外部中断

APM32F003x4x6 微控制器系列所有 I/O 口都具有外部中断能力，为了使用外部中断线，需要将相应的 I/O 口配置为中断使能的输入口，详情参考 GPIO 寄存器描述。

其中 PC3 是不可屏蔽中断,在使用 NMI 中断时需重映射配置 PC3。详情参考选项字节章节。

外部中断控制寄存器 1(EINT_CTRL1)和外部中断控制寄存器 2(EINT_CTRL2)控制中断的触发方式。

所有中断都可以使处理器退出待机(Wait)模式，只有外部中断和另外一些特定中断才能使处理器退出停机(Halt)模式。

如果在执行 WFI /WFE(前提是将 Cortex®-M0+ 系统控制寄存器的 SLEEPDEEP 位为 1)指令时，产生一个内部或外部中断(例如时钟中断)，WFI (前提是设置 Cortex®-M0+ 系统控制寄存器的 SLEEPDEEP 位置 1)指令会继续执行完毕，但这个中断会立刻调用唤醒进程。

- 这种情况下 MCU 实际上是从停机(Halt)模式被唤醒到运行模式，模式切换的延时为 t_{WUH} ，详见数据手册。

8.3 寄存器地址映射

表格 19 寄存器地址映射

寄存器名	描述	偏移地址
EINT_CTRL1	控制寄存器 1	0x00
EINT_CTRL2	控制寄存器 2	0x04
EINT_CLR	中断清除寄存器	0x08

8.4 寄存器功能描述

8.4.1 控制寄存器 1(EINT_CTRL1)

偏移地址：0x00

复位值：0x0000 0000

位/域	名称	R/W	描述
1:0	PAIT[1:0]	R/W	配置端口 A 的中断触发 (Port A Interrupt Triggering Configure) 00: 下降沿和低电平 01: 上升沿 10: 下降沿 11: 上升沿和下降沿
3:2	PBIT[1:0]	R/W	配置端口 B 的中断触发 (Port B Interrupt Triggering Configure) 00: 下降沿和低电平 01: 上升沿 10: 下降沿 11: 上升沿和下降沿
5:4	PCIT[1:0]	R/W	配置端口 C 的中断触发 (Port C Interrupt Triggering Configure) 00: 下降沿和低电平 01: 上升沿 10: 下降沿 11: 上升沿和下降沿
7:6	PDIT[1:0]	R/W	配置端口 D 的中断触发 (Port D Interrupt Triggering Configure) 00: 下降沿和低电平 01: 上升沿 10: 下降沿 11: 上升沿和下降沿
31:8	保留		

8.4.2 控制寄存器 2(EINT_CTRL2)

偏移地址：0x04

复位值：0x0000 0000

位/域	名称	R/W	描述
1:0	保留		
2	NMIT	R/W	配置不可屏蔽中断触发 (Advanced Interrupt Triggering Configure) 0: 下降沿 1: 上升沿 注意：此位由软件置 1，当在 PC3 上的外部中断禁用时才能写入。
31:3	保留		

8.4.3 中断清除寄存器 (EINT_CLR)

偏移地址：0x08

复位值：0x0000 0000

位/域	名称	R/W	描述
0	PAIC	R/W	清除端口 A 的中断 (Port A Interrupt Clear) 对该位写 1, 将清除中断标志位
1	PBIC	R/W	清除端口 B 的中断 (Port B Interrupt Clear) 对该位写 1, 将清除中断标志位
2	PCIC	R/W	清除端口 C 的中断 (Port C Interrupt Clear) 对该位写 1, 将清除中断标志位
3	PDIC	R/W	清除端口 D 的中断 (Port D Interrupt Clear) 对该位写 1, 将清除中断标志位
5:4	保留		
6	NMIC	R/W	清除不可屏蔽中断 (NMI Clear) 对该位写 1, 将清除中断标志位
31:7	保留		

9 通用输入/输出引脚（GPIO）

9.1 术语全称、缩写描述

表格 20 术语全称、缩写描述

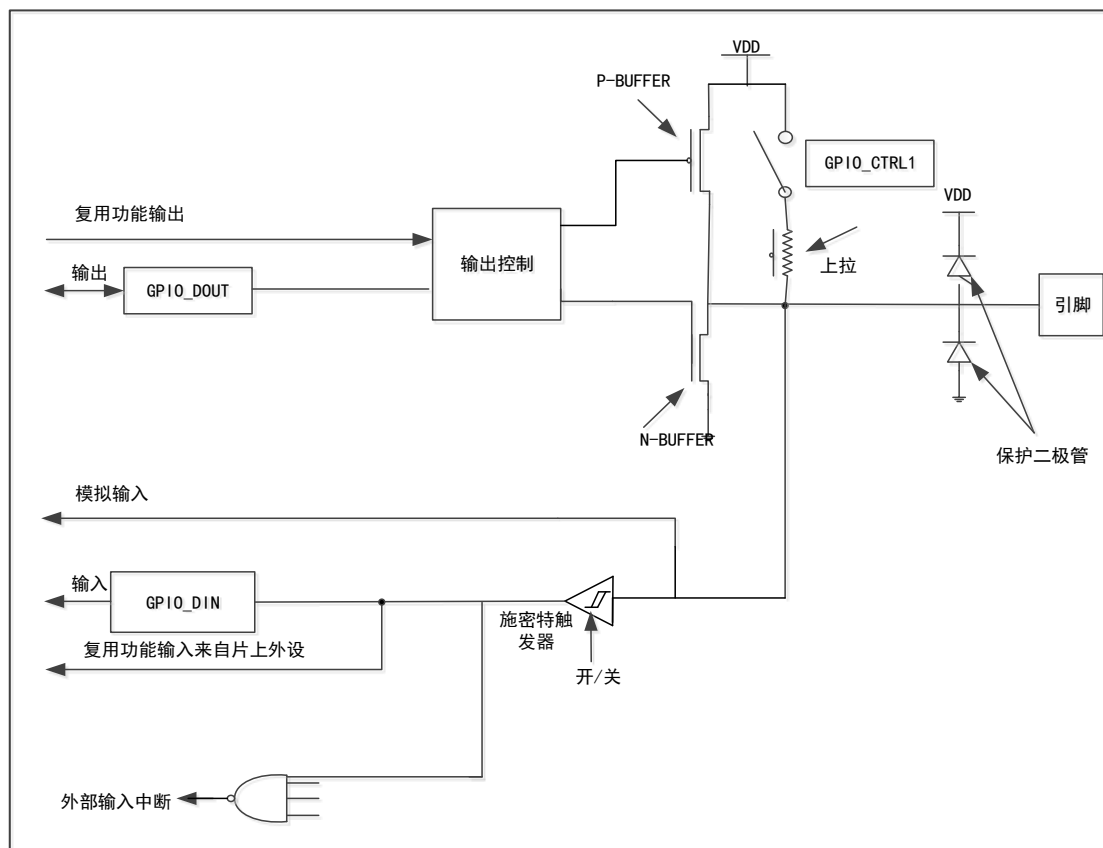
中文全称	英文全称	英文缩写
P 通道金属氧化物半导体	P-channel Metal Oxide Semiconductor	P-MOS
N 通道金属氧化物半导体	N-channel Metal Oxide Semiconductor	N-MOS

9.2 主要特征

- （1） 输入模式
 - 模拟输入
 - 浮空输入
 - 上拉输入
- （2） 输出模式
 - 推挽输出
 - 开漏输出
 - 可配置最大输出速率
- （3） 复用功能
- （4） GPIO 都可以作为外部中断/唤醒线

9.3 结构框图

图 10 GPIO 结构框图



9.4 功能描述

9.4.1 输入模式

输入模式可以配置为上拉输入和浮空输入。

9.4.1.1 复用功能输入

部分 I/O 口有复用的功能。这些功能的启用要通过配置选项字节实现，具体说明参见选项字节章节。

对于复用的输入功能，用户要通过配置 GPIOx_MODE 和 GPIOx_CTRL1 寄存器设置 I/O 口为浮空输入或上拉输入。

9.4.1.2 中断功能

当 I/O 引脚为输入模式时，可以通过配置 GPIOx_CTRL2 寄存器来配置 I/O 作为外部输入中断模式。此时，I/O 引脚上的一个信号沿或是低电平会产生一个中断请求。通过配置 EINT_CTRL2 寄存器选择中断触发方式为上升沿触发或下降沿触发。

9.4.1.3 模拟输入模式

ADC 外设可选择部分 I/O 作为模拟输入通道。对于模拟输入模式，可通过配置 GPIOx_MODE、GPIOx_CTRL1 和 GPIOx_CTRL2 寄存器设置 I/O 为浮空输入且禁止外部输入中断，通过配置 ADC_STD 寄存器设置禁止输入施密特触发器。

9.4.2 输出模式

输出模式可以配置为推挽输出和开漏输出。

9.4.2.1 复用功能输出

输出的复用功能启用，导致相应的外设模块控制输出替代端口数据输出寄存器的输出。

外设本身和控制寄存器 1(GPIOx_CTRL1)可以设置复用输出是上拉或者开漏输出。

9.4.2.2 速度配置

通过配置 GPIOx_CTRL2 寄存器选择输出速度最大为 2MHz 或 10MHz。

9.4.3 复位后的 IO 状态

复位之后，除了调试接口 PD1 和 PD2，所有的引脚都是浮空输入模式。复位后，调试引脚 PD1 和 PD2 被置为复用功能，其中 PD1 为上拉模式。当关闭调试功能后，作为普通的 GPIO 引脚。

9.5 寄存器地址映射

表格 21 寄存器地址映射

寄存器名	描述	偏移地址
GPIOx_DOUT	端口输出数据寄存器	0x00
GPIOx_DIN	端口输入数据寄存器	0x04
GPIOx_MODE	端口模式寄存器	0x08
GPIOx_CTRL1	端口控制寄存器 1	0x0C
GPIOx_CTRL2	端口控制寄存器 2	0x10
GPIO_JTAGDIS	JTAG 禁止寄存器	0x100

9.6 寄存器功能描述

9.6.1 端口输出数据寄存器 (GPIOx_DOUT) (x=A、B、C、D)

偏移地址: 0x00

复位值: 0x0000 0000

位/域	名称	R/W	描述
7:0	DOUTy	R/W	配置端口输出值 (y=0...7) (Port OUT Value Configure) 输出模式下如果向该寄存器写入数据, 将会获得一个数值, 该值通过锁存器应用到 I/O 引脚上。读取该寄存器将返回先前锁存的值。 输入模式下如果向该寄存器写入数据, 将会获得一个数值, 该值将被锁存到寄存器中 (不改变引脚状态)。该寄存器在复位后会被清除。 使用位的读-修改-写指令在数据寄存器上操作单个引脚 (不影响其他引脚)。
31:8	保留		

9.6.2 端口输入数据寄存器 (GPIOx_DIN) (x=A、B、C、D)

偏移地址: 0x04

复位值: 0x0000 0000

位/域	名称	R/W	描述
7:0	DINy	R	配置端口输入值 (y=0...7) (Port IN Value Configure) 0: 低电平 1: 高电平
31:8	保留		

9.6.3 端口模式寄存器 (GPIOx_MODE) (x=A、B、C、D)

偏移地址: 0x08

复位值: 0x0000 0000

位/域	名称	R/W	描述
7:0	MODEy	R/W	配置端口模式 (y=0...7) (Port Mode Configure) 0: 输入模式 1: 输出模式
31:8	保留		

9.6.4 端口控制寄存器 1 (GPIOx_CTRL1) (x=A、B、C、D)

偏移地址: 0x0C

复位值: 0x0000 0000 (GPIOD_CTRL1 的复位值是 0x00000002)

位/域	名称	R/W	描述
7:0	CRy	R/W	配置端口功能 (y=0...7) (Port Function Configure) 输入模式: 0: 浮空输入 1: 上拉输入 输出模式: 0: 开漏输出 1: 推挽输出
31:8	保留		

9.6.5 端口控制寄存器 2 (GPIOx_CTRL2) (x=A、B、C、D)

偏移地址: 0x10

复位值：0x0000 0000

位/域	名称	R/W	描述
7:0	CRy	R/W	配置端口模式（y=0...7）（Port Mode Configure） 输入模式： 0：禁止外部中断 1：使能外部中断 输出模式： 0：输出速度最大为 2MHz 1：输出速度最大为 10MHz
31:8	保留		

9.6.6 JTAG 禁止寄存器（GPIO_JTAGDIS）

偏移地址：0x100

复位值：0x0000 0000

位/域	名称	R/W	描述
0	JTAGDIS	R/W	禁止 JTAG 接口（JTAG Interface Disable） 0：使能 JTAG 接口；PD1 为 SWDIO，PD2 为 SWCLK 1：禁止 JTAG 接口；PD1 和 PD2 为普通 IO
31:1	保留		

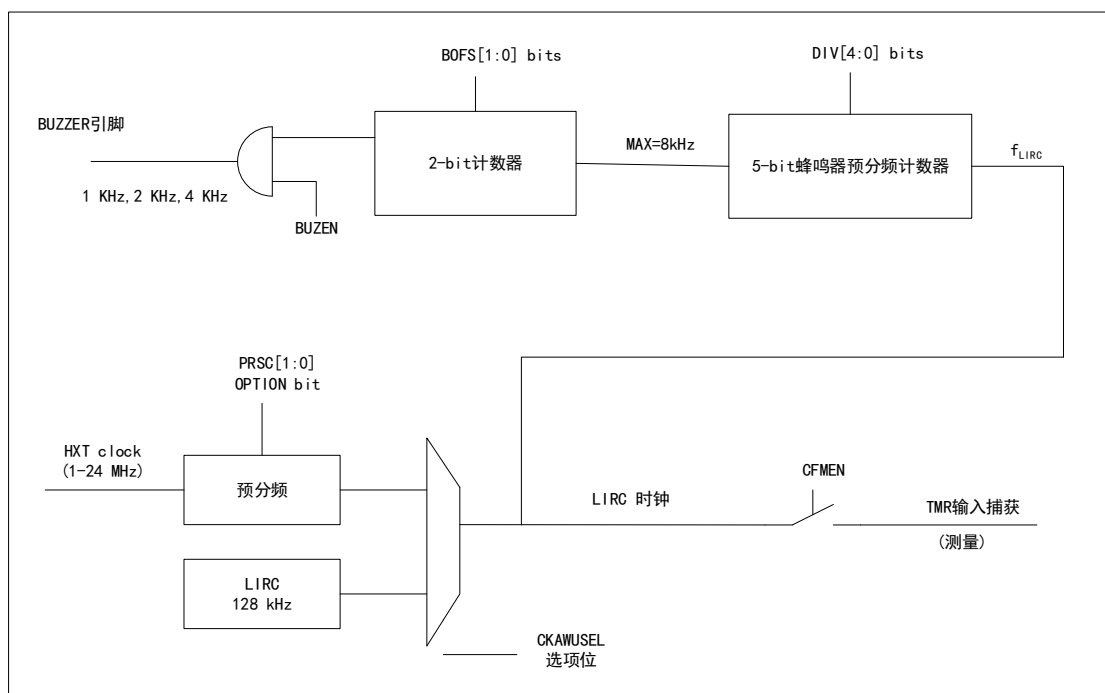
10 蜂鸣器（BUZZER）

10.1 简介

当 LIRC 时钟工作在 128KHz 时可产生频率 1KHz、2KHz 或者 4KHz 的蜂鸣信号。

10.2 结构框图

图 11 结构功能框图



10.3 功能描述

要使用蜂鸣器，首先需要校准，再选择需要输出的频率，最后使能时钟。

蜂鸣器的输出频率公式为：

$$\text{输出频率} = f_{\text{LIRC}} / (\text{BOFS} \times \text{DIV}) \text{ kHz}$$

其中，BOFS 和 DIV 是 CSTS 寄存器的两个位。

10.3.1 校准蜂鸣器

该步骤可以用来校准 LIRC128 kHz 的时钟以便达到标准的 1 kHz、2 kHz 或 4 kHz 频率输出。

采用如下的步骤：

- （1） 测量 LIRC 的时钟频率(请参考“LIRC 时钟频率检测”章节)

- (2) 采用如下方法计算 DIV 的值, 这里 A 和 x 是 $f_{LIRC}/8$ (kHz) 的整数和小数部分值:

当 x 小于或者等于 $A/(1+2^A)$ 时, $DIV = A-2$;

否则 $DIV = A-1$

- (3) 将 BUZZERDIV 值写入到 BUZZER_CSTS 的 DIV[4:0] 位。

10.3.2 使用蜂鸣器

为了使用蜂鸣功能, 按顺序执行如下的步骤:

- (1) 根据“校准蜂鸣器”章节中描述的方法确定 DIV[4:0]的值来校准 LIRC 时钟的频率;
- (2) 通过写 BUZZER_CSTS 的 BOFS[1:0]位来选择 1 kHz, 2 kHz 或 4 kHz 的输出频率;
- (3) 将 BUZZER_CSTS 的 BUZEN 位置位来使能 LIRC 的时钟源;

注: 预分频计算器仅在当 DIV[4:0]的值不同于复位值 0x1F 时才开始运行。

10.4 寄存器地址映射

表格 22 寄存器地址映射

寄存器名	描述	偏移地址
BUZZER_CSTS	控制/状态寄存器	0x00

10.5 寄存器功能描述

10.5.1 控制/状态寄存器 (BUZZER_CSTS)

偏移地址: 0x00

复位值: 0x0000 001F

位/域	名称	R/W	描述
4:0	DIV	R/W	蜂鸣器分频系数 (Buzzer Divider Factor) 00000: 系数为 2 00001: 系数为 3 11110: 系数为 32 11111: 保留
5	BUZEN	R/W	使能蜂鸣器 (Buzzer Enable) 0: 禁止 1: 使能
7:6	BOFS	R/W	选择蜂鸣器输出频率 (Buzzer Output Frequency Select) 00: 频率为 $f_{LIRC}/(8 \times DIV)$ kHz 01: 频率为 $f_{LIRC}/(4 \times DIV)$ kHz 1X: 频率为 $f_{LIRC}/(2 \times DIV)$ kHz
31:8	保留		

11 定时器概述

11.1 术语全称、缩写描述

表格 23 术语全称、缩写描述

中文全称	英文全称	英文缩写
定时器	Timer	TMR
更新	Update	U
请求	Request	R
事件	Event	EV
捕捉	Capture	C
比较	Compare	C
长度	Length	LEN

11.2 定时器类别及主要差异

在本次系列产品中，一共可分为三类定时器：高级定时器、通用定时器和基本定时器（看门狗定时器在其它章节中描述）。

高级定时器包含了通用定时器和基本定时器的功能，高级定时器是有四个捕获/比较通道，支持定时功能、输入捕获和输出比较功能、刹车以及互补输出功能，是一个可以向上/下计数的定时器。

通用定时器的功能比高级定时器简单，主要差异点在通道总数、互补输出通道组数、刹车功能。

而基本定时器是一个只能实现定时功能、没有外部接口的定时器。

产品包含的定时器主要差异见下表：

表格 24 产品包含的定时器主要差异

项目	具体内容/类别	高级定时器	通用定时器	基本定时器
名称	—	TMR1/TMR1A	TMR2	TMR4
时基单元	计数器	16 位		8 位
	预分频系数	1~65536 之间的任意整数	1~32768 之间的任意 2 的幂	从 1~128 之间的任意 2 的幂
	计数模式	向上 向下 中央对齐	向上	
通道	捕获比较通道	4	3	0
	互补输出通道	有	无	无

项目	具体内容/类别	高级定时器	通用定时器	基本定时器
	外部触发输入	1	0	0
	外部刹车输入	1	0	0
功能	PWM	有	有	无
	死区插入	有	无	无

定时器术语

表格 25 引脚定义术语

名称	描述
TMRx_ETR	定时器 x 外部触发信号
TMRx_CH1、TMRx_CH2、TMRx_CH3、 TMRx_CH4	定时器 x 通道 1/2/3/4
TMRx_CHyN	定时器 x 互补输出通道 y
TMRx_BKIN	定时器 x 刹车信号

表格 26 内部信号定义术语

名称	描述
ETR	TMRx_ETR 外部触发信号
ETRF	外部触发滤波
ETRP	外部触发分频
-	
ITR, ITR0, ITR1	内部触发
TRGI	时钟/触发器/从模式控制器的触发输入
TIF_ED	定时器输入滤波边缘检测
-	
CK_PSC	分频时钟
CK_CNT	计数器时钟
PSC	预分频器
CNT	计数器
AUTORLD	自动装载寄存器
-	
TIx, TI1	定时器输入
TIxF, TI1F	定时器输入滤波
TI1_ED	定时器输入边缘检测
TIxFPx, TI1FP1	定时器输入滤波极性

名称	描述
ICx, IC1	输入捕获
ICxPS, IC1PS	输入捕获预分频
TRC	触发捕获
BRK	刹车信号
-	
OCx, OC1	定时器输出比较通道
OCxREF, OC1REF	输出比较参考信号
-	
TGI	触发中断
BI	刹车中断
CCxI, CC1I	捕获/比较中断
UEV	更新事件
UDIE	更新中断标志

12 高级定时器（TMR1/TMR1A）

12.1 简介

高级定时器 TMR1/TMR1A 以时基单元为核心，拥有输入捕获、输出比较和刹车输入等功能，含有一个 16 位的自动装载计数器。高级定时器相比较其它定时器增加了互补输出、重复计数以及可编程的死区插入等功能，更加适合用于电机的控制。

12.2 主要特征

- (1) 时基单元
 - 计数器：16 位计数器，可以向上计数，向下计数，中央对齐计数
 - 预分频器：16 位可编程预分频器
 - 重复计数器：16 位的重复计数器
 - 自动重装载功能
- (2) 时钟源选择
 - 内部时钟
 - 外部输入
 - 外部触发
 - 内部触发
- (3) 输入捕获功能
 - 计数功能
 - PWM 输入模式（脉冲宽度、频率、占空比测量）
 - 编码器接口模式
- (4) 输出比较功能
 - PWM 输出模式
 - 强制输出模式
 - 单脉冲模式
 - 互补输出和死区插入
- (5) 定时功能
- (6) 刹车功能
- (7) 定时器的主/从模式控制器
 - 定时器之间可以同步和级联（TMR1A 不能级联）
 - 支持多种从模式、同步信号
- (8) 中断输出
 - 更新事件（计数器上/下溢出，计数器初始化）
 - 触发事件（计数器启动、停止、内/外部触发）
 - 捕获/比较事件

- 刹车信号输入事件

12.3 结构框图

图 12 TMR1 结构框图

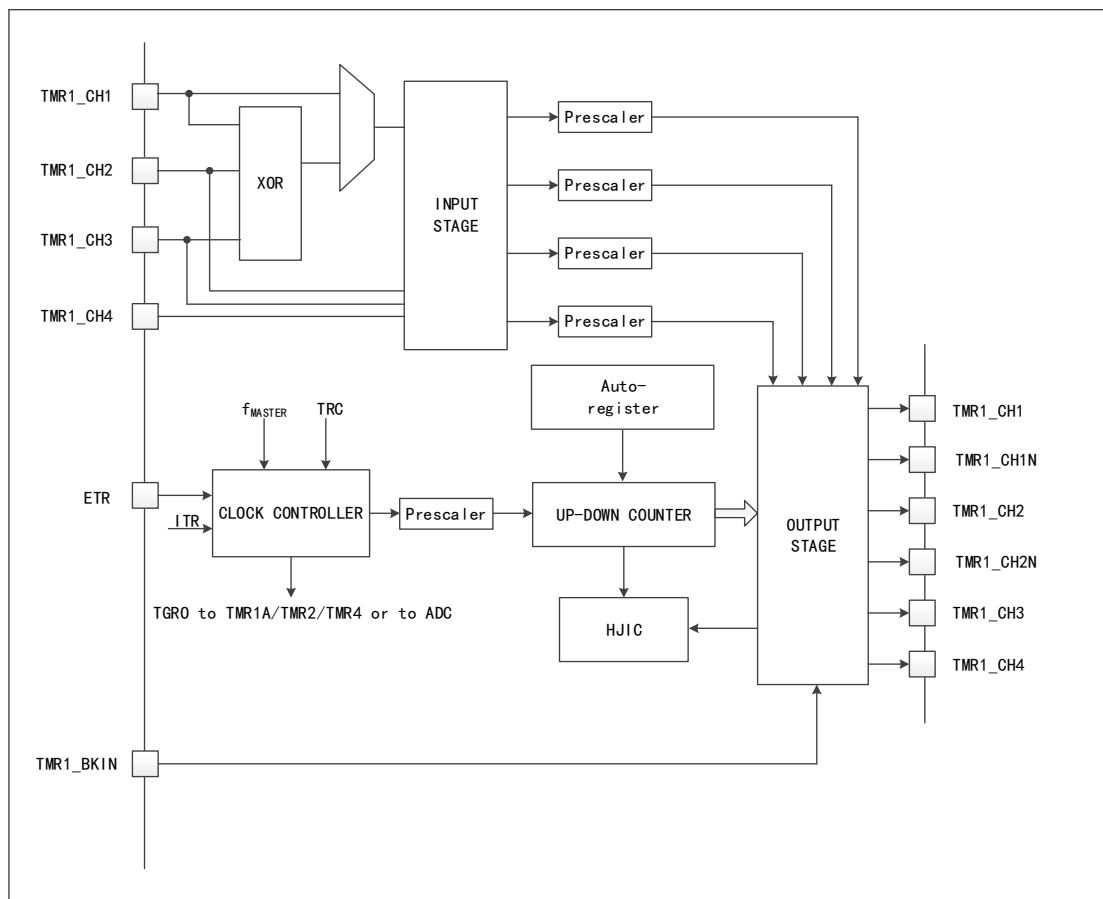
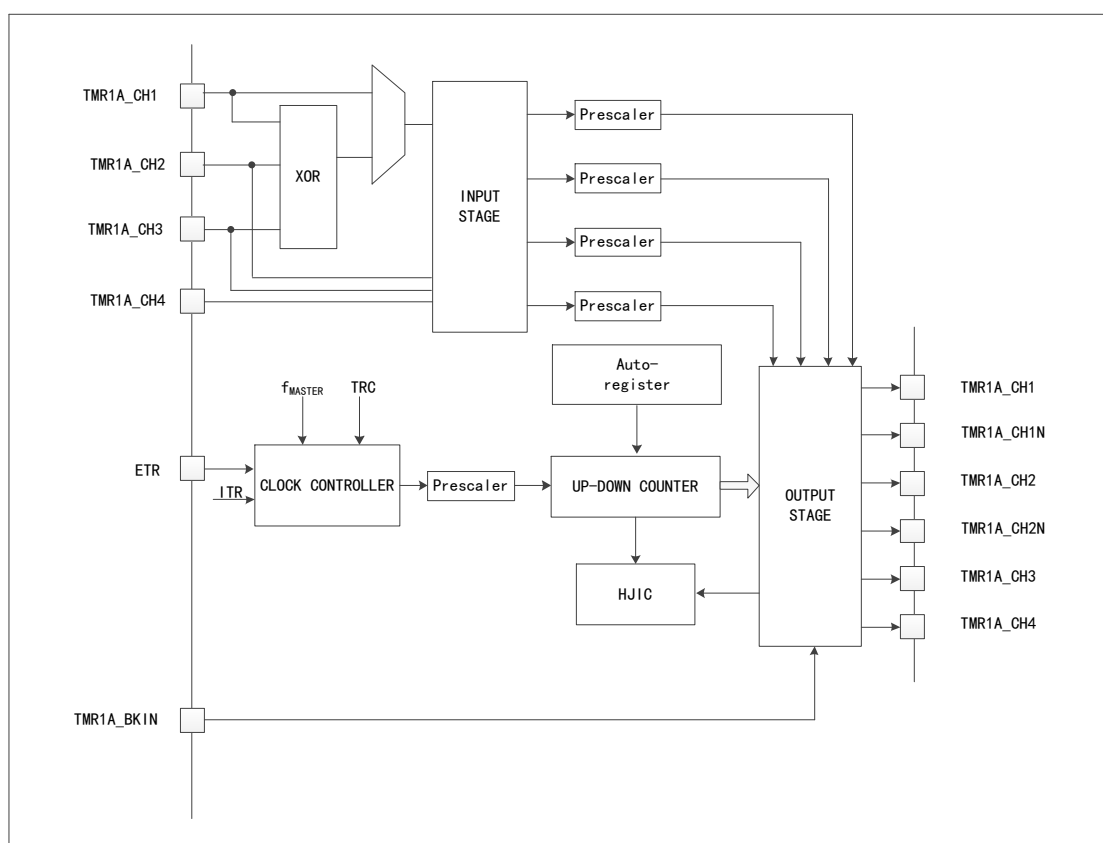


图 13 TMR1A 结构框图



12.4 功能描述

12.4.1 时钟源选择

高级定时器一共有四种时钟源。

内部时钟

是来自 RCM 的 TMRx_CLK，即定时器本身的驱动时钟，当禁止从模式控制器，则预分频的时钟源 CK_PSC 由内部时钟 CK_INT 驱动。

外部时钟模式 1

来自定时器自身的输入通道 TI1/2/3/4，经过极性选择和滤波以后生成的触发信号，连接到从模式控制器，进而控制计数器的工作。其中通道 1 的输入经过上升沿、下降沿双边检测而生成的脉冲信号进行逻辑相或以后的信号就是 TI1F_ED 信号，即 TIF_ED 双边沿信号。特别 PWM 输入只能由 TI1/2 输入。

外部时钟模式 2

来自于外部触发接口（ETR）经过极性选择、分频、滤波以后的信号，经过触发输入选择器，连接到从模式控制器，从而控制计数器的工作。

内部触发输入

设置定时器工作于从模式，时钟源为其他定时器的输出信号，此时钟源没有滤波，可以实现定时器之间的同步或级联。主模式的定时器可以对从模式定时器执行复位、启动、停止或提供时钟。

12.4.2 时基单元

高级定时器里的时基单元包含四个寄存器

- 16 位计数器寄存器 (CNT)
- 16 位自动重载寄存器 (AUTORLD)
- 16 位预分频器 (PSC)
- 8 位重复计数寄存器 (REPCNT)

计数器 CNT

高级定时器中的计数器中一共有三种计数模式

- 向上计数模式
- 向下计数模式
- 中央对齐模式

向上计数模式

通过配置控制寄存器 (TMRx_CTRL1) 中的 CNTDIR 位，设置为向上计数模式。

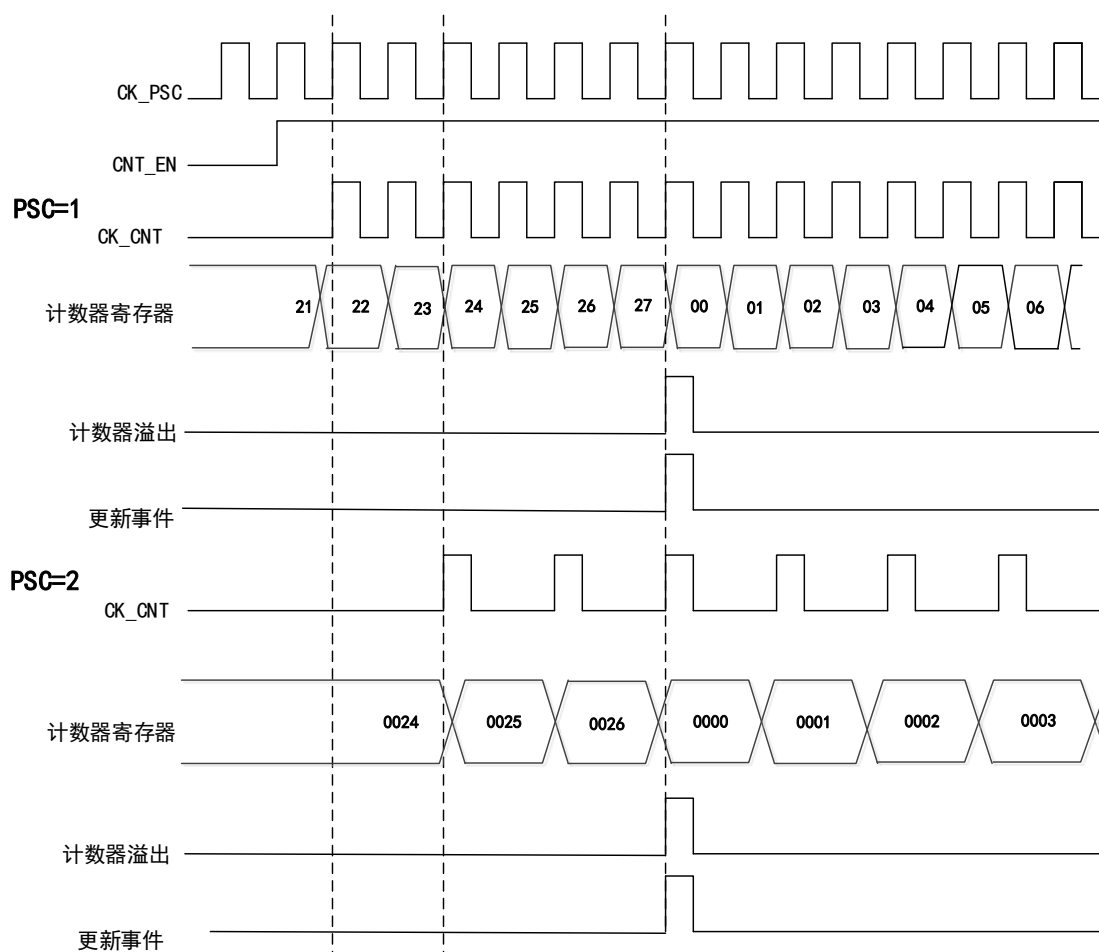
当计数器处于向上计数模式时，计数器从 0 开始向上计数，当每来一个脉冲计数器就会增加 1，一直到计数器 (TMRx_CNT) 值与自动重载

(TMRx_AUTORLD) 的值相等时，计数器会再次从 0 开始计数，此时产生一个计数器向上溢出事件，其中自动重载的值 (TMRx_AUTORLD) 是提前写入的。

当计数器溢出时，会产生更新事件，此时重复计数的影子寄存器、自动重载的影子寄存器和预分频的缓冲区都将会被更新。可以通过配置控制寄存器 TMRx_CTRL1 中的 NGUE 位，禁止更新事件。

下图为向上计数模式下，分频因子为 1 或 2 的时序图

图 14 向上计数模式下，分频因子为 1 或 2 的时序图



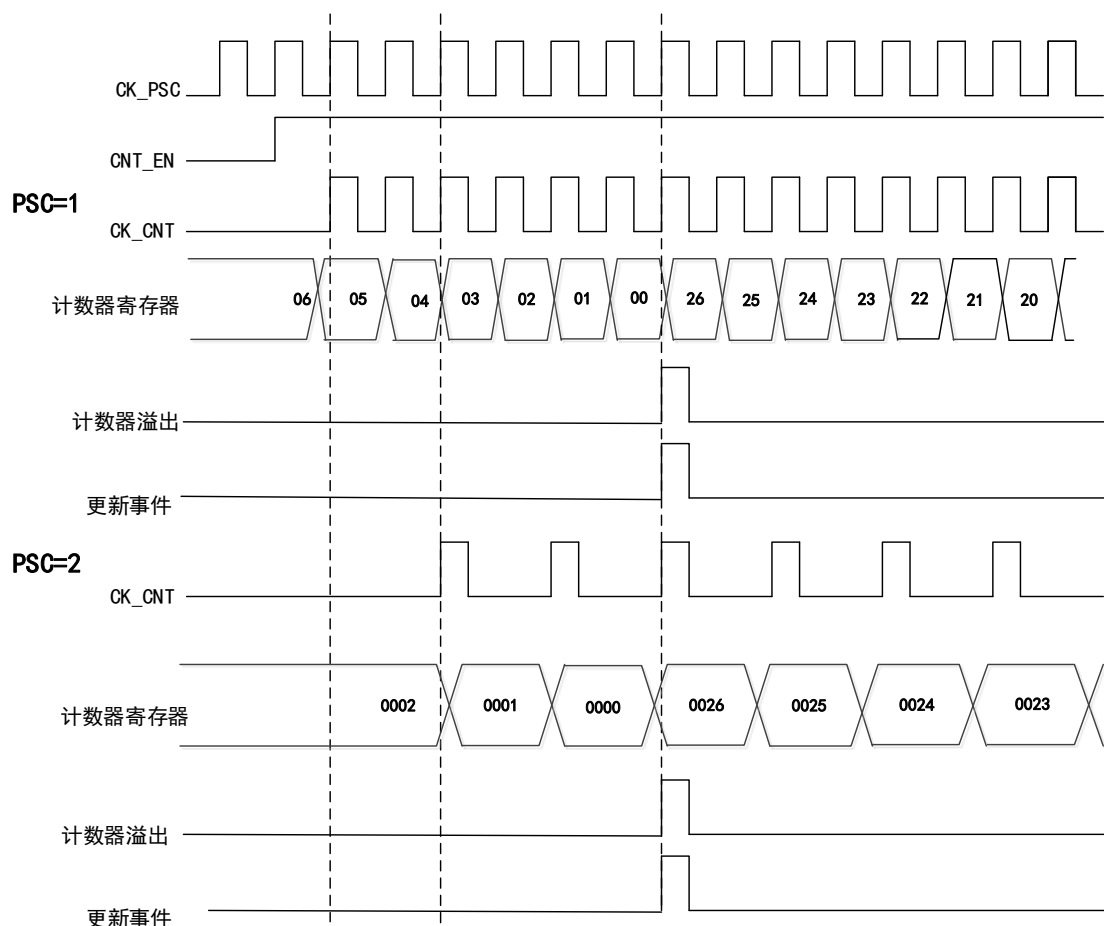
向下计数模式

通过配置控制寄存器（TMRx_CTRL1）中的 CNTDIR 位，设置为向下计数模式。

当计数器处于向下计数模式时，计数器从自动重载的值（TMRx_AUTORLD）开始向下计数，当每来一个脉冲计数器就会减 1，一直减到 0 时，计数器会重新从（TMRx_AUTORLD）开始计数，与此同时便会产生一个计数器向下溢出事件，自动重载的值（TMRx_AUTORLD）是提前写入的。

计数器溢出时，会产生更新事件，此时，重复计数的影子寄存器、自动重载的影子寄存器和预分频的缓冲区都将会被更新。可以配置 TMRx_CTRL1 寄存器中的 NGUE 位，禁止更新事件。

图 15 向下计数模式下，分频因子为 1 或 2 的时序图

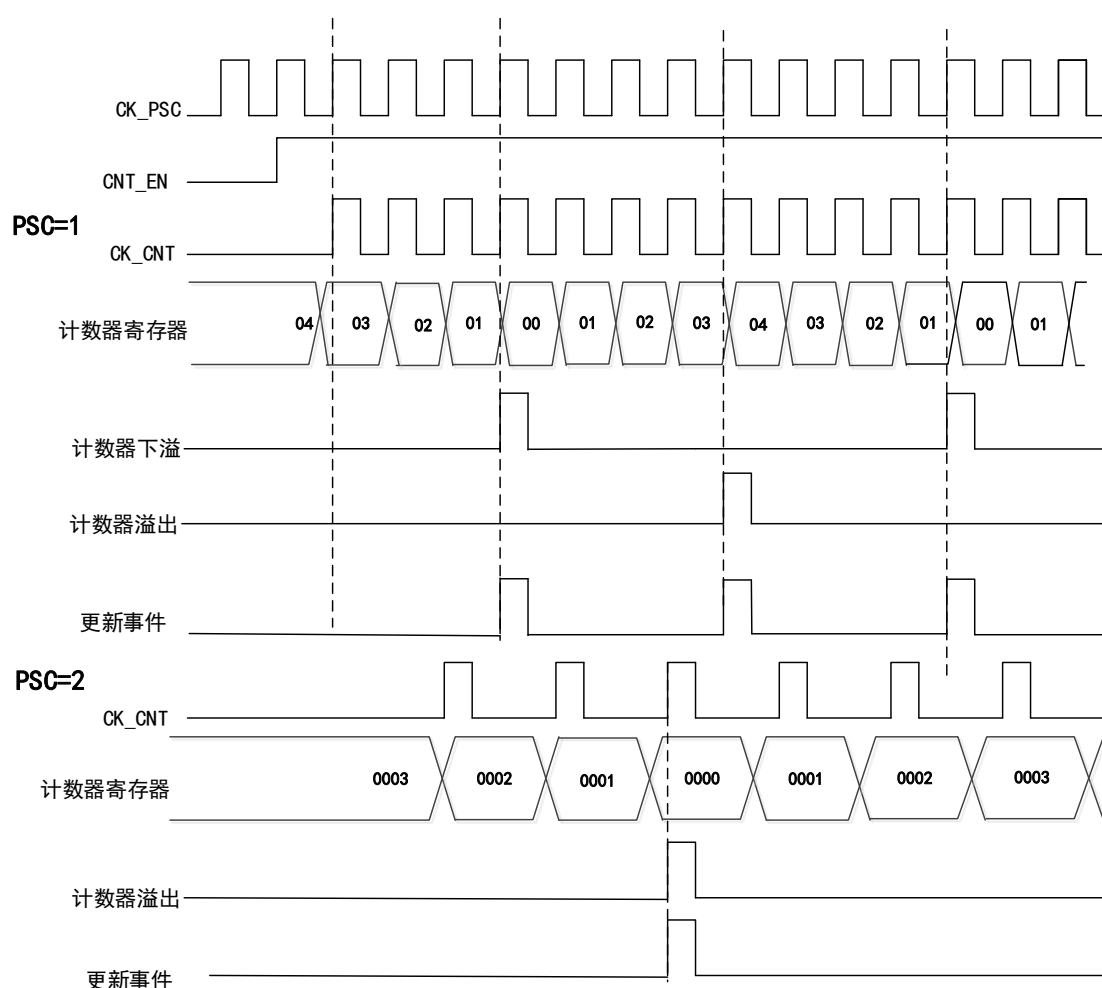


中央对齐模式

通过配置控制寄存器（TMRx_CTRL1）中的 CNTDIR 位，设置为中央对齐模式。

当计数器处于中央对齐模式时，计数器从 0 开始向上计数到自动重载的值（TMRx_AUTORLD），然后从自动重载的值（TMRx_AUTORLD）再向下计数到 0，以此往复，在向上计数时当计数器的值为（AUTORLD-1）时会产生一个计数器上溢事件，在向下计数时计数器的值为 1 时会产生一个计数器下溢事件。

图 16 中央对齐模式下，分频因子为 1 或 2 的时序图



重复计数器 REPCNT

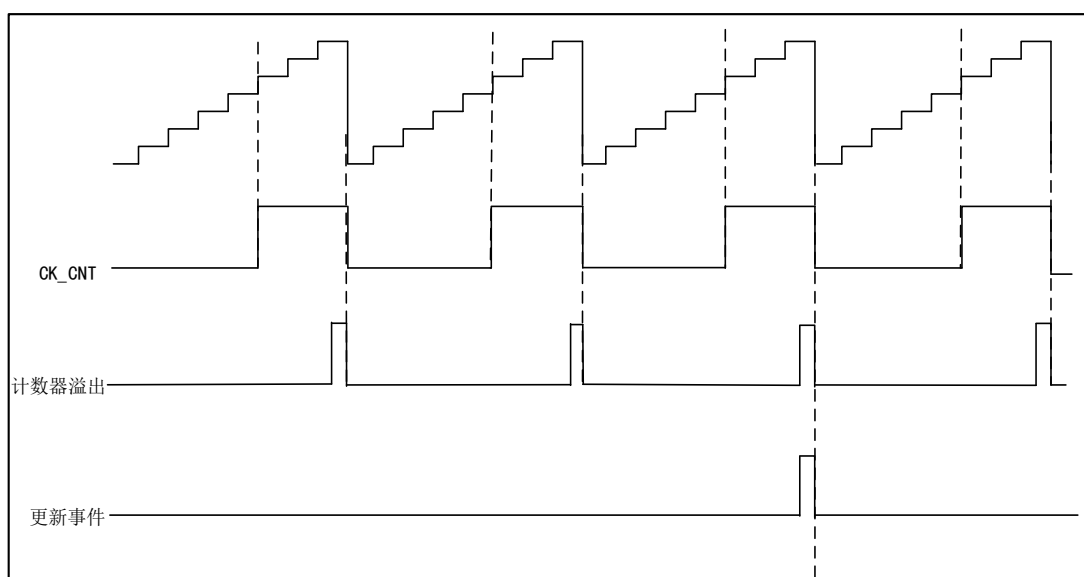
在基本/通用定时器中没有重复计数器 **REPCNT**，也就表明了基本/通用定时器中发生上溢事件或者下溢事件时，直接就会产生更新事件，而在高级定时器里，因为重复计数器的存在，高级定时器发生上/下溢事件时，只有当重复计数器的值为 0 时才会产生更新事件。

例如，如果高级定时器需要在发生上/下溢事件时就产生更新事件，应将重复计数器的值置 0。

如果在向上计数模式时，使用了重复计数器功能，每当计数器向上计数到 **AUTORLD** 时，发生上溢事件，此时重复计数器的值会减 1，直到重复计数器的值为 0 时会产生更新事件。

即在发生 **N+1** 个（**N** 为重复计数器的值）上/下溢事件时产生更新事件。

图 17 向上计数模式下，设置 REPCNT=2 的时序图



预分频器 PSC

预分频器是 16 位的且是可编程的，它可以将计数器的时钟频率进行 1~65536 之间任意值的分频（由 TMRx_PSC 寄存器控制），经过分频后的时钟将会驱动计数器 CNT 计数。预分频器带有缓冲器，它能够在运行中被改变。

12.4.3 输入捕获

输入捕获通道

高级定时器有四个独立的捕获/比较独立通道，每一个捕获/比较的通道都围绕着一个捕获/比较寄存器。

在输入捕获中，被测量的信号会从定时器的外部引脚 T1/2/3/4 进入首先经过边沿检测器和输入滤波器，然后进入捕获通道，每个捕获通道都有相对应的捕获寄存器，当发生捕获时，计数器 CNT 的值将会被锁存在捕获寄存器 CHxCC 中。在进入捕获寄存器之前，信号还会经过预分频器，用于设定经过多少事件进行一次捕获。

输入捕获应用

输入捕获用来捕获外部事件，并且可以赋予时间标记表明事件的发生时刻，可以测量脉冲跳变沿事件（测量频率或者脉宽），如：在输入引脚上如果出现了被选择的边沿，TMRx_CHxCC 寄存器会捕获计数器当前的值，同时状态寄存器 TMRx_STS1 的 CHxCCIF 位被置 1，如果 CHxCCIE=1，便会产生中断。

捕获模式下可以测量一个波形的时序、频率、周期和占空比。在输入捕获模式中将边沿选择设定为上升沿检测，当捕获通道出现上升沿时，发生第一次捕获，此时计数器 CNT 的值会被锁存在捕获寄存器 CHxCC 中，同时会进入捕获中断，在中断服务程序中记录一次捕获，记下此时的值，当检测到下一个上升沿时，发生

第二次捕获，计数器 CNT 的值会再次锁存在捕获寄存器 CHxCC 中，此时再次进入捕获中断，读取捕获寄存器的值，通过捕获就会得出此脉冲信号的周期。

12.4.4 输出比较

输出比较一共有八种模式：冻结，匹配时通道 x 为有效电平、匹配时通道 x 为无效电平、翻转、强制为无效、强制为有效、PWM 模式 1 和 PWM 模式 2，由 TMRx_CHxCCM 寄存器中的 OCMS 位配置，在输出比较模式中可以控制输出信号的波形。

输出比较应用

输出比较模式中，定时器产生脉冲的位置、极性、频率和时间都是可以控制的。

当计数器的值和捕获/比较寄存器的值相等时，通过配置 TMRx_CHxCCM 寄存器中的 OCMS 位和输出极性 TMRx_CHCTRL1 寄存器中的 CHxCCP 位，通道的输出可以被置高电平、低电平或者翻转。

12.4.5 PWM 输出模式

PWM 模式是定时器对外输出可以调节的脉冲信号，其中信号的脉宽是由比较寄存器 CCx 的值决定，周期是由自动重载值 AUTORD 的值决定。

PWM 输出模式分为 PWM 模式 1 和 PWM 模式 2；PWM 模式 1 和 PWM 模式 2 分为向上计数和向下计数和边沿对齐计数；PWM 模式 1 中如果计数器 CNT 的值小于比较寄存器 CCx 的值，输出有效电平，否则反之。

设置 CCx=5,AUTORD=7,在 PWM 模式 1 下的时序图

图 18 PWM1 向上计数模式的时序图

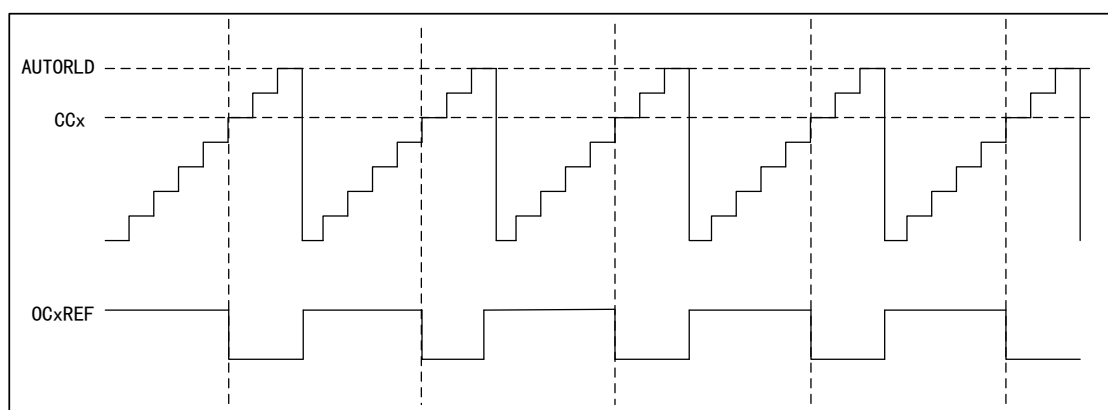


图 19 PWM1 向下计数模式的时序图

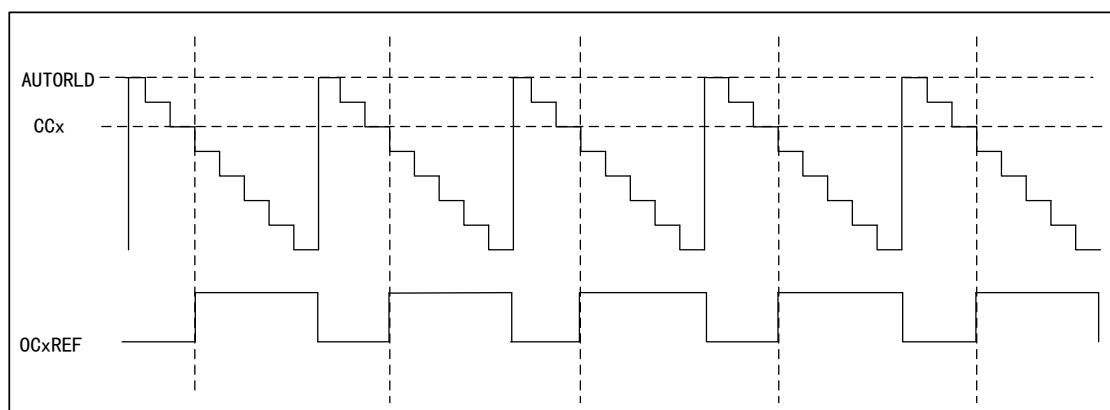
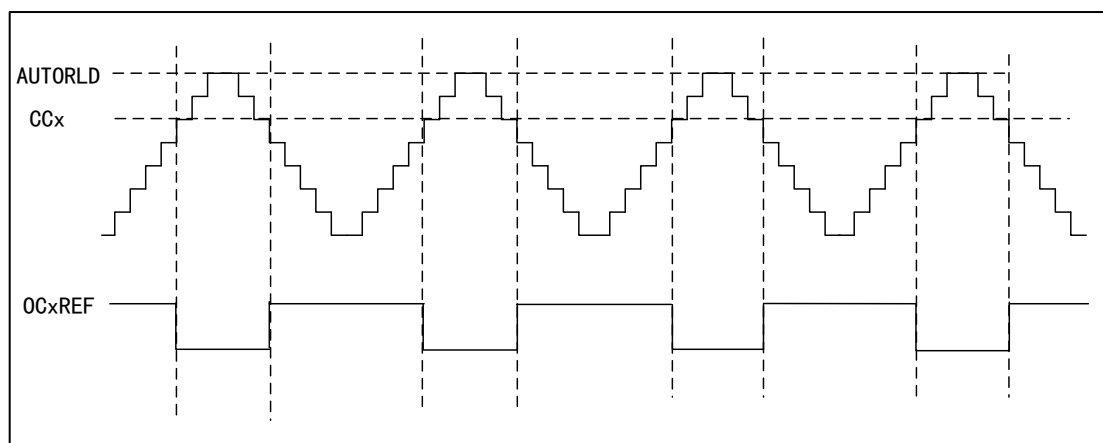


图 20 PWM1 中央对齐模式的时序图



PWM 模式 2 中如果计数器 CNT 的值小于比较寄存器 CCx 的值，输出无效电平，否则反之。

设置 CCx=5,AUTORLD=7,在 PWM 模式 2 下的时序图

图 21 PWM2 向上计数模式的时序图

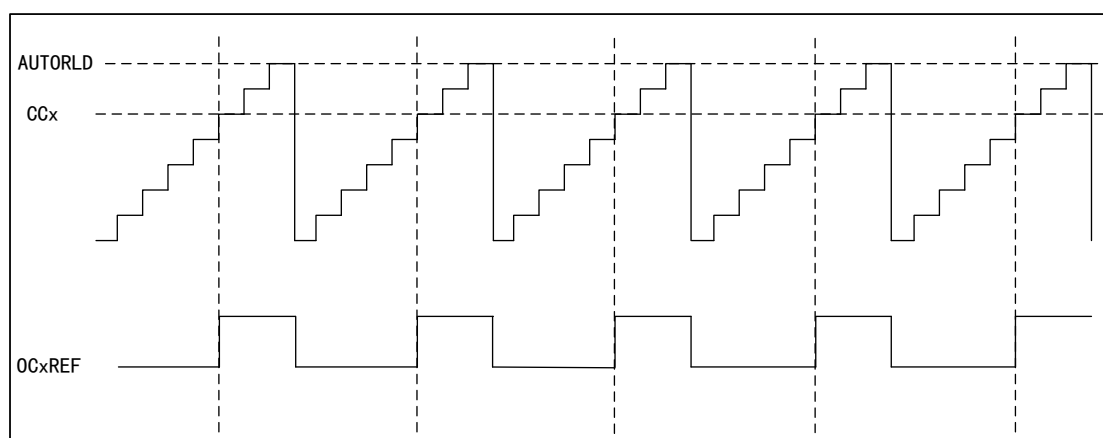


图 22 PWM2 向下计数模式的时序图

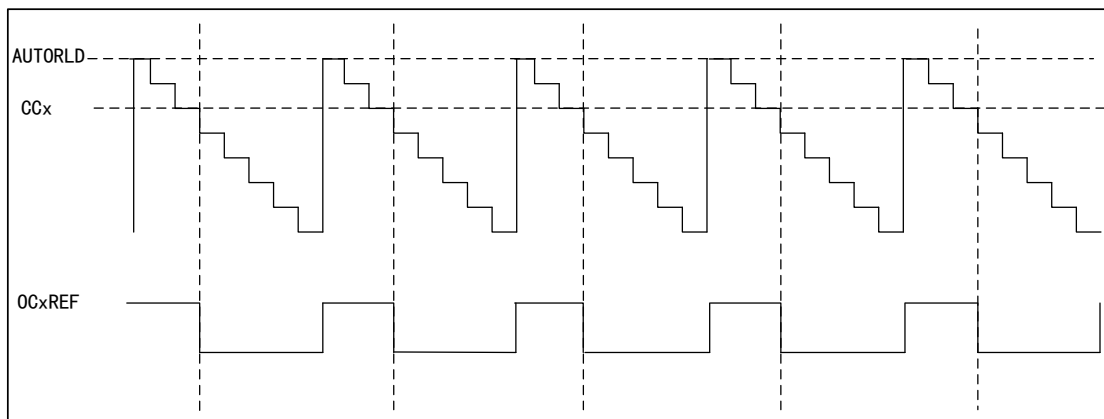
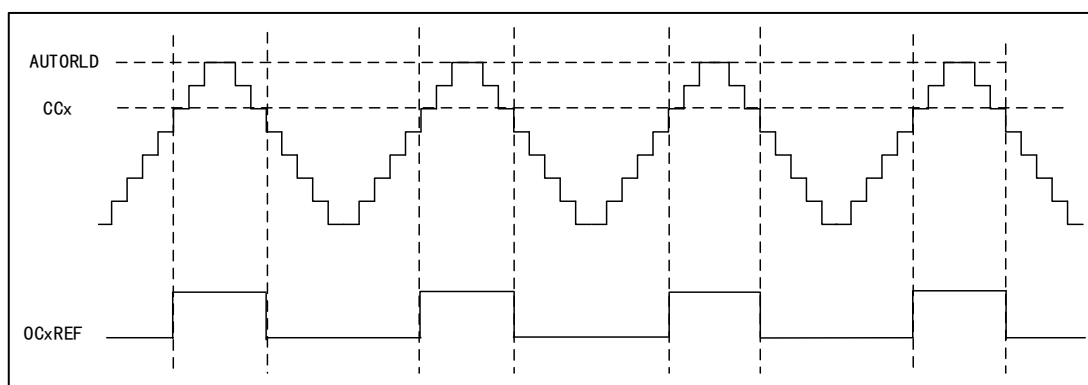


图 23 PWM2 中央对齐模式的时序图



12.4.6 PWM 输入模式

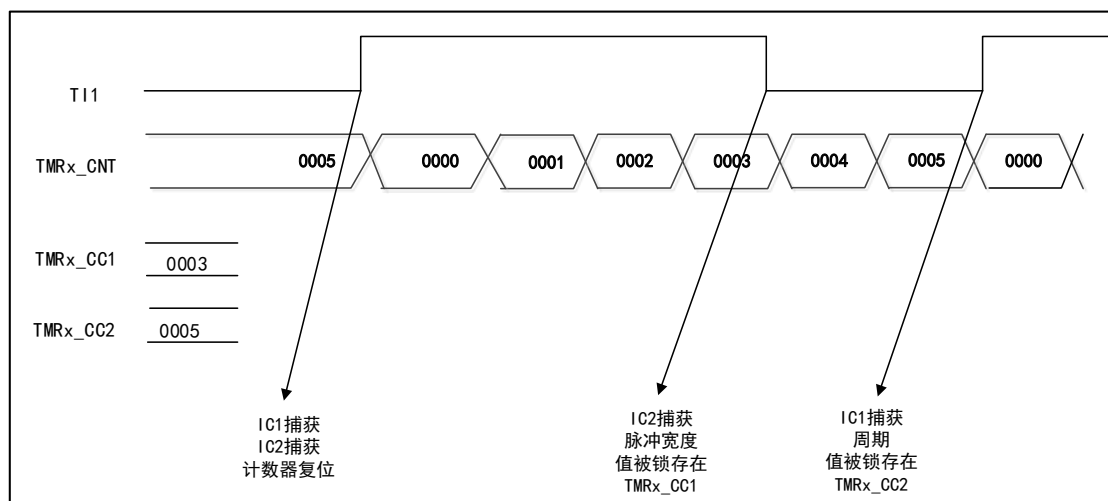
PWM 输入模式是输入捕获的一个特例。

PWM 输入模式，只有 TI1FP1、TI1FP2 连接到了从模式控制器，所以只能从通道 TMRx_CH1 和 TMRx_CH2 输入，且需要占用 CH1、CH2 的捕获寄存器。

在 PWM 输入模式中，PWM 信号从 TMRx_CH1 进入，信号会被分成两路，一路可以测量周期，一路可以测量占空比。在配置中只需设置其中一路的极性，另一路会自动配置为相反的极性。

在此模式中，从模式控制器要配置成复位模式（TMRx_SMC 寄存器的 SMFC 位）。

图 24 PWM 输入模式时序图



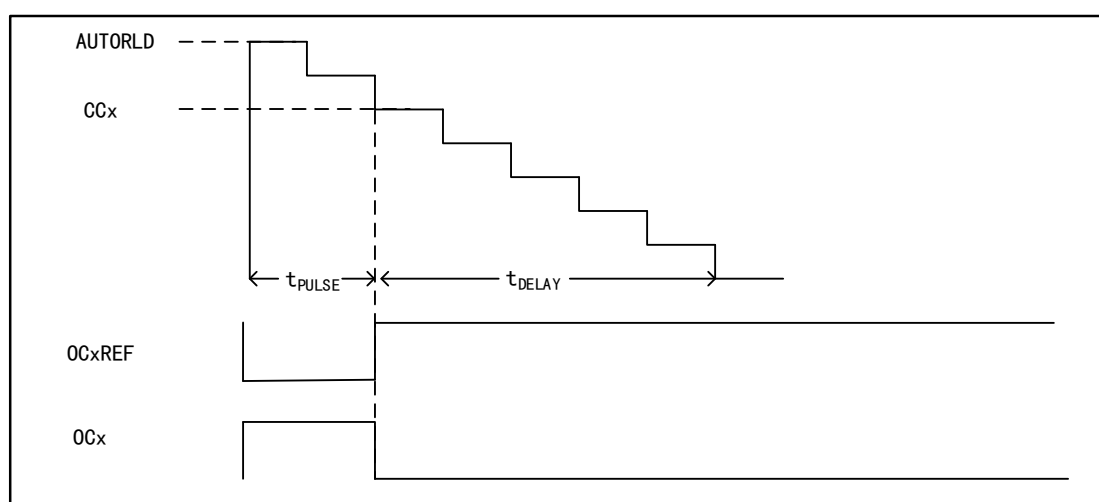
12.4.7 单脉冲模式

单脉冲模式是定时器比较输出中一种特殊情况，也是 PWM 输出模式的特例。

设置 TMRx_CTRL1 寄存器的 SPMEN 位选择单脉冲模式，计数器启动后，在未发生更新事件之前有一定个数的脉冲输出，当发生更新事件后计数器停止计数，后续不再有变化的 PWM 波形输出。

单脉冲模式通过程序在一定可控延迟后，产生一个脉宽可控的脉冲，延时时间由 TMRx_CHxCC 寄存器的值定义；在增计数模式下延时时间为 CCx，脉冲宽度为 AUTORD-CCx；在减计数模式下延时时间为 AUTORD-CCx，脉冲宽度为 CCx。

图 25 单脉冲模式下的时序图



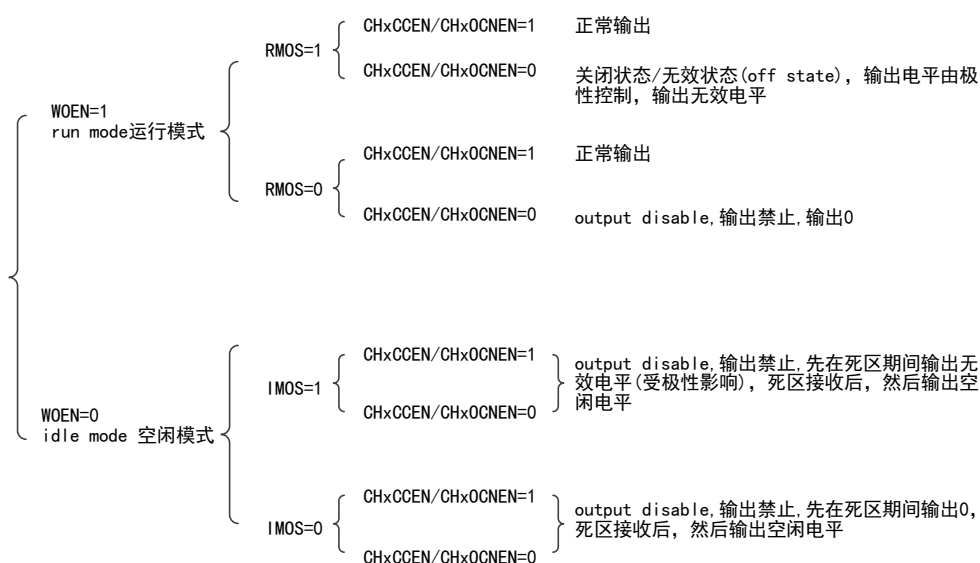
12.4.8 寄存器对输出波形的影响

以下寄存器会影响定时器输出波形的电平，详细信息可参照“寄存器功能描述”。

- (1) TMRx_CHCTRL1 寄存器中的 CHxCCEN、CHxOCNEN 位
 - CHxOCNEN=0、CHxCCEN=0: 关闭输出（输出禁止，无效状态）
 - CHxOCNEN=1、CHxCCEN=1: 开启输出（输出使能，正常输出）
- (2) TMRx_BRKCTRL 寄存器中的 WOEN 位
 - WOEN=0: 空闲模式
 - WOEN=1: 运行模式
- (3) TMRx_ISO 寄存器中的 CHxISO、CHxNISO 位
 - CHxISO=0、CHxNISO=0: 空闲时（WOEN=0）死区后的输出电平为 0
 - CHxISO=1、CHxNISO=1: 空闲时（WOEN=0）死区后的输出电平为 1
- (4) TMRx_BRKCTRL 寄存器中的 RMOS 位
 - RMOS 的应用环境：对应互补通道、定时器运行模式下（WOEN=1）、定时器不工作（CHxCCEN=0、CHxOCNEN=0）或工作（CHxCCEN=1、CHxOCNEN=1）情况下
- (5) TMRx_BRKCTRL 寄存器中的 IMOS 位
 - IMOS 的应用环境：对应互补通道、定时器空闲模式下（WOEN=0）、定时器不工作（CHxCCEN=0、CHxOCNEN=0）或工作（CHxCCEN=1、CHxOCNEN=1）情况下
- (6) TMRx_CHCTRL1 寄存器的 CHxCCP、CHxOCNP 位
 - CHxCCP=0、CHxOCNP=0: 输出极性，高电平有效
 - CHxCCP=1、CHxOCNP=1: 输出极性，低电平有效

下图罗列了影响输出波形的寄存器结构关系

图 26 影响输出波形的寄存器结构关系



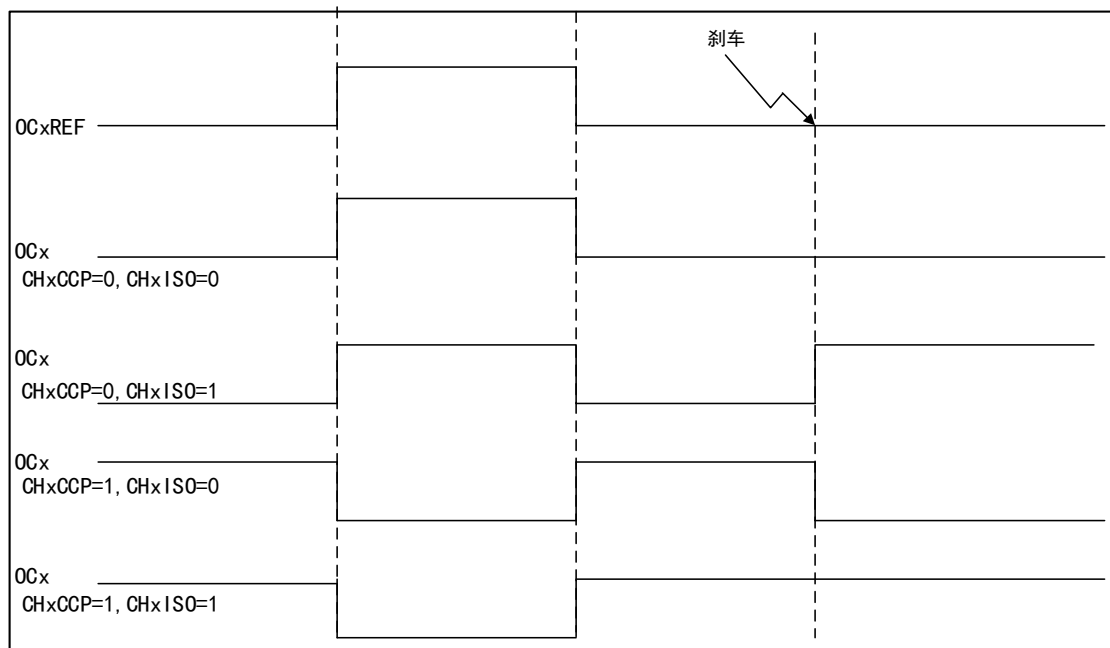
12.4.9 刹车功能

刹车的信号源为时钟故障事件和外部输入接口。

其中 TMRx_BRKCTRL 寄存器中的 BRKEN 位可以使能刹车功能，BRKPOL 位配置刹车输入信号的极性。

发生刹车事件时，可以根据相关控制位的状态修改输出脉冲信号电平。

图 27 发生刹车事件的时序图

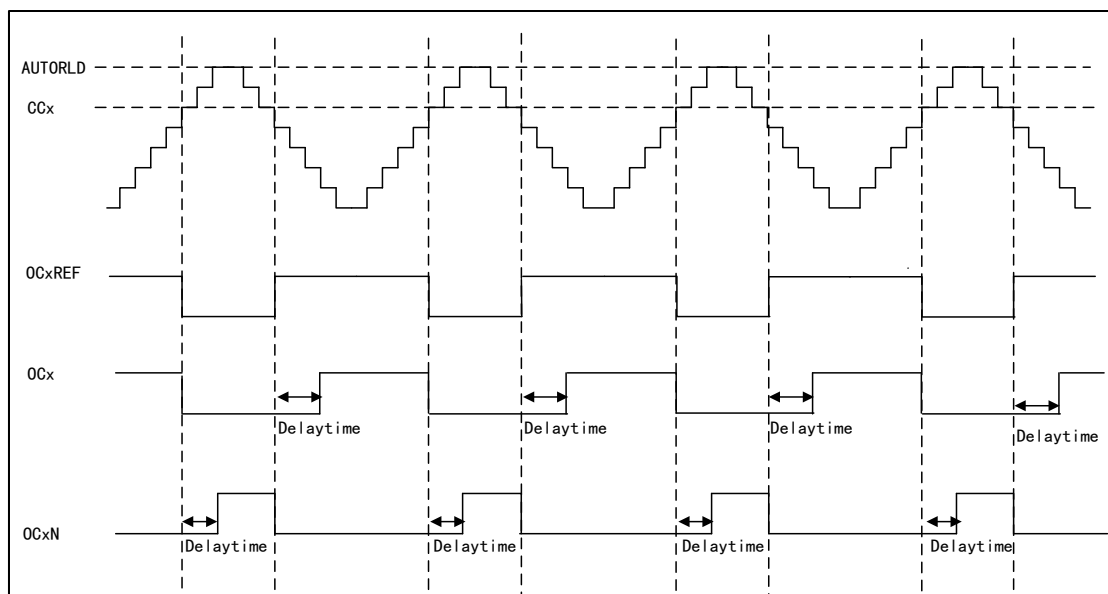


12.4.10 互补输出和死区插入

TMRx 有三组互补输出通道。插入死区时间用于生成互补的输出信号，确保通道互补的两路信号不会同时有效。根据定时器连接的输出器件以及特性来设定死区时间。

配置 TMRx_DTS 寄存器的 DTS 位可以控制死区的持续时间。

图 28 带死区插入的互补输出



12.4.11 强制输出模式

强制输出模式下无视比较结果，直接根据配置指令输出相应电平。

- TMRx_CHxCCM 寄存器的 MODESEL=00, 设定 CCx 通道为输出
- TMRx_CHxCCM 寄存器的 OCMS=100/101, 设定强制 OCxREF 信号为无效/有效状态

12.4.12 编码器接口模式

编码器接口模式相当于是一个带有方向选择的外部时钟，在编码器接口模式中，计时器的内容可一直指示编码器的位置。

选择编码器接口的方法如下：

- 通过设置 TMRx_SMC 寄存器的 SMFC 位，可以设定计数器是在 TI1 通道/TI2 通道边沿计数，或者同时在 TI1 和 TI2 的边沿计数。
- 通过设置 TMRx_CHCTRL1 寄存器中的 CH1CCP 和 CH2CCP 位，可以选择 TI1 和 TI2 的极性。
- 通过设置 TMRx_CH1CCM 寄存器中的 ICFC 位，可以选择是否进行滤波。

两个输入 TI1 和 TI2 可以作为增量编码器的接口，计数器由在 TI1 和 TI2 经过滤波和边沿选择后的信号 TI1FP1 和 TI2FP2 的有效跳变驱动。

根据 TI1 和 TI2 的输入信号，产生计数脉冲和方向信号

- 根据输入信号的跳变顺序, 计数器会向上/向下计数
- 将控制寄存器 TMRx_CTRL1 的 CNTDIR 设置为只读（任一输入端的跳变都会重新计算 CNTDIR）

表格 27 计数方向与编码器的关系

有效边沿	仅在 TI1 计数		仅在 TI2 计数		在 TI1 和 TI2 计数	
相对信号的电平	高	低	高	低	高	低

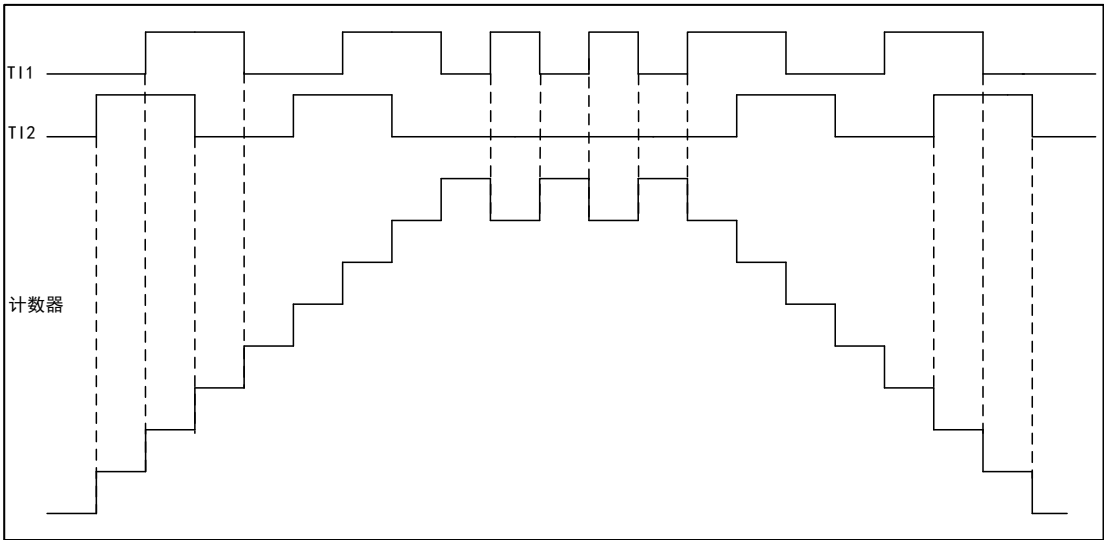
有效边沿		仅在 TI1 计数		仅在 TI2 计数		在 TI1 和 TI2 计数	
TI1FP1	上升沿	—		向下计数	向上计数	向下计数	向上计数
	下降沿			向上计数	向下计数	向上计数	向下计数
TI2FP2	上升沿	向上计数	向下计数	—		向上计数	向下计数
	下降沿	向下计数	向上计数			向下计数	向上计数

外部的增量编码器可以不用外部接口逻辑直接与 MCU 连接，所以使用比较器将编码器的差动输出转换到数字信号来增加抗噪声干扰。

在下图的实例中：

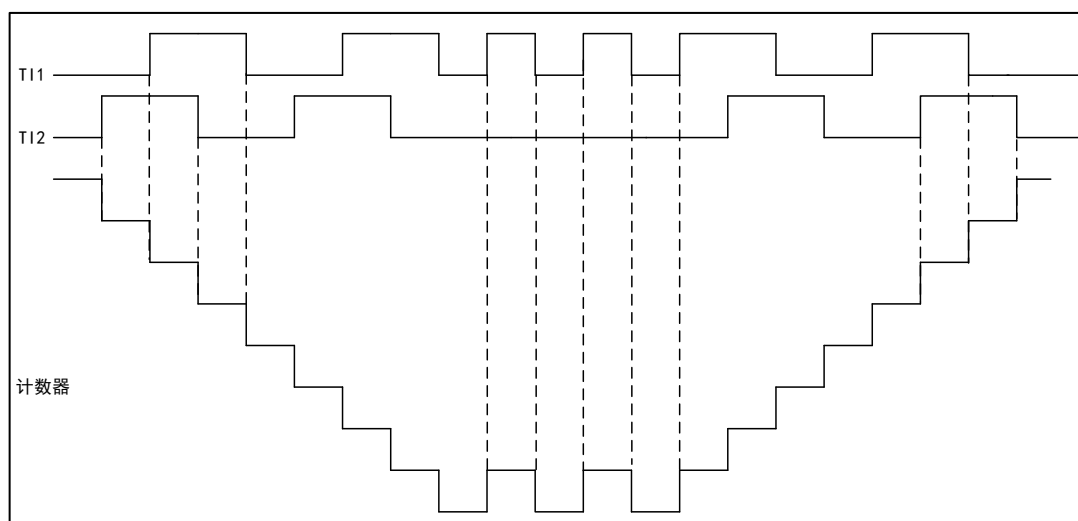
- 将 IC1FP1 映射到 TI1
- 将 IC2FP2 映射到 TI2
- IC1FP1 和 IC2FP2 都不反相
- 输入信号在上升沿和下降沿有效
- 使能计数器

图 29 编码器模式下的计数器操作实例



例如：当 TI1 处在低电平时，如果 TI2 出现上升沿状态，计数器向上计数。

图 30 IC1FP1 反相的编码器接口模式实例



例如：当 TI1 处于低电平时，TI2 发生上升沿跳变，计数器向下计数。

12.4.13 从模式

TMRx 定时器可以进行外部的触发同步

- 复位模式
- 门控模式

可设置 TMRx_SMC 寄存器中的 SMFC 位来选择是哪种模式

SMFC=100 设定复位模式，SMFC=101 设定双控模式，SMFC=110 设定单控模式。

复位模式下，在发生一个触发输入事件时，计数器和预分频器会被初始化，选中的触发输入（TRGI）的上升沿重新初始化计数器，并且产生一个更新寄存器的信号。

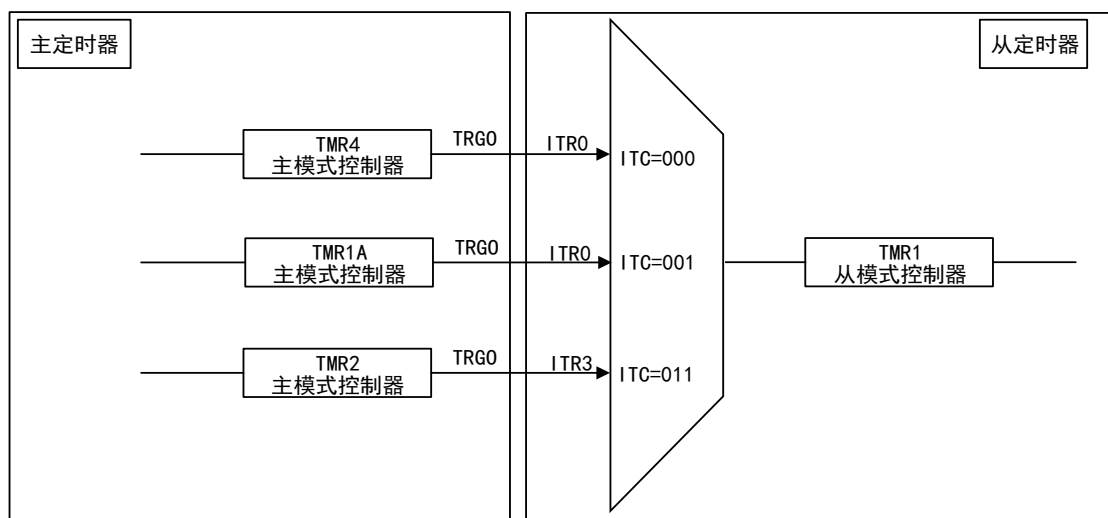
门控模式下，计数器的使能依赖于选中的输入端的高电平，当触发输入为高时，计数器的时钟开启，一旦触发输入变为低，则计数器停止（但不复位），计数器的启动和停止都是受控制的。

12.4.14 定时器互连

除 TMR1A 外的各个定时器可以互相连接实现定时器之间的同步或级联。需要配置一个定时器处于主模式，另一个定时器处于从模式。

定时器处于主模式时可以对从模式定时器的计数器进行复位、启动、停止和提供时钟源等。

图 31 定时器 1 主/从模式的例子



在定时器互连中可以：

- 将一个定时器作为另一个寄存器的预分频器
- 用一个定时器的使能信号启动另一个寄存器
- 用一个定时器的更新事件启动另一个寄存器
- 用一个定时器的使能选通另一个定时器
- 用一个外部触发同步两个定时器

12.4.15 中断

定时器在工作时产生事件时会发生中断

- 更新事件（计数器上/下溢出，计数器初始化）
- 触发事件（计数器启动、停止、内/外部触发）
- 捕获/比较事件
- 刹车信号输入事件。

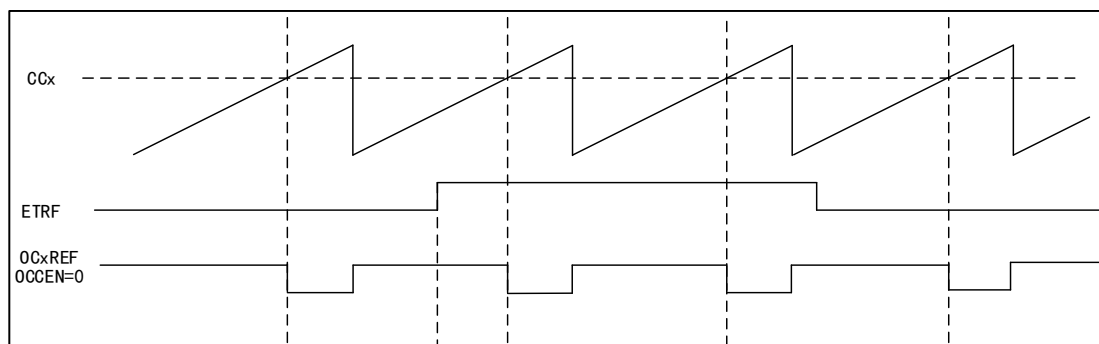
12.4.16 在外部事件时清除 OCxREF 信号

此功能是由于输出比较和 PWM 模式。

在一个通道中，用 ETRF 输入端口的高电平将 OCxREF 的信号降为低电平，捕获/比较寄存器 TMRx_CHxCCM 中的 OCCEN 的位置 1，OCxREF 信号会保持为低电平直到下一次发生更新事件。

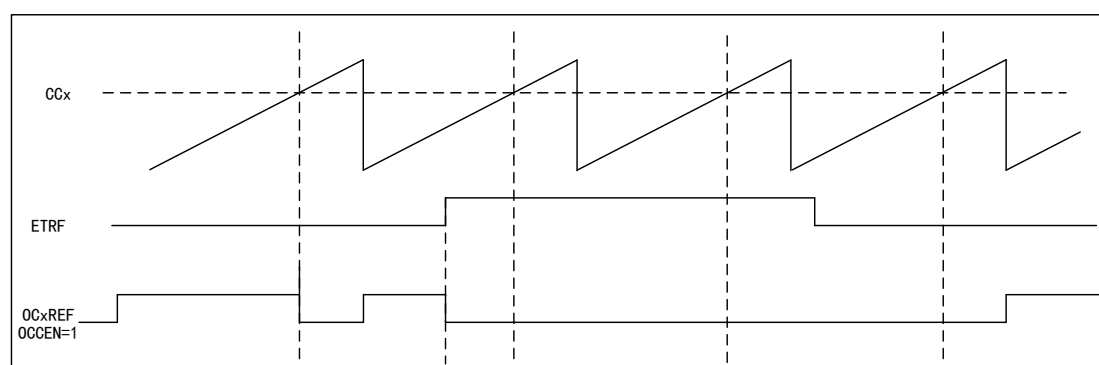
将 TMRx 置于 PWM 模式，关闭外部触发预分频器，禁止外部触发模式 2，当 ETRF 输入为高时，通过设置 OCCEN=0，输出的 OCxREF 信号如下图。

图 32 OCxREF 时序图



将 TMRx 置于 PWM 模式，关闭外部触发预分频器，禁止外部触发模式 2，当 ETRF 输入为高时，通过设置 OCCEN=1，输出的 OCxREF 信号如下图。

图 33 OCxREF 时序图



12.5 寄存器地址映射

TMR1 基地址: 0x4000_3800

TMR1A 基地址: 0x4000_1000

表格 28 寄存器地址映射

寄存器名	描述	偏移地址
TMRx_CTRL1	控制寄存器 1	0x00
TMRx_CTRL2	控制寄存器 2	0x04
TMRx_SMC	从模式控制寄存器	0x08
TMRx_ETC	外部触发控制寄存器	0x0C
TMRx_INTCTRL	中断控制寄存器	0x10
TMRx_STS1	状态寄存器 1	0x14
TMRx_STS2	状态寄存器 2	0x18
TMRx_SCEG	软件控制事件产生寄存器	0x1C
TMRx_CH1CCM	通道 1 捕获/比较模式寄存器	0x20

寄存器名	描述	偏移地址
TMRx_CH2CCM	通道 2 捕获/比较模式寄存器	0x24
TMRx_CH3CCM	通道 3 捕获/比较模式寄存器	0x28
TMRx_CH4CCM	通道 4 捕获/比较模式寄存器	0x2C
TMRx_CHCTRL1	通道控制寄存器 1	0x30
TMRx_CHCTRL2	通道控制寄存器 2	0x34
TMRx_CNT1	计数器寄存器 1	0x38
TMRx_CNT0	计数器寄存器 0	0x3C
TMRx_PSC1	预分频寄存器 1	0x40
TMRx_PSC0	预分频寄存器 0	0x44
TMRx_AUTORLD1	自动重装载寄存器 1	0x48
TMRx_AUTORLD0	自动重装载寄存器 0	0x4C
TMRx_REPCNT	重复计数寄存器	0x50
TMRx_CH1CC1	通道 1 捕获/比较寄存器 1	0x54
TMRx_CH1CC0	通道 1 捕获/比较寄存器 0	0x58
TMRx_CH2CC1	通道 2 捕获/比较寄存器 1	0x5C
TMRx_CH2CC0	通道 2 捕获/比较寄存器 0	0x60
TMRx_CH3CC1	通道 3 捕获/比较寄存器 1	0x64
TMRx_CH3CC0	通道 3 捕获/比较寄存器 0	0x68
TMRx_CH4CC1	通道 4 捕获/比较寄存器 1	0x6C
TMRx_CH4CC0	通道 4 捕获/比较寄存器 0	0x70
TMRx_BRKCTRL	刹车控制寄存器	0x74
TMRx_DTS	死区寄存器	0x78
TMRx_ISO	空闲状态输出寄存器	0x7C
TMRx_CHEN	通道使能寄存器	0x84

12.6 寄存器功能描述

12.6.1 控制寄存器 1 (TMRx_CTRL1)

偏移地址: 0x00

复位值: 0x0000 0000

位/域	名称	R/W	描述
0	CNTEN	R/W	使能计数器（Counter Enable） 0：禁止 1：使能 定时器配置为外部时钟、门控模式和编码器模式时，需要通过软件对该位写 1 启动定期工作；配置为触发模式时，可硬件写 1。
1	NGUE	R/W	不产生更新事件（No Generated Update Event） 更新事件可引起 AUTORLD、PSC、CCx 产生更新设置的数值。 0：产生更新事件（UEV） 更新事件可以由以下任一情况产生： 计数器溢出/下溢； 设置 UEG 位； 从模式控制器产生的更新。 1：不产生更新事件
2	UES	R/W	更新事件源（Update Event Source） 0：计数器上溢或下溢 设置 UEG 位 通过从模式控制器产生的更新 1：计数器上溢或下溢
3	SPMEN	R/W	使能单脉冲模式（Single Pulse Mode Enable） 产生更新事件时，可改变通道的输出电平；在该模式下，会清除 CNTEN 位，停止计数器，后续不再改变通道的输出电平。 0：禁止 1：使能
4	CNTDIR	R/W	配置计数器计数方向（Counter Direction） 当计数器配置为中央对齐模式或编码器模式时，该位为只读。 0：向上计数 1：向下计数
6:5	CNTMODE	R/W	选择中央对齐模式（Center Aligned Mode Select）， 中央对齐模式下，计数器交替的向上向下计数；否则只向上或向下计数。 不同的中央对齐模式，影响输出通道的输出比较中断标志位置 1 的时机； 在计数器禁止时（CNTEN=0），选择中央对齐模式。 00：边沿对齐模式 01：中心对齐模式 1（在向下计数时，输出通道的输出比较中断标志位置 1） 10：中心对齐模式 2（在向上计数时，输出通道的输出比较中断标志位置 1） 11：中心对齐模式 3（在向上/下计数时，输出通道的输出比较中断标志位置 1）
7	ARBEN	R/W	TMRx_AUTORLD 寄存器自动重装载缓冲使能（Auto-reload Preload Enable） 0：禁止 1：使能
31:8	保留		

12.6.2 控制寄存器 2（TMRx_CTRL2）

偏移地址：0x04

复位值：0x0000 0000

位/域	名称	R/W	描述
0	CCBEN	R/W	使能捕获/比较缓冲 (Capture/Compare Preloaded Enable) 该位影响 CHxCCEN、CHxOCNEN、OCMS 数值的改变, 禁止缓冲时, 程序修改会立刻影响定时器的设置; 使能预装载时, 只在设置了 CCUEG 会后更新, 从而影响定时器的设置; 该位只在具有互补输出的通道起作用。 0: 禁止 1: 使能
1	保留		
2	CCUS	R/W	选择捕获/比较控制更新 (Capture/Compare Control Update Select) 仅在捕获比较预装载使能 (CCBEN=1) 时, 且只对互补输出通道才起作用。 0: 只能通过设置 CCUEG 位更新 1: 可以通过设置 CCUEG 位或者 TRGI 上的上升沿更新
3	保留		
6:4	MMFC	R/W	主模式功能配置 (Master Mode Function Configure) 工作在主模式的定时器的信号可用于 TRGO, 从而影响处在从模式且与主定时器级联的的定时器工作, 具体影响可从模式的定时器配置有关。 000: 复位, 主模式定时器的复位信号用于 TRGO 001: 使能, 主模式定时器的计数器使能信号用于 TRGO 010: 更新, 主模式定时器的更新事件用于 TRGO 011: 比较脉冲, 主模式定时器捕获/比较成功 (CCxCCIF=1) 时输出一个脉冲信号用于 TRGO 100: 比较模式 1, OC1REF 用于触发 TRGO 101: 比较模式 2, OC2REF 用于触发 TRGO 110: 比较模式 3, OC3REF 用于触发 TRGO 111: 比较模式 4, OC4REF 用于触发 TRGO
31:7	保留		

12.6.3 从模式控制寄存器 (TMRx_SMC)

偏移地址: 0x08

复位值: 0x0000 0000

位/域	名称	R/W	描述
2:0	SMFC	R/W	从模式功能配置 (Slave Mode Function Configure) 000: 禁止从模式, 定时器可作为主模式定时器影响从模式定时器的 工作; 如果 CTRL1_CNTEN=1, 则预分频器直接由内部时钟驱动。 001: 编码器模式 1, 根据 TI1FP1 的电平, 计数器在 TI2FP2 的边 沿计数。 010: 编码器模式 2, 根据 TI2FP2 的电平, 计数器在 TI1FP1 的边 沿计数。 011: 编码器模式 3, 根据另一个信号的输入电平, 计数器在 TI1FP1、 TI2FP2 的边沿计数。 100: 复位模式, 从模式定时器在收到 TRGI 的上升沿信号后复位计 数器, 并产生更新寄存器的信号。 101: 双控模式 110: 单控模式 111: 外部时钟模式 1, 选择 TRGI 的上升沿信号作为时钟源驱动计 数器工作。
3	保留		
6:4	ITC	R/W	输入触发配置 (Input Trigger Configure)

位/域	名称	R/W	描述
			为了避免在改变该位值时产生错误的边沿检测,须在 SMFC=0 时改变。 000: 内部触发 ITR0 连接到 TMR4 TRGO 001: 内部触发 ITR0 连接到 TMR1A TRGO 010: 保留 011: 内部触发 ITR3 连接到 TMR2 TRGO 100: 通道 1 输入边沿检测器 TIF_ED 101: 通道 1 滤波后定时器输入 TI1FP1 110: 通道 2 滤波后的定时器输入 TI2FP2 111: 外部触发输入 (ETRF)
7	MSMEN	R/W	使能主/从模式 (Master/slave Mode Enable) 0: 无效 1: 使能主/从模式
31:8	保留		

12.6.4 外部触发控制寄存器 (TMRx_ETC)

偏移地址: 0x0C

复位值: 0x0000 0000

位/域	名称	R/W	描述
3:0	ETFC	R/W	配置外部触发滤波器 (External Trigger Filter Configure) 0000: 禁用滤波器, 以 f_{MASTER} 采样 0001: DIV=1, N=2 0010: DIV=1, N=4 0011: DIV=1, N=8 0100: DIV=2, N=6 0101: DIV=2, N=8 0110: DIV=4, N=6 0111: DIV=4, N=8 1000: DIV=8, N=6 1001: DIV=8, N=8 1010: DIV=16, N=5 1011: DIV=16, N=6 1100: DIV=16, N=8 1101: DIV=32, N=5 1110: DIV=32, N=6 1111: DIV=32, N=8 采样频率=定时器时钟频率/DIV; 滤波长度=N, 每 N 个事件产生一个跳变。
5:4	ETRC	R/W	配置外部触发信号预分频器 (External Trigger Prescaler Configure) 外部触发输入信号经过分频后为 ETRP, ETRP 的信号频率最多是 TMRxCLK 频率的 1/4; 当 ETR 频率过高时, 须经过分频降低 ETRP 的频率。 00: 禁用预分频器 01: ETR 信号 2 分频 10: ETR 信号 4 分频 11: ETR 信号 8 分频
6	ECM2EN	R/W	使能外部时钟模式 2 (External Clock Mode2 Enable)

位/域	名称	R/W	描述
			0: 禁止 1: 使能 设置 ECM2EN 位与选择外部时钟模式 1 将 TRGI 连接到 ETRF 具有相同作用；从模式（复位、门控、触发）可以与外部时钟模式 2 同时使用，但此时 TRGI 不能连到 ETRF；当外部时钟模式 1 和外部时钟模式 2 同时使能时，外部时钟的输入是 ETRF。
7	ETPC	R/W	配置外部触发极性（External Trigger Polarity Configure） 该位决定外部触发是否反相。 0: 外部触发不反相，高电平或上升沿有效 1: 外部触发反相，低电平或下降沿有效
31:8	保留		

12.6.5 中断控制寄存器（TMRx_INTCTRL）

偏移地址：0x10

复位值：0x0000 0000

位/域	名称	R/W	描述
0	UDIE	R/W	使能更新中断（Update InterruptEnable） 0: 禁止 1: 使能
1	CH1CCIE	R/W	使能捕获/比较通道 1 中断（Captuer/Compare Channel1 Interrupt Enable） 0: 禁止 1: 使能
2	CH2CCIE	R/W	使能捕获/比较通道 2 中断（Captuer/Compare Channel2 Interrupt Enable） 0: 禁止 1: 使能
3	CH3CCIE	R/W	使能捕获/比较通道 3 中断（Captuer/Compare Channel3 Interrupt Enable） 0: 禁止 1: 使能
4	CH4CCIE	R/W	使能捕获/比较通道 4 中断（Captuer/Compare Channel4 Interrupt Enable） 0: 禁止 1: 使能
5	CCUIE	R/W	使能捕获/比较更新中断（Captuer/Compare Update Interrupt Enable） 0: 禁止 1: 使能
6	TRGIE	R/W	使能触发中断（Trigger Interrupt Enable） 0: 禁止 1: 使能
7	BRKIE	R/W	使能刹车中断（Break Interrupt Enable） 0: 禁止 1: 使能
31:8	保留		

12.6.6 状态寄存器 1 (TMRx_STS1)

偏移地址: 0x14

复位值: 0x0000 0000

位/域	名称	R/W	描述
0	UDIF	R/W	产生更新事件中断标志位 (Update Event Interrupt Generate Flag) 0: 没有发生更新事件中断 1: 发生更新事件中断 计数器数值重新装载或重新初始化时, 会产生更新事件, 该位由硬件置 1, 软件清 0; 更新事件的产生的情况有以下情况: (1) TMRx_CTRL1 寄存器的 NGUE=0, 重复计数器数值上/下溢时产生更新事件; (2) TMRx_CTRL1 寄存器的 UES=0 和 NGUE=0, 配置 TMRx_SCEG 寄存器的 UEG=1 产生更新事件, 需要通过软件初始化计数器; (3) TMRx_CTRL1 寄存器的 UES=0 和 NGUE=0, 计数器被触事件初始化时产生更新事件。
1	CH1CCIF	R/W	捕获/比较通道 1 中断标志 (Captuer/Compare Channel1 Interrupt Flag) 当捕获比较通道 1 配置为输出时: 0: 无匹配发生 1: TMRx_CNT 的值与 TMRx_CH1CC 的值相匹配 当捕获比较通道 1 配置为输入时: 0: 没有发生输入捕获 1: 发生输入捕获 捕获事件发生时由硬件置 1, 可以由软件清 0 或者读 TMRx_CH1CC 寄存器时清 0。
2	CH2CCIF	R/W	捕获/比较通道 2 中断标志 (Captuer/Compare Channel2 Interrupt Flag) 参考 CH1CCIF 位
3	CH3CCIF	R/W	捕获/比较通道 3 中断标志 (Captuer/Compare Channel3 Interrupt Flag) 参考 CH1CCIF 位
4	CH4CCIF	R/W	捕获/比较通道 4 中断标志 (Captuer/Compare Channel4 Interrupt Flag) 参考 CH1CCIF 位
5	CCUIF	R/W	捕获/比较更新中断标志 (Captuer/Compare Update Interrupt Flag) 0: 没有发生捕获/比较更新中断 1: 发生捕获/比较更新中断 发生捕获/比较更新中断后, 该位由硬件置 1, 软件清 0。
6	TRGIF	R/W	产生触发事件中断标志 (Trigger Event Interrupt Generate Flag) 0: 没有发生触发事件中断 1: 发生触发事件中断 发生触发事件时, 该位由硬件置 1, 软件清 0。
7	BRKIF	R/W	产生刹车事件中断标志 (Break Event Interrupt Generate Flag) 0: 没有发生刹车事件 1: 发生刹车事件

位/域	名称	R/W	描述
			刹车输入有效的情况下，该位由硬件置 1；无效的情况下，可以通过软件清 0。
31:8	保留		

12.6.7 状态寄存器 2 (TMRx_STS2)

偏移地址：0x18

复位值：0x0000 0000

位/域	名称	R/W	描述
0	保留		
1	CH1RCF	R/W	捕获/比较通道 1 重复捕获标志 (Captuer/Compare Channel1 Repetition Capture Flag) 0: 没有发生重复捕获 1: 发生重复捕获 计数器的值被捕获到 TMRx_CH1CC 寄存器中，此时 CH1RCF=1；只有当通道被配置为输入捕获时，该位由硬件置 1，软件清 0。
2	CH2RCF	R/W	捕获/比较通道 2 重复捕获标志 (Captuer/compare Channel2 Repetition Capture Flag) 参考 CH1RCF 位
3	CH3RCF	R/W	捕获/比较通道 3 重复捕获标志 (Captuer/compare Channel3 Repetition Capture Flag) 参考 CH1RCF 位
4	CH4RCF	R/W	捕获/比较通道 4 重复捕获标志 (Captuer/compare Channel4 Repetition Capture Flag) 参考 CH1RCF 位
31:5	保留		

12.6.8 软件控制事件产生寄存器 (TMRx_SCEG)

偏移地址：0x1C

复位值：0x0000 0000

位/域	名称	R/W	描述
0	UEG	W	产生更新事件 (Update Event Generate) 0: 无效 1: 初始化计数器，产生更新事件 此位由软件置 1，硬件清 0。 注意：产生更新事件时，预分频器的计数器会清 0，但是预分频系数不变。如果在向下计数模式下计数器会读取 TMRx_AUTORLD 的值；如果在中央对齐模式下或者向上计数模式中计数器会被清 0。
1	CH1CCG	W	产生捕获/比较通道 1 事件 (Capture/Compare Channel1 Event Generation) 0: 无效 1: 产生捕获/比较事件 该位由软件置 1，硬件自动清 0。如果通道 1 处于输出模式： 当 CH1CCIF=1 时，如果设置了 CH1CCIE 位，则产生相应的中断请求。 如果通道 1 处于输入模式：

位/域	名称	R/W	描述
			捕获计数器的值存储在 TMRx_CH1CC 寄存器中；配置 CH1CCIF=1,如果还设置了 CH1CCIE 位，则产生相应的中断请求；如果此时 CH1CCIF=1，则需要配置 CH1RCF=1。
2	CH2CCG	W	产生捕获/比较通道 2 事件（Capture/Compare Channel2 Event Generation） 参考 CH1CCG 位
3	CH3CCG	W	产生捕获/比较通道 3 事件（Capture/Compare Channel3 Event Generation） 参考 CH1CCG 位
4	CH4CCG	W	产生捕获/比较通道 4 事件（Capture/Compare Channel4 Event Generation） 参考 CH1CCG 位
5	CCUEG	W	产生捕获/比较控制更新事件（Capture/Compare Control Update Event Generate） 0：无效 1：产生捕获/比较更新事件 该位由软件置 1，硬件自动清 0。 注：CCUEG 位只有在互补输出的通道有效。
6	TEG	W	产生触发事件（Trigger Event Generate） 0：无效 1：产生触发事件 该位由软件置 1，硬件自动清 0。
7	BEG	W	产生刹车事件（Break Event Generate） 0：无效 1：产生刹车事件 该位由软件置 1，硬件自动清 0。
31:8	保留		

12.6.9 通道 1 捕获/比较模式寄存器（TMRx_CH1CCM）

偏移地址：0x20

复位值：0x0000 0000

可通过 MODESEL 位配置定时器为输入（捕获模式）或输出（比较模式）。该寄存器其它位的作用在输入和输出模式下不同，同一个位在输出模式和输入模式下的功能是不同的。寄存器中的 OCxx 描述了通道在输出模式下的功能，寄存器中的 ICxx 描述了通道在输入模式下的功能。

输出比较模式：

位/域	名称	R/W	描述
1:0	MODESEL	R/W	选择捕获/比较通道 1 模式（Capture/Compare Channel1 Mode Select） 该位定义了输入/输出的方向以及选择输入引脚。 00：CC1 通道为输出 01：CC1 通道为输入，IC1 映射在 TI1 上 10：CC1 通道为输入，IC1 映射在 TI2 上 11：CC1 通道为输入，IC1 映射在 TRC 上，仅工作在内部触发输入 注：该位仅在通道关闭时（TMRx_CHCTRL1 寄存器的 CH1CCEN=0 时）可写。

位/域	名称	R/W	描述
2	OCFEN	R/W	快速使能输出比较通道 1 (Output Compare Channel1 Fast Enable) 0: 禁止 1: 使能 该位用来提高捕获/比较输出对触发输入事件的响应。
3	OCBEN	R/W	使能输出比较通道 1 预装载(Output Compare Channel1 Preload Enable) 0: 禁止预装载功能, 通过程序写入 TMRx_CH1CC 寄存器的数值, 会马上起作用。 1: 启用预装载功能, 通过程序写入 TMRx_CH1CC 寄存器的数值, 会在产生更新事件后起作用。 注: 当保护级别为 3 级时且通道配置为输出时, 该位不能被修改。当不确定预装载寄存器情况, 仅在单脉冲模式 (SPMEN=1) 下, 可以使用 PWM 模式, 否则不确定其接下来的输出比较结果。
6:4	OCMS	R/W	选择输出比较通道 1 模式 (Output Compare Channel1 Mode Select) 000: 冻结。输出比较对 OC1REF 无影响 001: 匹配时输出置为高。计数器的值和捕获比较寄存器的值 CCx 发生匹配时, 强制 OC1REF 为高电平 010: 匹配时输出置为低。计数器的值和捕获比较寄存器的值发生匹配时, 强制 OC1REF 为低电平 011: 匹配时输出翻转。计数器的值和捕获比较寄存器的值发生匹配时, 翻转 OC1REF 的电平 100: 强制输出为低。强制 OC1REF 为低电平 101: 强制输出为高。强制 OC1REF 为高电平 110: PWM 模式 1 (计数器值<输出比较值时置为高, 否则反之) 111: PWM 模式 2 (计数器值>输出比较值时置为高, 否则反之) 注: 当保护级别为 3 级时且通道配置为输出时, 该位不能被修改。在 PWM 模式 1 和 2 中, OC1REF 电平在比较结果改变或者输出比较模式从冻结模式转换到 PWM 模式时改变。
7	OCCEN	R/W	使能输出比较通道 1 清除 (Output Compare Channel1 Clear Enable) 0: OC1REF 不受 ETRF 输入影响。 1: 检测到 ETRF 输入高电平时, OC1REF=0
31:8	保留		

输入捕获模式:

位/域	名称	R/W	描述
1:0	MODESEL	R/W	选择捕获/比较通道 1 模式 (Capture/Compare Channel1 Mode Select) 该位定义了输入/输出的方向以及选择输入引脚。 00: CC1 通道为输出 01: CC1 通道为输入, IC1 映射在 TI1 上 10: CC1 通道为输入, IC1 映射在 TI2 上 11: CC1 通道为输入, IC1 映射在 TRC 上, 仅工作在内部触发输入 注: 该位仅在通道关闭时 (TMRx_CHCTRL1 寄存器的 CH1CCEN=0 时) 可写。
3:2	IC1PSC	R/W	配置输入捕获通道 1 预分频因子 (Input Capture Channel1 Perscaler Configure) 00: PSC=1 01: PSC=2 10: PSC=4 11: PSC=8

位/域	名称	R/W	描述
			PSC 是预分频因子，每 PSC 个事件触发一次捕获。
7:4	ICFC	R/W	配置输入捕获通道 1 滤波器（Input Capture Channel1 Filter Configure） 0000: 禁用滤波器，以 f_{MASTER} 采样 0001: DIV=1, N=2 0010: DIV=1, N=4 0011: DIV=1, N=8 0100: DIV=2, N=6 0101: DIV=2, N=8 0110: DIV=4, N=6 0111: DIV=4, N=8 1000: DIV=8, N=6 1001: DIV=8, N=8 1010: DIV=16, N=5 1011: DIV=16, N=6 1100: DIV=16, N=8 1101: DIV=32, N=5 1110: DIV=32, N=6 1111: DIV=32, N=8 采样频率=定时器时钟频率/DIV; 滤波器长度=N, 表示每 N 个事件产生一个跳变。
31:8	保留		

12.6.10 通道 2 捕获/比较模式寄存器（TMRx_CH2CCM）

偏移地址：0x24

复位值：0x0000 0000

请参考上述 CH1CCM 寄存器描述。

输出比较模式：

位/域	名称	R/W	描述
1:0	MODESEL	R/W	选择捕获/比较通道 2 模式（Capture/Compare Channel2 Mode Select） 该位定义了输入/输出的方向以及选择输入引脚。 00: CC2 通道为输出 01: CC2 通道为输入，IC2 映射在 TI2 上 10: CC2 通道为输入，IC2 映射在 TI1 上 11: 保留 注：该位仅在通道关闭时（TMRx_CHCTRL1 寄存器的 CH2CCEN=0 时）可写。
2	OCFEN	R/W	快速使能输出比较通道 2（Output Compare Channel2 Fast Enable） 参考 CH1CCM_OCFEN。
3	OCBEN	R/W	使能输出比较通道 2 预装载（Output Compare Channel2 Preload Enable） 参考 CH1CCM_OCBEN。
6:4	OCMS	R/W	选择输出比较通道 2 模式（Output Compare Channel2 Mode Select） 参考 CH1CCM_OCMS。
7	OCCEN	R/W	使能输出比较通道 2 清除（Output Compare Channel2 Clear Enable） 参考 CH1CCM_OCCEN。
31:8	保留		

输入捕获模式:

位/域	名称	R/W	描述
1:0	MODESEL	R/W	选择捕获/比较通道 2 模式 (Capture/Compare Channel2 Mode Select) 该位定义了输入/输出的方向以及选择输入引脚。 00: CC2 通道为输出 01: CC2 通道为输入, IC2 映射在 TI2 上 10: CC2 通道为输入, IC2 映射在 TI1 上 11: CC2 通道为输入, IC2 映射在 TRC 上, 仅工作在内部触发输入 注: 该位仅在通道关闭时 (TMRx_CHCTRL1 寄存器的 CH2CCEN=0 时) 可写。
3:2	IC2PSC	R/W	配置输入捕获通道 2 预分频因子 (Input Capture Channel2 Prescaler Configure) 参考 CH1CCM_IC1PSC。
7:4	ICFC	R/W	配置输入捕获通道 2 滤波器 (Input Capture Channel2 Filter Configure) 参考 CH1CCM_ICFC。
31:8	保留		

12.6.11 通道 3 捕获/比较模式寄存器 (TMRx_CH3CCM)

偏移地址: 0x28

复位值: 0x0000 0000

请参考上述 CH1CCM 寄存器描述。

输出比较模式:

位/域	名称	R/W	描述
1:0	MODESEL	R/W	选择捕获/比较通道 3 模式 (Capture/Compare Channel3 Mode Select) 该位定义了输入/输出的方向以及选择输入引脚。 00: CC3 通道为输出 01: CC3 通道为输入, IC3 映射在 TI3 上 10: CC3 通道为输入, IC3 映射在 TI4 上 11: 保留 注: 该位仅在通道关闭时 (TMRx_CHCTRL1 寄存器的 CH3CCEN=0 时) 可写。
2	OCFEN	R/W	快速使能输出比较通道 3 (Output Compare Channel3 Fast Enable) 参考 CH1CCM_OCFEN。
3	OCBEN	R/W	使能输出比较通道 3 预装载 (Output Compare Channel3 Preload Enable) 参考 CH1CCM_OCBEN。
6:4	OCMS	R/W	选择输出比较通道 3 模式 (Output Compare Channel3 Mode Select) 参考 CH1CCM_OCMS。
7	OCCEN	R/W	使能输出比较通道 3 清除 (Output Compare Channel3 Clear Enable) 参考 CH1CCM_OCCEN。
31:8	保留		

输入捕获模式:

位/域	名称	R/W	描述
1:0	MODESEL	R/W	选择捕获/比较通道 3 模式 (Capture/Compare Channel3 Mode Select) 该位定义了输入/输出的方向以及选择输入引脚。 00: CC3 通道为输出

位/域	名称	R/W	描述
			01: CC3 通道为输入, IC3 映射在 TI3 上 10: CC3 通道为输入, IC3 映射在 TI4 上 11: 保留 注: 该位仅在通道关闭时 (TMRx_CHCTRL1 寄存器的 CH3CCEN=0 时) 可写。
3:2	IC2PSC	R/W	配置输入捕获通道 3 预分频因子 (Input Capture Channel3 Prescaler Configure) 参考 CH1CCM_IC1PSC。
7:4	ICFC	R/W	配置输入捕获通道 3 滤波器 (Input Capture Channel3 Filter Configure) 参考 CH1CCM_ICFC。
31:8	保留		

12.6.12 通道 4 捕获/比较模式寄存器 (TMRx_CH4CCM)

偏移地址: 0x2C

复位值: 0x0000 0000

请参考上述 CH1CCM 寄存器描述。

输出比较模式:

位/域	名称	R/W	描述
1:0	MODESEL	R/W	选择捕获/比较通道 4 模式 (Capture/Compare Channel4 Mode Select) 该位定义了输入/输出的方向以及选择输入引脚。 00: CC4 通道为输出 01: CC4 通道为输入, IC4 映射在 TI3 上 10: CC4 通道为输入, IC4 映射在 TI4 上 11: 保留 注: 该位仅在通道关闭时 (TMRx_CHCTRL1 寄存器的 CH4CCEN=0 时) 可写。
2	OCFEN	R/W	快速使能输出比较通道 4 (Output Compare Channel4 Fast Enable) 参考 CH1CCM_OCFEN。
3	OCBEN	R/W	使能输出比较通道 4 预装载 (Output Compare Channel4 Preload Enable) 参考 CH1CCM_OCBEN。
6:4	OCMS	R/W	选择输出比较通道 4 模式 (Output Compare Channel4 Mode Select) 参考 CH1CCM_OCMS。
7	OCCEN	R/W	使能输出比较通道 4 清除 (Output Compare Channel4 Clear Enable) 参考 CH1CCM_OCCEN。
31:8	保留		

输入捕获模式:

位/域	名称	R/W	描述
1:0	MODESEL	R/W	选择捕获/比较通道 4 模式 (Capture/Compare Channel4 Mode Select) 该位定义了输入/输出的方向以及选择输入引脚。 00: CC4 通道为输出 01: CC4 通道为输入, IC4 映射在 TI3 上 10: CC4 通道为输入, IC4 映射在 TI4 上 11: 保留 注: 该位仅在通道关闭时 (TMRx_CHCTRL1 寄存器的 CH3CCEN=0 时) 可写。

位/域	名称	R/W	描述
3:2	IC2PSC	R/W	配置输入捕获通道 4 预分频因子 (Input Capture Channel4 Prescaler Configure) 参考 CH1CCM_IC1PSC。
7:4	ICFC	R/W	配置输入捕获通道 4 滤波器 (Input Capture Channel4 Filter Configure) 参考 CH1CCM_ICFC。
31:8	保留		

12.6.13 通道控制寄存器 1 (TMRx_CHCTRL1)

偏移地址: 0x30

复位值: 0x0000 0000

位/域	名称	R/W	描述
0	CH1CCEN	R/W	使能捕获/比较通道 1 输出 (Capture/Compare Channel1 Output Enable) CC1 配置为输出时: 0: 禁止输出 1: 开启输出 CC1 配置为输入时: 该位决定了计数器的值 CNT 是否能捕获进入 TMRx_CH1CC 寄存器中 0: 禁止捕获 1: 开启捕获
1	CH1CCP	R/W	配置捕获/比较通道 1 输出极性 (Capture/Compare Channel1 Output Polarity Configure) CC1 通道配置为输出时: 0: OC1 高电平有效 1: OC1 低电平有效 CC1 通道配置为输入时: 0: 在 TI1FP1 的高电平或上升沿捕获 1: 在 TI1FP1 的低电平或下降沿捕获 CC1 通道配置为触发时: 0: 在 TI1FP1 的高电平或上升沿触发 1: 在 TI1FP1 的低电平或下降沿触发
2	CH1OCNEN	R/W	使能捕获/比较通道 1 互补输出 (Capture/Compare Channel1 Complementary Output Enable) 0: 禁止 1: 使能
3	CH1OCNP	R/W	捕获/比较通道 1 互补输出极性 (Capture/Compare Channel1 Complementary Output Polarity) 0: OC1N 高电平有效 1: OC1N 低电平有效 注: 在互补输出的通道上, 该位是预装载的, 如果 TMRx_CTRL2 的 CCBEN=1, CH1OCNP 只有在生成换向事件时才能从预加载位中获取新值。 当保护级别为 2 或者 3 时, 该位不能被修改
4	CH2CCEN	R/W	使能捕获/比较通道 2 输出 (Capture/Compare Channel2 Output Enable) 参考 CHCTRL1_CH1CCEN

位/域	名称	R/W	描述
5	CH2CCP	R/W	配置捕获/比较通道 2 输出极性 (Capture/Compare Channel2 Output Polarity Configure) 参考 CHCTRL1_CH1CCP
6	CH2OCNEN	R/W	使能捕获/比较通道 1 互补输出 (Capture/Compare Channel1 Complementary Output Enable) 参考 CHCTRL1_CH1OCNEN
7	CH2OCNP	R/W	配置捕获/比较通道 2 互补输出极性 (Capture/Compare Channel2 Complementary Output Polarity Configure) 参考 CHCTRL1_CH1OCNP
31:8	保留		

表格 29 带刹车功能的互补输出通道 OCx 和 OCxN 的控制位

控制位					输出状态	
WOEN 位	IMOS 位	RMOS 位	CCxE 位	CCxNE 位	OCx 输出状态	OCxN 输出状态
1	X	0	0	0	输出禁止(与定时器断开)	输出禁止(与定时器断开)
		0	0	1	输出禁止(与定时器断开)	OCxREF +极性, OCxN= OCxREF or CCxNP
		0	1	0	OCxREF +极性, OCx= OCxREF or CCxP	输出禁止(与定时器断开)
		0	1	1	OCxREF +极性+死区,	OCxREF 反相+极性+死区,
		1	0	0	输出禁止(与定时器断开)	输出禁止(与定时器断开)
		1	0	1	关闭状态(输出使能且为无效电平)OCx=CCxP	OCxREF+极性, OCxN= OCxREF or CCxNP
		1	1	0	OCxREF +极性, OCx= OCxREF or CCxP	关闭状态(输出使能且为无效电平)OCxN=CCxNP
		1	1	1	OCxREF +极性+死区	OCxREF 反相+极性+死区
0	0	X	X	X	输出禁止(与定时器断开)	
	0					
	0					
	0					
	1				关闭状态(输出使能且为无效电平)异步地: OCx=CCxP, OCxN=CCxNP; 然后, 若时钟存在: 经过一个死区时间后 OCx=OISx, OCxN=CHxNISO, 假设 OISx 与 CHxNISO 并不都对应 OCx 和 OCxN 的有效电平。	
	1					
	1					
	1					

注: 管脚连接到互补的 OCx 和 OCxN 通道的外部 I/O 管脚的状态, 取决于 OCx

和 OCxN 通道状态和 GPIO 寄存器。

12.6.14 通道控制寄存器 2 (TMRx_CHCTRL2)

偏移地址: 0x34

复位值: 0x0000 0000

位/域	名称	R/W	描述
0	CH3CCEN	R/W	使能捕获/比较通道 3 输出 (Capture/Compare Channel3 Output Enable) 参考 CHCTRL1_CH1CCEN
1	CH3CCP	R/W	配置捕获/比较通道 3 输出极性 (Capture/Compare Channel3 Output Polarity Configure) 参考 CHCTRL1_CH1CCP
3:2	保留		
4	CH4CCEN	R/W	使能捕获/比较通道 4 输出 (Capture/Compare Channel4 Output Enable) 参考 CHCTRL1_CH1CCEN
5	CH4CCP	R/W	捕获/比较通道 4 输出极性 (Capture/Compare Channel4 Output Polarity) 参考 CHCTRL1_CH1CCP
31:6	保留		

12.6.15 计数器寄存器 1 (TMRx_CNT1)

偏移地址: 0x38

复位值: 0x0000 0000

位/域	名称	R/W	描述
7:0	CNT[15:8]	R/W	计数器数值的高 8 位 (Counter Value High)
31:8	保留		

12.6.16 计数器寄存器 0 (TMRx_CNT0)

偏移地址: 0x3C

复位值: 0x0000 0000

位/域	名称	R/W	描述
7:0	CNT[7:0]	R/W	计数器数值的低 8 位 (Counter Value Low)
31:8	保留		

12.6.17 预分频寄存器 1 (TMRx_PSC1)

偏移地址: 0x40

复位值: 0x0000 0000

位/域	名称	R/W	描述
7:0	PSC[15:8]	R/W	预分频器数值的高 8 位 (Prescaler Value High) 计数器的时钟频率 (CK_CNT) = $f_{CK_PSC} / (PSC+1)$
31:8	保留		

12.6.18 预分频寄存器 0 (TMRx_PSC0)

偏移地址: 0x44

复位值: 0x0000 0000

位/域	名称	R/W	描述
7:0	PSC[7:0]	R/W	预分频器数值的低 8 位 (Prescaler Value Low) 计数器的时钟频率 (CK_CNT) = $f_{CK_PSC} / (PSC+1)$
31:8	保留		

12.6.19 自动重装载寄存器 1 (TMRx_AUTORLD1)

偏移地址: 0x48

复位值: 0x0000 00FF

位/域	名称	R/W	描述
7:0	AUTORLD[15:8]	R/W	自动重装载数值的高 8 位 (Auto Reload Value High) 自动重装载的值为空时, 计数器不进行计数。
31:8	保留		

12.6.20 自动重装载寄存器 0 (TMRx_AUTORLD0)

偏移地址: 0x4C

复位值: 0x0000 00FF

位/域	名称	R/W	描述
7:0	AUTORLD[7:0]	R/W	自动重装载数值的低 8 位 (Auto Reload Value Low) 自动重装载的值为空时, 计数器不进行计数。
31:8	保留		

12.6.21 重复计数寄存器 (TMRx_REPCNT)

偏移地址: 0x50

复位值: 0x0000 00FF

位/域	名称	R/W	描述
7:0	REPCNT	R/W	重复计数数值 (Repetition Counter Value) 当重复计数器计数值减为 0 时产生更新事件, 计数器重新从 REPCNT 数值开始计数; 新写入该寄存器的新值只有在下次周期更新事件发生时才有效。
31:8	保留		

12.6.22 通道 1 捕获/比较寄存器 1 (TMRx_CH1CC1)

偏移地址: 0x54

复位值: 0x0000 0000

位/域	名称	R/W	描述
7:0	CC[15:8]	R/W	捕获/比较通道 1 数值的高 8 位 (Capture/Compare Channel1 Value High) 捕获/比较通道 1 配置为输入模式: 包含上次输入捕获通道 1 事件传输的计数器数值。 捕获/比较通道 1 配置为输出模式: 包含了当前装入捕获/比较寄存器数值 捕获比较通道 1 的值与计数器的值比较, 在 OC1 上产生输出信号。 当输出比较预装载禁止 (TMRx_CH1CCM 寄存器的 OCBEN=0) 时, 写入的数值会立即影响输出比较结果; 当输出比较预装载使能 (TMRx_CH1CCM 寄存器的 OCBEN=1) 时, 写入的值会在产生更新事件时影响输出比较结果。
31:8	保留		

12.6.23 通道 1 捕获/比较寄存器 0 (TMRx_CH1CC0)

偏移地址: 0x58

复位值: 0x0000 0000

位/域	名称	R/W	描述
7:0	CC[7:0]	R/W	捕获/比较通道 1 数值的低 8 位 (Capture/Compare Channel1 Value Low) 参考 TMRx_CH1CC1
31:8	保留		

12.6.24 通道 2 捕获/比较寄存器 1 (TMRx_CH2CC1)

偏移地址: 0x5C

复位值: 0x0000 0000

位/域	名称	R/W	描述
7:0	CC[15:8]	R/W	捕获/比较通道 2 数值的高 8 位 (Capture/Compare Channel2 Value High) 参考 TMRx_CH1CC1
31:8	保留		

12.6.25 通道 2 捕获/比较寄存器 0 (TMRx_CH2CC0)

偏移地址: 0x60

复位值: 0x0000 0000

位/域	名称	R/W	描述
7:0	CC[7:0]	R/W	捕获/比较通道 2 数值的低 8 位 (Capture/Compare Channel2 Value Low) 参考 TMRx_CH1CC1
31:8	保留		

12.6.26 通道 3 捕获/比较寄存器 1 (TMRx_CH3CC1)

偏移地址: 0x64

复位值: 0x0000 0000

位/域	名称	R/W	描述
7:0	CC[15:8]	R/W	捕获/比较通道 3 数值的高 8 位 (Capture/Compare Channel3 Value High) 参考 TMRx_CH1CC1
31:8	保留		

12.6.27 通道 3 捕获/比较寄存器 0 (TMRx_CH3CC0)

偏移地址: 0x68

复位值: 0x0000 0000

位/域	名称	R/W	描述
7:0	CC[7:0]	R/W	捕获/比较通道 3 数值的低 8 位 (Capture/Compare Channel3 Value Low) 参考 TMRx_CH1CC1
31:8	保留		

12.6.28 通道 4 捕获/比较寄存器 1 (TMRx_CH4CC1)

偏移地址: 0x6C

复位值: 0x0000 0000

位/域	名称	R/W	描述
7:0	CC[15:8]	R/W	捕获/比较通道 4 数值的高 8 位 (Capture/Compare Channel4 Value High) 参考 TMRx_CH1CC1
31:8	保留		

12.6.29 通道 4 捕获/比较寄存器 0 (TMRx_CH4CC0)

偏移地址: 0x70

复位值: 0x0000 0000

位/域	名称	R/W	描述
7:0	CC[7:0]	R/W	捕获/比较通道 4 数值的低 8 位 (Capture/Compare Channel4 Value Low) 参考 TMRx_CH1CC1
31:8	保留		

12.6.30 刹车控制寄存器 (TMRx_BRKCTRL)

偏移地址: 0x74

复位值: 0x0000 0000

注: 根据锁定设置, AOEN、BRKPOL、BRKEN、IMOS、RMOS 位均可被写保护, 有必要在第一次写入 TMRx_BRKCTRL 寄存器时对它们进行配置。

位/域	名称	R/W	描述
1:0	PROTCFG	R/W	配置锁定写保护模式 (Lock Write Protection Mode Configure) 00: 无锁定写保护, 可直接写寄存器 01: 锁定写保护级别 1 不能写入 TMRx_BRKCTRL 的 BRKEN、BRKPOL、AOEN 位和 TMRx_ISO 寄存器。 10: 锁定写保护级别保护级别 2 不能写入保护级别 1 的所有位, 也不能写入 TMRx_CHCTRL 寄存器中的 CHxCCP 位、TMRx_BRKCTRL 寄存器的 RMOS 和 IMOS 位。 11: 锁定写保护级别保护级别 3 不能写入保护级别 2 的所有位, 也不能写入 TMRx_CHxCCM 的寄存器的 OCMS 和 OCBEN 位。 注意: 在系统复位后, 只能写一次锁定写保护位。
2	IMOS	R/W	配置空闲模式下的关闭状态 (Idle Mode Off-state Configure)

位/域	名称	R/W	描述
			空闲模式指 WOEN=0，关闭是指 CHxCCEN=0；该位描述的是在 WOEN=0，CHxCCEN 由 0 变为 1，配置该位不同的数值，对输出波形的影响。 0：禁止 OCx/OCxN 输出 1：先输出空闲电平，再输出有效电平
3	RMOS	R/W	配置运行模式下的关闭状态（Run Mode Off-state Configure） 运行模式指 WOEN=1，关闭是指 CHxCCEN=0；该位描述的是在 WOEN=1，CHxCCEN 由 0 变为 1 时，配置该位不同的数值，对输出波形的影响。 0：禁止 OCx/OCxN 输出 1：先输出无效电平，再输出有效电平
4	BRKEN	R/W	使能刹车功能（Break Function Enable） 0：禁止 1：使能 注：当保护级别为 1 时，该位不能修改。
5	BRKPOL	R/W	配置刹车输入极性（Break Polarity Configure） 0：刹车输入 BRK 在低电平有效 1：刹车输入 BRK 在高电平有效 注：当保护级别为 1 时，该位不能被修改。对该位的写操作需要一个 APB 时钟延迟后才能使用。
6	AOEN	R/W	使能自动输出（Automatic Output Enable） 0：禁止 1：使能，在刹车输入无效时，WOEN 位在下一个更新事件时自动置 1 WOEN 位始终可由软件置 1。
7	WOEN	R/W	使能 PWM 主输出（PWM Main Output Enable） 0：禁止 OCx 和 OCxN 输出或者强制输出空闲状态 1：当设置了 TMRx_CHCTRL1 寄存器的 CHxCCEN 和 CHxOCNEN 位，开启 OCx 和 OCxN 输出 刹车输入有效时硬件异步清 0。 注：由软件置 1 还是自动置 1 取决于 TMRx_BRKCTRL 寄存器的 AOEN 位。

12.6.31 死区寄存器（TMRx_DTS）

偏移地址：0x78

复位值：0x0000 0000

位/域	名称	R/W	描述
7:0	DTS	R/W	设置互补输出通道的死区持续时间（Dead Time Setup） DT 为死区持续时间，DT 与寄存器 DTS 的关系如下： DTS[7:5]=0xx=>DT=DTS[7:0]×T _{DTS} ，T _{DTS} =T _{DTS} ； DTS[7:5]=10x=>DT=（64+DTS[5:0]）×T _{DTS} ，T _{DTS} =2×T _{DTS} ； DTS[7:5]=110=>DT=（32+DTS[4:0]）×T _{DTS} ，T _{DTS} =8×T _{DTS} ； DTS[7:5]=111=>DT=（32+DTS[4:0]）×T _{DTS} ，T _{DTS} =16×T _{DTS} ； 例：假设 T _{DTS} =125ns（8MHz），死区时间设置如下： 若步长时间为 125ns，可设置死区时间范围是 0 到 15875ns； 若步长时间为 250ns，可设置死区时间范围是 16us 到 31750ns； 若步长时间为 1μs，可设置死区时间范围是 32μs 到 63μs； 若步长时间为 2μs，可设置死区时间范围是 64μs 到 126μs。

位/域	名称	R/W	描述
			注：一旦 LOCK 级别（TMRx_BRKCTRL 寄存器中的 PROTCFG 位）设为 1、2 或 3，则不能修改这些位。

12.6.32 空闲状态输出寄存器(TMRx_ISO)

偏移地址：0x7C

复位值：0x0000 0000

位/域	名称	R/W	描述
0	CH1ISO	R/W	配置 OC1 输出空闲状态（OC1 Output Idel State Configure） 仅在当 WOEN=0 时、实现了 OC1N，只影响 OC1 死区时间后的电平状态。 0: OC1=0 1: OC1=1 注：当 TMRx_BRKCTRL 寄存器中 PROTCFG 位级别为 1、2 或 3 时，该位不能修改。
1	CH1NISO	R/W	配置 OC1N 输出空闲状态（OC1N Output Idel State Configure） 仅在当 WOEN=0、实现了 OC1N，只影响 OC1N 死区时间后的电平状态。 0: OC1N=0 1: OC1N=1 注：当 TMRx_BRKCTRL 寄存器中 PROTCFG 位级别为 1、2 或 3 时，该位不能修改。
2	CH2ISO	R/W	配置 OC2 输出空闲状态（OC2 Output Idel State Configure） 参考 CH1ISO 位。
3	CH2NISO	R/W	配置 OC2N 输出空闲状态（OC2N Output Idel State Configure） 参考 CH1NISO 位。
4	CH3ISO	R/W	配置 OC3 输出空闲状态（OC3 Output Idel State Configure） 参考 CH1ISO 位。
5	保留		
6	CH4ISO	R/W	配置 OC4 输出空闲状态（OC4 Output Idel State Configure） 参考 CH1ISO 位。
31:7	保留		

12.6.33 通道使能寄存器(TMRx_CHEN)

偏移地址：0x84

复位值：0x0000 0000

仅 TMR1A 存在此寄存器，用于独立控制通道使能

位/域	名称	R/W	描述
0	CH1	R/W	通道 1（Channel 1） 0: 禁止 1: 使能
1	CH2	R/W	通道 2（Channel 2） 0: 禁止 1: 使能
2	CH3	R/W	通道 3（Channel 3） 0: 禁止 1: 使能

位/域	名称	R/W	描述
3	CH4	R/W	通道 4 (Channel 4) 0: 禁止 1: 使能
31:4	保留		

13 通用定时器（TMR2）

13.1 简介

通用定时器以时基单元为核心，拥有输入捕获和输出比较等功能，可以用来测量脉冲宽度、频率和占空比，以及产生输出波形。

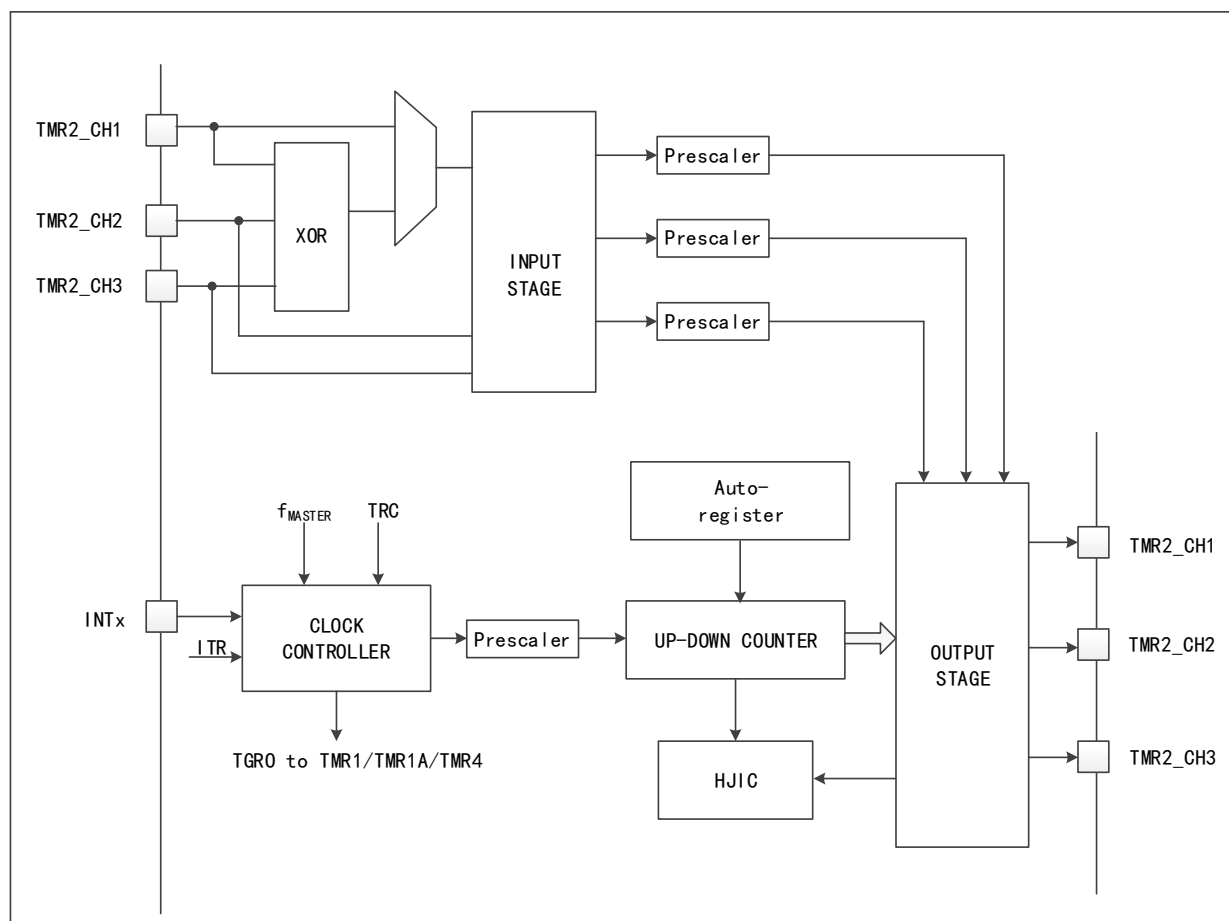
定时器和定时器之间是相互独立的，它们可以实现同步和级联。

13.2 主要特征

- （1） 时基单元
 - 计数器：16 位计数器，可以向上计数
 - 预分频器：4 位可编程预分频器
 - 自动重装载功能
- （2） 时钟源选择
 - 内部时钟
 - 外部输入
 - 外部触发
 - 内部触发
- （3） 输入功能
 - 计数功能
 - PWM 输入
- （4） 输出功能
 - PWM 输出模式
 - 强制输出模式
 - 单脉冲模式
- （5） 定时器的主/从模式控制器
 - 定时器之间可以同步和级联
 - 支持多种从模式、同步信号
- （6） 中断请求事件
 - 更新事件（计数器上溢出，计数器初始化）
 - 触发事件（计数器启动、停止、内/外部触发）
 - 输入捕获
 - 输出比较

13.3 结构框图

图 34 通用定时器 TMR2 结构框图



13.4 功能描述

13.4.1 时钟源选择

通用定时器一共有三种时钟源

内部时钟

是来自 RCM 的 TMR2_CLK，即定时器本身的驱动时钟，当禁止从模式控制器，则预分频的时钟源 CK_PSC 由内部时钟 CK_INT 驱动。

外部时钟模式 1

来自定时器自身的输入通道 TI1/2/3，经过极性选择和滤波以后生成的触发信号，连接到从模式控制器，进而控制计数器的工作。其中通道 1 的输入经过上升沿、下降沿双沿检测而生成的脉冲信号进行逻辑相或以后的信号就是 TI1F_ED 信号，即 TIF_ED 双边沿信号。特别 PWM 输入只能由 TI1/2 输入。

内部触发输入

设置定时器工作于从模式，时钟源为其他定时器的输出信号，此时钟源没有滤波，可以实现定时器之间的同步或级联。主模式的定时器可以对从模式定时器执行复位、启动、停止或提供时钟。

13.4.2 时基单元

通用定时器里的时基单元包含三个寄存器

- 16 位计数器寄存器 (CNT)
- 16 位自动重载寄存器 (AUTORLD)
- 4 位预分频器 (PSC)

计数器 CNT

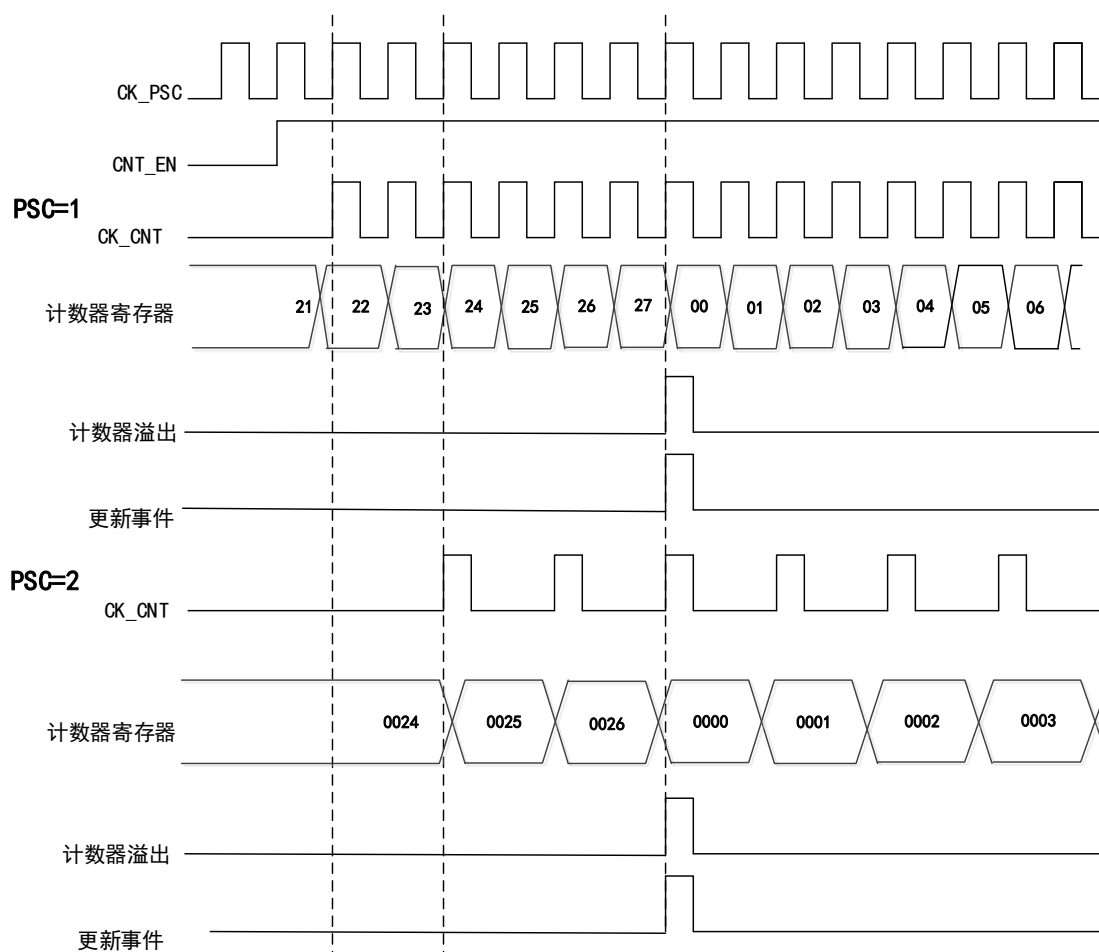
通用定时器中的计数器只有向上计数模式

向上计数模式

计数器从 0 开始向上计数，当每来一个脉冲计数器就会增加 1，一直到计数器 (TMR2_CNT) 值与自动重载 (TMR2_AUTORLD) 的值相等时，计数器会再次从 0 开始计数，此时产生一个计数器向上溢出事件，其中自动重载的值 (TMR2_AUTORLD) 是提前写入的。

当计数器溢出时，会产生更新事件，此时自动重载的影子寄存器和预分频的缓冲区都将会被更新。可以通过配置控制寄存器 TMR2_CTRL1 中的 NGUE 位，禁止更新事件。

图 35 向上计数模式下，分频因子为 1 或 2 的时序图



预分频器 PSC

预分频器是 4 位的且是可编程的，它可以将计数器的时钟频率进行 1~32768 之间的任意 2 的幂的分频（由 TMR2_PSC 寄存器控制），经过分频后的时钟将会驱动计数器 CNT 计数。预分频器带有缓冲器，它能够在运行中被改变。

13.4.3 输入捕获

输入捕获通道

通用定时器有三个独立的捕获/比较独立通道，每一个捕获/比较的通道都围绕着一个捕获/比较寄存器。

在输入捕获中，被测量的信号会从定时器的外部引脚 T1/2/3 进入首先经过边沿检测器和输入滤波器，然后进入捕获通道，每个捕获通道都有相对应的捕获寄存器，当发生捕获时，计数器 CNT 的值将会被锁存在捕获寄存器 CHxCC 中。在进入捕获寄存器之前，信号还会经过预分频器，用于设定经过多少事件进行一次捕获。

输入捕获应用

输入捕获用来捕获外部事件，并且可以赋予时间标记表明事件的发生时刻，可以测量脉冲跳变沿事件（测量频率或者脉宽），如：在输入引脚上如果出现了被选择的边沿，TMR2_CHxCC 寄存器会捕获计数器当前的值，同时状态寄存器 TMR2_STS1 的 CCxCCIF 位被置 1，如果 CH1CCIE=1，便会产生中断。

捕获模式下可以测量一个波形的时序、频率、周期和占空比。在输入捕获模式中将边沿选择设定为上升沿检测，当捕获通道出现上升沿时，发生第一次捕获，此时计数器 CNT 的值会被锁存在捕获寄存器 CHxCC 中，同时会进入捕获中断，在中断服务程序中记录一次捕获，记下此时的值，当检测到下一个上升沿时，发生第二次捕获，计数器 CNT 的值会再次锁存在捕获寄存器 CHxCC 中，此时再次进入捕获中断，读取捕获寄存器的值，通过捕获就会得出此脉冲信号的周期。

13.4.4 输出比较

输出比较一共有八种模式：冻结，匹配时通道 x 为有效电平、匹配时通道 x 为无效电平、翻转、强制为无效、强制为有效、PWM 模式 1 和 PWM 模式 2，由 TMRx_CHxCCM 寄存器中的 OCMS 位配置，在输出比较模式中可以控制输出信号的波形。

输出比较应用

输出比较模式中，定时器产生脉冲的位置、极性、频率和时间都是可以控制的。

当计数器的值和捕获/比较寄存器的值相等时，通过配置 TMR2_CHxCCM 寄存器中的 OCMS 位和输出极性 TMR2_CHCTRL1 寄存器中的 CHxCCP 位，通道的输出可以被置高电平、低电平或者翻转。

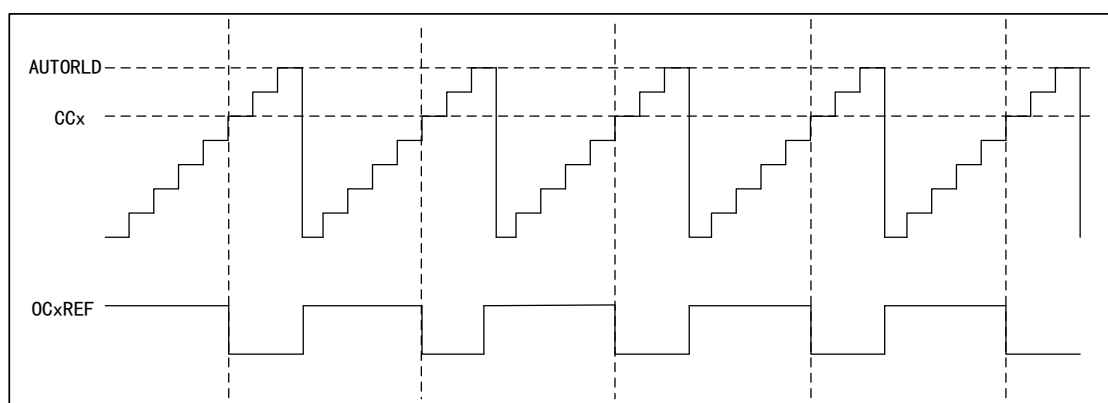
13.4.5 PWM 输出模式

PWM 模式是定时器对外输出可以调节的脉冲信号，其中信号的脉宽是由比较寄存器 CCx 的值决定，周期是由自动重装载 AUTORLD 的值决定。

PWM 输出模式分为 PWM 模式 1 和 PWM 模式 2；PWM 模式 1 和 PWM 模式 2 只有向上计数；PWM 模式 1 中如果计数器 CNT 的值小于比较寄存器 CCx 的值，输出有效电平，否则反之。

设置 CCx=5,AUTORLD=7,在 PWM 模式 1 下的时序图

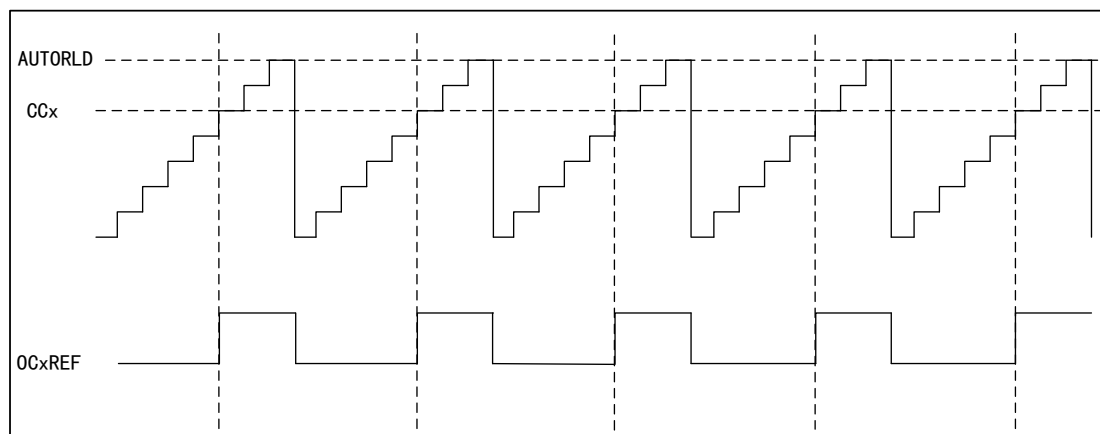
图 36 PWM1 向上计数模式的时序图



PWM 模式 2 中如果计数器 CNT 的值小于比较寄存器 CCx 的值，输出无效电平，否则反之。

设置 CCx=5,AUTORLD=7,在 PWM 模式 2 下的时序图

图 37 PWM2 向上计数模式的时序图



13.4.6 PWM 输入模式

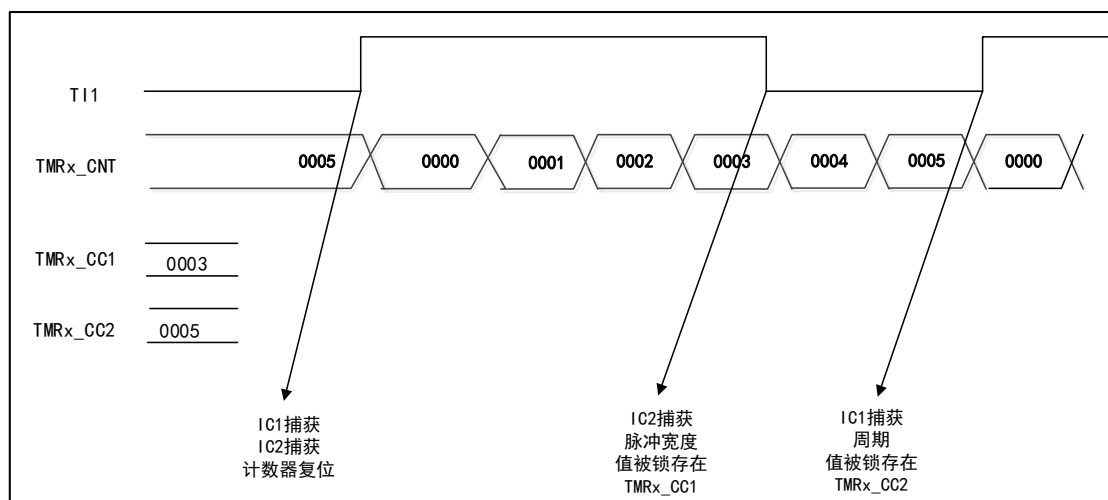
PWM 输入模式是输入捕获的一个特例。

PWM 输入模式，只有 CH1INFP1、CH2INFP2 连接到了从模式控制器，所以只能从通道 TMR2_CH1 和 TMR2_CH2 输入，且需要占用 CH1、CH2 的捕获寄存器。

在 PWM 输入模式中，PWM 信号从 TMR2_CH1 进入，信号会被分成两路，一路可以测量周期，一路可以测量占空比在配置中只需设置其中一路的极性，另一路会自动配置相反的极性。

在此模式中，从模式控制器要配置成复位模式（TMR2_SMC 寄存器的 SMFC 位）

图 38 PWM 输入模式时序图



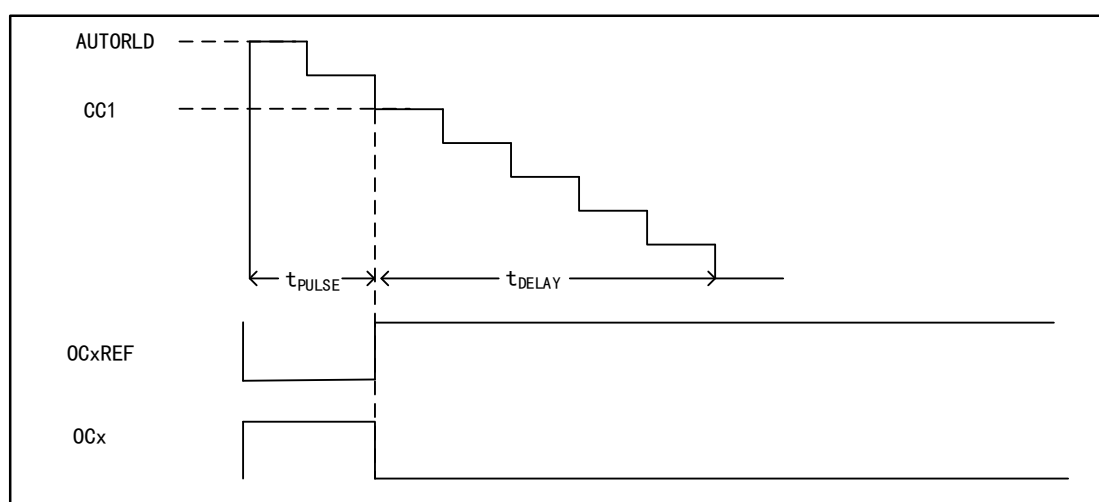
13.4.7 单脉冲模式

单脉冲模式是定时器比较输出中一种特殊情况，也是 PWM 输出模式的特例。

设置 TMR2_CTRL1 寄存器的 SPMEN 位选择单脉冲模式，计数器启动后，在未发生更新事件之前有一定个数的脉冲输出，当发生更新事件后计数器停止计数，后续不再有变化的 PWM 波形输出。

单脉冲模式通过程序在一定可控延迟后，产生一个脉宽可控的脉冲，延时时间由 TMR2_CCx 寄存器的值定义：在增计数模式下延时时间为 CCx，脉冲宽度为 AUTORLD-CCx；在减计数模式下延时时间为 AUTORLD-CCx，脉冲宽度为 CCx。

图 39 单脉冲模式下的时序图



13.4.8 强制输出模式

强制输出模式下无视比较结果，直接根据配置指令输出相应电平。

- TMR2_CHxCCM 寄存器的 MODESEL=00, 设定 CCx 通道为输出
- TMR2_CHxCCM 寄存器的 OCMS=100/101, 设定强制 OCxREF 信号为无效/有效状态

13.4.9 从模式

TMR2 定时器可以进行外部的触发同步

- 复位模式
- 门控模式

可设置 TMR2_SMC 寄存器中的 SMFC 位来选择是哪种模式

SMFC=100 设定复位模式，SMFC=101 设定双控模式，SMFC=110 设定单控模式。

复位模式下，在发生一个触发输入事件时，计数器和预分频器会被初始化，选中的触发输入（TRGI）的上升沿重新初始化计数器，并且产生一个更新寄存器的信号。

门控模式下，计数器的使能依赖于选中的输入端的高电平，当触发输入为高时，计数器的时钟开启，一旦触发输入变为低，则计数器停止（但不复位），计数器的启动和停止都是受控制的。

13.4.10 定时器互连

详情见 TMRx 定时器互连。

13.4.11 中断请求

定时器在工作时产生事件时会发生中断

- 更新事件（计数器上/下溢出，计数器初始化）
- 触发事件（计数器启动、停止、内/外部触发）
- 捕获/比较事件

13.5 寄存器地址映射

下表中将 TMR2 所有寄存器映射到一个 16 位可寻址（编址）空间。

表格 30 寄存器地址映射

寄存器名	描述	偏移地址
TMRx_CTRL1	控制寄存器 1	0x00
TMRx_CTRL2	控制寄存器 2	0x04
TMRx_SMC	从模式控制寄存器	0x08
TMRx_INTCTRL	中断控制寄存器	0x0C
TMRx_STS1	状态寄存器 1	0x10
TMRx_STS2	状态寄存器 2	0x14
TMRx_SCEG	软件控制事件产生寄存器	0x18
TMRx_CH1CCM	通道 1 捕获/比较模式寄存器	0x1C
TMRx_CH2CCM	通道 2 捕获/比较模式寄存器	0x20
TMRx_CH3CCM	通道 3 捕获/比较模式寄存器	0x24
TMRx_CHCTRL1	通道控制寄存器 1	0x28
TMRx_CHCTRL2	通道控制寄存器 2	0x2C
TMRx_CNT1	计数器寄存器 1	0x30
TMRx_CNT0	计数器寄存器 0	0x34
TMRx_PSC	预分频寄存器	0x38
TMRx_AUTORLD1	自动重装载寄存器 1	0x3C
TMRx_AUTORLD0	自动重装载寄存器 0	0x40
TMRx_CH1CC1	通道 1 捕获/比较寄存器 1	0x44
TMRx_CH1CC0	通道 1 捕获/比较寄存器 0	0x48

寄存器名	描述	偏移地址
TMRx_CH2CC1	通道 2 捕获/比较寄存器 1	0x4C
TMRx_CH2CC0	通道 2 捕获/比较寄存器 0	0x50
TMRx_CH3CC1	通道 3 捕获/比较寄存器 1	0x54
TMRx_CH3CC0	通道 3 捕获/比较寄存器 0	0x58

13.6 寄存器功能描述

13.6.1 控制寄存器 1 (TMR2_CTRL1)

偏移地址: 0x00

复位值: 0x0000 0000

位/域	名称	R/W	描述
0	CNTEN	R/W	使能计数器 (Counter Enable) 0: 禁止 1: 使能 定时器配置为外部时钟、门控模式和编码器模式时, 需要通过软件对该位写 1 启动定期工作; 配置为触发模式时, 可硬件写 1。
1	NGUE	R/W	禁止更新 (Update Disable) 更新事件可引起 AUTORLD、PSC、CCx 产生更新设置的数值。 0: 允许更新事件 (UEV) 更新事件可以由以下任一情况产生: 计数器溢出/下溢; 设置 UEG 位; 从模式控制器产生的更新。 1: 禁止更新事件
2	UES	R/W	更新请求源 (Update Request Source Select) 如果使能了中断, 更新事件可产生更新中断请求, 通过该位可选择不同的更新请求源。 0: 计数器上溢或下溢 设置 UEG 位 通过从模式控制器产生的更新 1: 计数器上溢或下溢
3	SPMEN	R/W	使能单脉冲模式 (Single Pulse Mode Enable) 产生更新事件时, 可改变通道的输出电平; 在该模式下, 会清除 CNTEN 位, 停止计数器, 后续不再改变通道的输出电平。 0: 禁止 1: 使能
6:4	保留		
7	ARBEN	R/W	TMR2_AUTORLD 寄存器自动重装缓冲使能 (Auto-reload Preload Enable) 禁止缓存区时, 程序修改 TMR2_AUTORLD 会立刻修改装入计数器的数值; 使能缓存区时, 程序修改 TMR2_AUTORLD 会在下一个更新事件修改装入计数器的数值。 0: 禁止 1: 使能

位/域	名称	R/W	描述
31:8			保留

13.6.2 控制寄存器 2 (TMR2_CTRL2)

偏移地址: 0x04

复位值: 0x0000 0000

位/域	名称	R/W	描述
3:0			保留
6:4	MMFC	R/W	选择定时器主模式下用于 TRGO 的信号 (Master Mode Signal Select) 工作在主模式的定时器的信号可用于 TRGO, 从而影响处在从模式且与主定时器级联的的定时器工作, 具体影响可从模式的定时器配置有关。 000: 复位, 主模式定时器的复位信号用于 TRGO 001: 使能, 主模式定时器的计数器使能信号用于 TRGO 010: 更新, 主模式定时器的更新事件用于 TRGO 011~111: 保留
31:7			保留

13.6.3 从模式控制寄存器 (TMR2_SMC)

偏移地址: 0x08

复位值: 0x0000 0000

位/域	名称	R/W	描述
2:0	SMFC	R/W	选择从模式功能 (Slave Mode Function Select) 000: 禁止从模式, 定时器可作为主模式定时器影响从模式定时器的的工作; 如果 CTRL1_CNTEN=1, 则预分频器直接由内部时钟驱动。 001~011: 保留 100: 复位模式, 从模式定时器在收到 TRGI 的上升沿信号后复位计数器, 并产生更新寄存器的信号。 101: 双控模式 110: 单控模式 111: 外部时钟模式 1, 选择 TRGI 的上升沿信号作为时钟源驱动计数器工作。
3			保留
6:4	ITC	R/W	选择触发输入信号 (Trigger Input Signal Select) 为了避免在改变该位值时产生错误的边沿检测, 须在 SMFC=0 时改变。 000: 内部触发 ITR0 连接到 TMR4 TRGO 001: 内部触发 ITR1 连接到 TMR1 TRGO 010: 内部触发 ITR0 连接到 TMR1A TRGO 011~111: 保留
7	MSMEN	R/W	使能主/从模式 (Master/slave Mode Enable) 0: 无效 1: 使能主/从模式
31:8			保留

13.6.4 中断控制寄存器 (TMR2_INTCTRL)

偏移地址: 0x0C

复位值: 0x0000 0000

位/域	名称	R/W	描述
0	UDIE	R/W	使能更新中断 (Update Interrupt Enable) 0: 禁止 1: 使能
1	CH1CCIE	R/W	使能捕获/比较通道 1 中断 (Captuer/Compare Channel1 Interrupt Enable) 0: 禁止 1: 使能
2	CH2CCIE	R/W	使能捕获/比较通道 2 中断 (Captuer/Compare Channel2 Interrupt Enable) 0: 禁止 1: 使能
3	CH3CCIE	R/W	使能捕获/比较通道 3 中断 (Captuer/Compare Channel3 Interrupt Enable) 0: 禁止 1: 使能
5:4	保留		
6	TRGIE	R/W	使能触发中断 (Trigger Interrupt Enable) 0: 禁止 1: 使能
31:7	保留		

13.6.5 状态寄存器 1 (TMR2_STS1)

偏移地址: 0x10

复位值: 0x0000 0000

位/域	名称	R/W	描述
0	UDIF	R/W	产生更新事件中断标志位 (Update Event Interrupt Generate Flag) 0: 没有发生更新事件中断 1: 发生更新事件中断 计数器数值重新装载或重新初始化时, 会产生更新事件, 该位由硬件置 1, 软件清 0。
1	CH1CCIF	R/W	捕获/比较通道 1 中断标志 (Captuer/Compare Channel1 Interrupt Flag) 当捕获比较通道 1 配置为输出时: 0: 无匹配发生 1: TMRx_CNT 的值与 TMRx_CH1CC 的值相匹配 当捕获比较通道 1 配置为输入时: 0: 没有发生输入捕获 1: 发生输入捕获 捕获事件发生时由硬件置 1, 可以由软件清 0 或者读 TMR2_CH1CC 寄存器时清 0。
2	CH2CCIF	R/W	捕获/比较通道 2 中断标志 (Captuer/Compare Channel2 Interrupt Flag) 参考 CH1CCIF 位
3	CH3CCIF	R/W	捕获/比较通道 3 中断标志 (Captuer/Compare Channel3 Interrupt Flag) 参考 CH1CCIF 位

位/域	名称	R/W	描述
5:4	保留		
6	TRGIF	R/W	产生触发事件中断标志 (Trigger Event Interrupt Generate Flag) 0: 没有发生触发事件中断 1: 发生触发事件中断 发生触发事件时, 该位由硬件置 1, 软件清 0。
31:7	保留		

13.6.6 状态寄存器 2 (TMR2_STS2)

偏移地址: 0x14

复位值: 0x0000 0000

位/域	名称	R/W	描述
0	保留		
1	CH1RCF	R/W	捕获/比较通道 1 重复捕获标志 (Captuer/Compare Channel1 Repetition Capture Flag) 0: 没有发生重复捕获 1: 发生重复捕获 计数器的值被捕获到 TMR2_CH1CC 寄存器中, 此时 CH1RCF=1; 只有当通道被配置为输入捕获时, 该位由硬件置 1, 软件清 0。
2	CH2RCF	R/W	捕获/比较通道 2 重复捕获标志 (Captuer/compare Channel2 Repetition Capture Flag) 参考 CH1RCF 位
3	CH3RCF	R/W	捕获/比较通道 3 重复捕获标志 (Captuer/compare Channel3 Repetition Capture Flag) 参考 CH1RCF 位
31:4	保留		

13.6.7 软件控制事件产生寄存器 (TMR2_SCEG)

偏移地址: 0x18

复位值: 0x0000 0000

位/域	名称	R/W	描述
0	UEG	W	产生更新事件 (Update Event Generate) 0: 无效 1: 初始化计数器, 产生更新事件 此位由软件置 1, 硬件清 0。
1	CH1CCG	W	产生捕获/比较通道 1 事件 (Capture/Compare Channel1 Event Generation) 0: 无效 1: 产生捕获/比较事件 该位由软件置 1, 硬件自动清 0。 如果通道 1 处于输出模式: 当 CH1CCIF=1 时, 如果设置了 CH1CCIE 位, 则产生相应的中断请求。 如果通道 1 处于输入模式: 捕获计数器的值存储在 TMR2_CH1CC 寄存器中; 配置 CH1CCIF=1, 如果还设置了 CH1CCIE 位, 则产生相应的中断请求; 如果此时 CH1CCIF=1, 则需要配置 CH1RCF=1。

位/域	名称	R/W	描述
2	CH2CCG	W	产生捕获/比较通道 2 事件 (Capture/Compare Channel2 Event Generation) 参考 CH1CCG 位
3	CH3CCG	W	产生捕获/比较通道 3 事件 (Capture/Compare Channel3 Event Generation) 参考 CH1CCG 位
5:4	保留		
6	TEG	W	产生触发事件 (Trigger Event Generate) 0 : 无效 1: 产生触发事件 该位由软件置 1, 硬件自动清 0。
31:7	保留		

13.6.8 通道 1 捕获/比较模式寄存器 (TMR2_CH1CCM)

偏移地址: 0x1C

复位值: 0x0000 0000

可通过 MODESEL 位配置定时器为输入 (捕获模式) 或输出 (比较模式)。该寄存器其它位的作用在输入和输出模式下不同, 同一个位在输出模式和输入模式下的功能是不同的。寄存器中的 OCxx 描述了通道在输出模式下的功能, 寄存器中的 ICxx 描述了通道在输入模式下的功能。

输出比较模式:

位/域	名称	R/W	描述
1:0	MODESEL	R/W	选择捕获/比较通道 1 模式 (Capture/Compare Channel1 Mode Select) 该位定义了输入/输出的方向以及选择输入引脚。 00: CC1 通道为输出 01: CC1 通道为输入, IC1 映射在 TI1 上 10: CC1 通道为输入, IC1 映射在 TI2 上 11: CC1 通道为输入, IC1 映射在 TRC 上, 仅工作在内部触发输入 注: 该位仅在通道关闭时 (TMR2_CHCTRL1 寄存器的 CH1CCEN=0 时) 可写。
2	保留		
3	OCBEN	R/W	使能输出比较通道 1 预装载 (Output Compare Channel1 Preload Enable) 0: 禁止预装载功能, 通过程序写入 TMR2_CH1CC 寄存器的数值, 会马上起作用。 1: 启用预装载功能, 通过程序写入 TMR2_CH1CC 寄存器的数值, 会在产生更新事件后起作用。 注: 当保护级别为 3 级时且通道配置为输出时, 该位不能被修改。当不确定预装载寄存器情况, 仅在单脉冲模式 (SPMEN=1) 下, 可以使用 PWM 模式, 否则不确定其接下来的输出比较结果。
6:4	OCMS	R/W	选择输出比较通道 1 模式 (Output Compare Channel1 Mode Select) 000: 冻结。输出比较对 OC1REF 无影响 001: 匹配时输出置为高。计数器 CNT 的值和捕获比较寄存器的值 CCx 发生匹配时, 强制 OC1REF 为高电平 010: 匹配时输出置为低。计数器的值和捕获比较寄存器的值发生匹配时, 强制 OC1REF 为低电平

位/域	名称	R/W	描述
			011: 匹配时输出翻转。计数器的值和捕获比较寄存器的值发生匹配时, 翻转 OC1REF 的电平 100: 强制输出为低。强制 OC1REF 为低电平 101: 强制输出为高。强制 OC1REF 为高电平 110: PWM 模式 1 (计数器值<输出比较值时置为高, 否则反之) 111: PWM 模式 2 (计数器值>输出比较值时置为高, 否则反之) 注: 当保护级别为 3 级时且通道配置为输出时, 该位不能被修改。在 PWM 模式 1 和 2 中, OC1REF 电平在比较结果改变或者输出比较模式从冻结模式转换到 PWM 模式时改变。
31:7			保留

输入捕获模式:

位/域	名称	R/W	描述
1:0	MODESEL	R/W	选择捕获/比较通道 1 模式 (Capture/Compare Channel1 Mode Select) 该位定义了输入/输出的方向以及选择输入引脚。 00: CC1 通道为输出 01: CC1 通道为输入, IC1 映射在 TI1 上 10: CC1 通道为输入, IC1 映射在 TI2 上 11: CC1 通道为输入, IC1 映射在 TRC 上, 仅工作在内部触发输入 注: 该位仅在通道关闭时 (TMR2_CHCTRL1 寄存器的 CH1CCEN=0 时) 可写。
3:2	IC1PSC	R/W	配置输入捕获通道 1 预分频因子 (Input Capture Channel1 Prescaler Configure) 00: PSC=1 01: PSC=2 10: PSC=4 11: PSC=8 PSC 是预分频因子, 每 PSC 个事件触发一次捕获。
7:4	ICFC	R/W	配置输入捕获通道 1 滤波器 (Input Capture Channel1 Filter Configure) 0000: 禁用滤波器, 以 f_{MASTER} 采样 0001: DIV=1, N=2 0010: DIV=1, N=4 0011: DIV=1, N=8 0100: DIV=2, N=6 0101: DIV=2, N=8 0110: DIV=4, N=6 0111: DIV=4, N=8 1000: DIV=8, N=6 1001: DIV=8, N=8 1010: DIV=16, N=6 1011: DIV=16, N=8 1100: DIV=16, N=8 1101: DIV=32, N=5 1110: DIV=32, N=6 1111: DIV=32, N=8 采样频率=定时器时钟频率/DIV; 滤波器长度=N, 表示每 N 个事件产生一个跳变。

位/域	名称	R/W	描述
31:8	保留		

13.6.9 通道 2 捕获/比较模式寄存器 (TMR2_CH2CCM)

偏移地址: 0x20

复位值: 0x0000 0000

请参考上述 CH1CCM 寄存器描述。

输出比较模式:

位/域	名称	R/W	描述
1:0	MODESEL	R/W	选择捕获/比较通道 2 模式 (Capture/Compare Channel2 Mode Select) 该位定义了输入/输出的方向以及选择输入引脚。 00: CC2 通道为输出 01: CC2 通道为输入, IC2 映射在 TI2 上 10: CC2 通道为输入, IC2 映射在 TI1 上 11: 保留 注: 该位仅在通道关闭时 (TMR2_CHCTRL1 寄存器的 CH2CCEN=0 时) 可写。
2	保留		
3	OCBEN	R/W	使能输出比较通道 2 预装载 (Output Compare Channel2 Preload Enable) 参考 CH1CCM_OCBEN。
6:4	OCMS	R/W	选择输出比较通道 2 模式 (Output Compare Channel2 Mode Select) 参考 CH1CCM_OCMS。
31:7	保留		

输入捕获模式:

位/域	名称	R/W	描述
1:0	MODESEL	R/W	选择捕获/比较通道 2 模式 (Capture/Compare Channel2 Mode Select) 该位定义了输入/输出的方向以及选择输入引脚。 00: CC2 通道为输出 01: CC2 通道为输入, IC2 映射在 TI2 上 10: CC2 通道为输入, IC2 映射在 TI1 上 11: 保留 注: 该位仅在通道关闭时 (TMR2_CHCTRL1 寄存器的 CH2CCEN=0 时) 可写。
3:2	IC2PSC	R/W	配置输入捕获通道 2 预分频因子 (Input Capture Channel2 Prescaler Configure) 参考 CH1CCM_IC1PSC。
7:4	ICFC	R/W	配置输入捕获通道 2 滤波器 (Input Capture Channel2 Filter Configure) 参考 CH1CCM_ICFC。
31:8	保留		

13.6.10 通道 3 捕获/比较模式寄存器 (TMR2_CH3CCM)

偏移地址: 0x24

复位值: 0x0000 0000

请参考上述 CH1CCM 寄存器描述。

输出比较模式:

位/域	名称	R/W	描述
1:0	MODESEL	R/W	选择捕获/比较通道 3 模式 (Capture/Compare Channel3 Mode Select) 该位定义了输入/输出的方向以及选择输入引脚。 00: CC3 通道为输出 01: CC3 通道为输入, IC3 映射在 TI3 上 10: 保留 11: 保留 注: 该位仅在通道关闭时 (TMR2_CHCTRL1 寄存器的 CH3CCEN=0 时) 可写。
2			保留
3	OCBEN	R/W	使能输出比较通道 3 预装载 (Output Compare Channel3 Preload Enable) 参考 CH1CCM_OCBEN。
6:4	OCMS	R/W	选择输出比较通道 3 模式 (Output Compare Channel3 Mode Select) 参考 CH1CCM_OCMS。
31:7			保留

输入捕获模式:

位/域	名称	R/W	描述
1:0	MODESEL	R/W	选择捕获/比较通道 3 模式 (Capture/Compare Channel3 Mode Select) 该位定义了输入/输出的方向以及选择输入引脚。 00: CC3 通道为输出 01: CC3 通道为输入, IC3 映射在 TI3 上 10: 保留 11: 保留 注: 该位仅在通道关闭时 (TMR2_CHCTRL1 寄存器的 CH3CCEN=0 时) 可写。
3:2	IC2PSC	R/W	配置输入捕获通道 3 预分频因子 (Input Capture Channel3 Prescaler Configure) 参考 CH1CCM_IC1PSC。
7:4	ICFC	R/W	配置输入捕获通道 3 滤波器 (Input Capture Channel3 Filter Configure) 参考 CH1CCM_ICFC。
31:8			保留

13.6.11 通道控制寄存器 1 (TMR2_CHCTRL1)

偏移地址: 0x28

复位值: 0x0000 0000

位/域	名称	R/W	描述
0	CH1CCEN	R/W	使能捕获/比较通道 1 输出 (Capture/Compare Channel1 Output Enable) CC1 配置为输出时: 0: 禁止输出 1: 开启输出 CC1 配置为输入时: 该位决定了计数器的值 CNT 是否能捕获进入 TMR2_CH1CC 寄存器中 0: 禁止捕获 1: 开启捕获

位/域	名称	R/W	描述
1	CH1CCP	R/W	配置捕获/比较通道 1 输出极性 (Capture/Compare Channel1 Output Polarity Configure) CC1 通道配置为输出时: 0: OC1 高电平有效 1: OC1 低电平有效 CC1 通道配置为输入时: 0: 在 TI1FP1 的高电平或上升沿捕获 1: 在 TI1FP1 的低电平或下降沿捕获 CC1 通道配置为触发时: 0: 在 TI1FP1 和 TI2FP1 的高电平或上升沿触发 1: 在 TI1FP1 和 TI2FP1 的低电平或下降沿触发
3:2	保留		
4	CH2CCEN	R/W	使能捕获/比较通道 2 输出 (Capture/Compare Channel2 Output Enable) 参考 CHCTRL1_CH1CCEN
5	CH2CCP	R/W	配置捕获/比较通道 2 输出极性 (Capture/Compare Channel2 Output Polarity Configure) 参考 CHCTRL1_CH1CCP
31:6	保留		

13.6.12 通道控制寄存器 2 (TMR2_CHCTRL2)

偏移地址: 0x2C

复位值: 0x0000 0000

位/域	名称	R/W	描述
0	CH3CCEN	R/W	使能捕获/比较通道 3 输出 (Capture/Compare Channel3 Output Enable) 参考 CHCTRL1_CH1CCEN
1	CH3CCP	R/W	配置捕获/比较通道 3 输出极性 (Capture/Compare Channel3 Output Polarity Configure) 参考 CHCTRL1_CH1CCP
31:2	保留		

13.6.13 计数器寄存器 1 (TMR2_CNT1)

偏移地址: 0x30

复位值: 0x0000 0000

位/域	名称	R/W	描述
7:0	CNT[15:8]	R/W	计数器数值的高 8 位 (Counter Value High)
31:8	保留		

13.6.14 计数器寄存器 0 (TMR2_CNT0)

偏移地址: 0x34

复位值: 0x0000 0000

位/域	名称	R/W	描述
7:0	CNT[7:0]	R/W	计数器数值的低 8 位 (Counter Value Low)

位/域	名称	R/W	描述
31:8			保留

13.6.15 预分频寄存器 (TMR2_PSC)

偏移地址: 0x38

复位值: 0x0000

位/域	名称	R/W	描述
3:0	PSC	R/W	预分频器数值 (Prescaler Value) 计数器的时钟频率 (CK_CNT) = $f_{CK_PSC}/2^{PSC}$
31:4			保留

13.6.16 自动重载寄存器 1 (TMR2_AUTORLD1)

偏移地址: 0x3C

复位值: 0x0000 00FF

位/域	名称	R/W	描述
7:0	AUTORLD[15:8]	R/W	自动重载数值的高 8 位 (Auto Reload Value High) 自动重载的值为空时, 计数器不进行计数。
31:8			保留

13.6.17 自动重载寄存器 0 (TMR2_AUTORLD0)

偏移地址: 0x40

复位值: 0x0000 00FF

位/域	名称	R/W	描述
7:0	AUTORLD[7:0]	R/W	自动重载数值的低 8 位 (Auto Reload Value Low) 自动重载的值为空时, 计数器不进行计数。
31:8			保留

13.6.18 通道 1 捕获/比较寄存器 1 (TMR2_CH1CC1)

偏移地址: 0x44

复位值: 0x0000 0000

位/域	名称	R/W	描述
7:0	CC[15:8]	R/W	捕获/比较通道 1 数值的高 8 位 (Capture/Compare Channel1 Value High) 捕获/比较通道 1 配置为输入模式: CC 包含上次输入捕获通道 1 事件传输的计数器数值。 捕获/比较通道 1 配置为输出模式: CC1 包含了当前装入捕获/比较寄存器数值 捕获比较通道 1 的值 CC1 与计数器的值 CNT 比较, 在 OC1 上产生输出信号。
31:8			保留

13.6.19 通道 1 捕获/比较寄存器 0 (TMR2_CH1CC0)

偏移地址: 0x48

复位值: 0x0000 0000

位/域	名称	R/W	描述
7:0	CC[7:0]	R/W	捕获/比较通道 1 数值的低 8 位 (Capture/Compare Channel1 Value Low) 参考 TMR2_CH1CC1
31:8	保留		

13.6.20 通道 2 捕获/比较寄存器 1 (TMR2_CH2CC1)

偏移地址: 0x4C

复位值: 0x0000 0000

位/域	名称	R/W	描述
7:0	CC[15:8]	R/W	捕获/比较通道 2 数值的高 8 位 (Capture/Compare Channel2 Value High) 参考 TMR2_CH1CC1
31:8	保留		

13.6.21 通道 2 捕获/比较寄存器 0 (TMR2_CH2CC0)

偏移地址: 0x50

复位值: 0x0000 0000

位/域	名称	R/W	描述
7:0	CC[7:0]	R/W	捕获/比较通道 2 数值的低 8 位 (Capture/Compare Channel2 Value Low) 参考 TMR2_CH1CC1
31:8	保留		

13.6.22 通道 3 捕获/比较寄存器 1 (TMR2_CH3CC1)

偏移地址: 0x54

复位值: 0x0000 0000

位/域	名称	R/W	描述
7:0	CC[15:8]	R/W	捕获/比较通道 3 数值的高 8 位 (Capture/Compare Channel3 Value High) 参考 TMR2_CH1CC1
31:8	保留		

13.6.23 通道 3 捕获/比较寄存器 0 (TMR2_CH3CC0)

偏移地址: 0x58

复位值: 0x0000 0000

位/域	名称	R/W	描述
7:0	CC[7:0]	R/W	捕获/比较通道 3 数值的低 8 位 (Capture/Compare Channel3 Value Low) 参考 TMR2_CH1CC1
31:8	保留		

14 基本定时器（TMR4）

14.1 简介

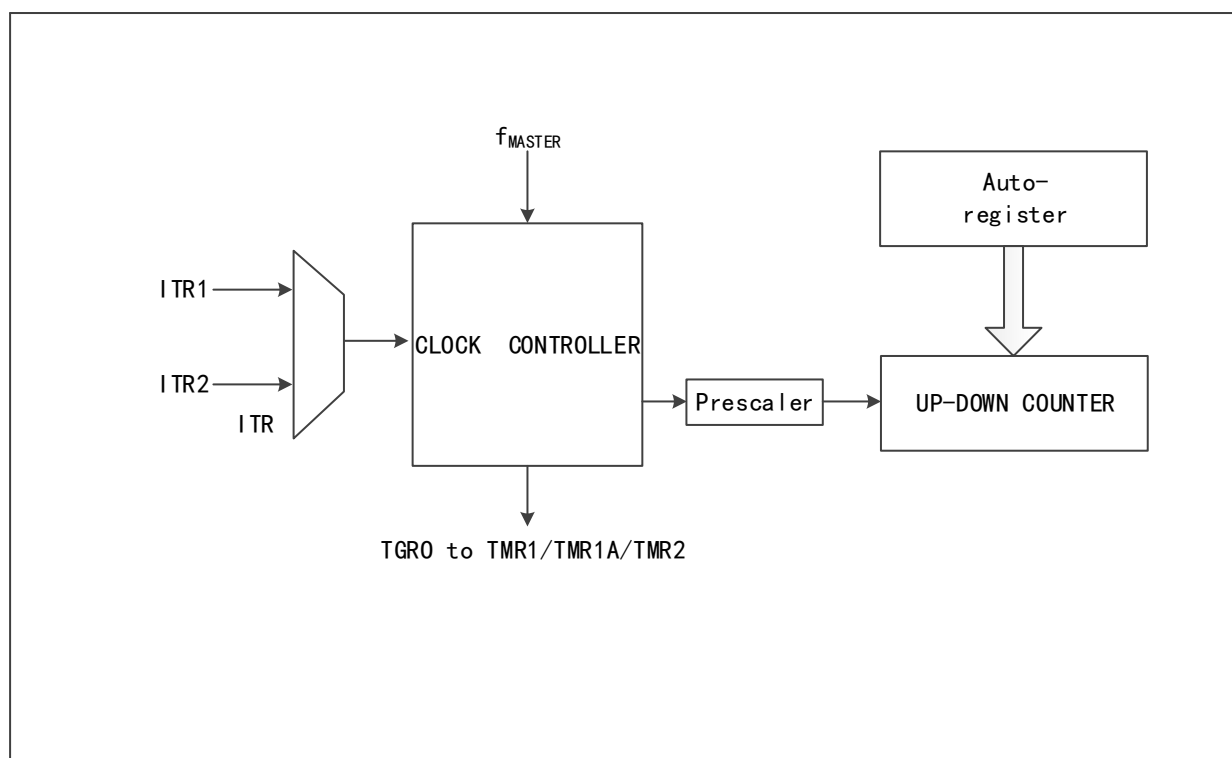
基本定时器 TMR4 有一个 8 位计数器、自动重载寄存器、预分频器和触发控制器。

14.2 主要特征

- （1） 计数器：8 位计数器，只能向上计数
- （2） 预分频器：3 位可编程预分频器
- （3） 时钟源
 - 内部时钟
 - 外部输入

14.3 结构框图

图 40 基本定时器结构框图



14.4 功能描述

14.4.1 时钟源选择

配置 TMR4_CTRL1 寄存器的 CNTEN 位使能计数器，置位 CNTEN 位时，内部时钟 CK_INT 经过控制器和预分频器产生 CK_INT 驱动计数器。

内部时钟

是来自 RCM 的 TMR2_CLK，即定时器本身的驱动时钟，当禁止从模式控制器，则预分频的时钟源 CK_PSC 由内部时钟 CK_INT 驱动。

外部时钟模式 1

来自定时器自身的输入通道，经过极性选择和滤波以后生成的触发信号，连接到从模式控制器，进而控制计数器的工作。

14.4.2 时基单元

基本定时器的时基单元包含三个寄存器：

- 8 位计数器寄存器（CNT）
- 8 位自动重装载寄存器（AUTORLD）
- 3 位预分频器（PSC）

计数器 CNT

基本定时器中只有一种计数模式：向上计数模式

向上计数模式

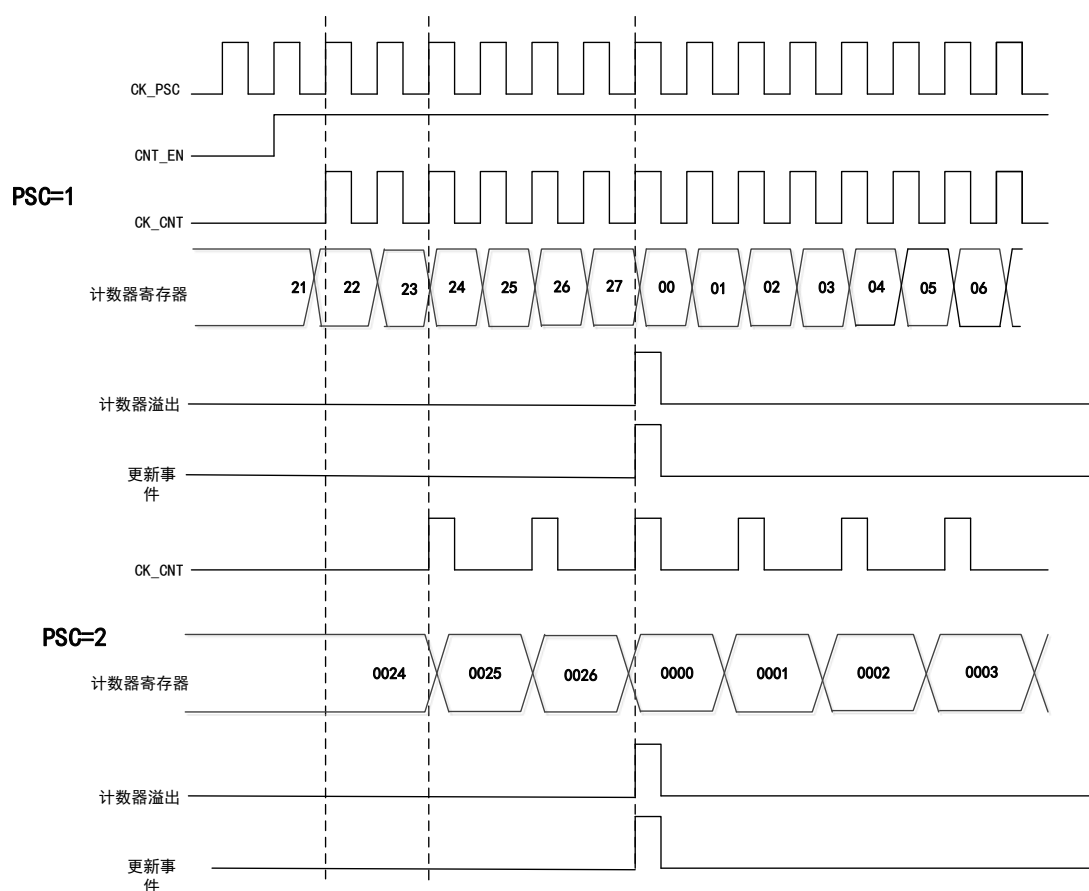
计数器从 0 开始向上计数，当每来一个脉冲计数器就会增加 1，一直到计数器（TMR4_CNT）值与自动重装载（TMR4_AUTORLD）的值相等，然后计数器会重新从 0 开始计数，产生一个计数器向上溢出事件，自动重装载的值（TMR4_AUTORLD）是提前写入的。

禁止更新事件，设置 TMR4_CTRL1 寄存器中的 NGUE 位置 1。

产生更新中断请求，设置 TMR4_CTRL1 寄存器中的 UES 位。

在发生一个更新事件时，自动重装载寄存器和预分频寄存器都将会被更新。

图 41 计数器时序图，内部时钟分频系数为 1 或 2



预分频器 PSC

预分频器是可编程的，它可以将计数器的时钟频率从 1~128 之间的任意 2 的幂的分频（由 TMR4_PSC 寄存器控制），经过分频后的时钟将会驱动计数器 CNT 计数。预分频器带有缓冲器，它能够在运行中被改变。

14.5 寄存器地址映射

下表中将 TMR4 的所有寄存器映射到一个 16 位可寻址（编址）空间。

表格 31 寄存器地址映射

寄存器名	描述	偏移地址
TMR4_CTRL1	控制寄存器 1	0x00
TMR4_CTRL2	控制寄存器 2	0x04
TMR4_SMC	从模式控制寄存器	0x08
TMR4_INTCTRL	中断控制寄存器	0x0C
TMR4_STS	状态寄存器	0x10
TMR4_SCEG	软件控制事件产生寄存器	0x14

寄存器名	描述	偏移地址
TMR4_CNT	计数器寄存器	0x18
TMR4_PSC	预分频寄存器	0x1C
TMR4_AUTORLD	自动重装载寄存器	0x20

14.6 寄存器功能描述

14.6.1 控制寄存器 1 (TMR4_CTRL1)

偏移地址: 0x00

复位值: 0x0000 0000

位/域	名称	R/W	描述
0	CNTEN	R/W	使能计数器 (Counter Enable) 0: 禁止 1: 使能
1	NGUE	R/W	禁止更新 (Update Disable) 更新事件可引起 AUTORLD、PSC 产生更新设置的数值。 0: 允许更新事件 (UEV) 更新事件可以由以下任一情况产生: 计数器溢出/下溢; 设置 UEG 位。 1: 禁止更新事件
2	UES	R/W	更新请求源 (Update Request Source Select) 如果使能了中断, 更新事件可产生更新中断请求, 通过该位可选择不同的更新请求源。 0: 计数器上溢 1: 计数器上溢或下溢
3	SPMEN	R/W	使能单脉冲模式 (Single Pulse Mode Enable) 产生更新事件时, 可改变通道的输出电平; 在该模式下, 会清除 CNTEN 位, 停止计数器, 后续不再改变通道的输出电平。 0: 禁止 1: 使能
6:4	保留		
7	ARBEN	R/W	TMR4_AUTORLD 寄存器自动重装载缓冲使能 (Auto-reload Preload Enable) 0: 禁止 1: 使能
31:8	保留		

14.6.2 控制寄存器 2 (TMR4_CTRL2)

偏移地址: 0x04

复位值: 0x0000 0000

位/域	名称	R/W	描述
3:0	保留		

位/域	名称	R/W	描述
6:4	MMFC	R/W	选择定时器主模式下用于 TRGO 的信号（Master Mode Signal Select） 工作在主模式的定时器的信号可用于 TRGO，从而影响处在从模式且与主定时器级联的的定时器工作，具体影响可从模式的定时器配置有关。 000: 复位，主模式定时器的复位信号用于 TRGO 001: 使能，主模式定时器的计数器使能信号用于 TRGO 010: 更新，主模式定时器的更新事件用于 TRGO 其他: 保留
31:7	保留		

14.6.3 从模式控制寄存器（TMR4_SMC）

偏移地址: 0x08

复位值: 0x0000 0000

位/域	名称	R/W	描述
2:0	SMFC	R/W	选择从模式功能（Slave Mode Function Select） 000: 禁止从模式，定时器可作为主模式定时器影响从模式定时器的的工作；如果 CTRL1_CNTEN=1，则预分频器直接由内部时钟驱动。 001~011: 保留 100: 复位模式，从模式定时器在收到 TRGI 的上升沿信号后复位计数器，并产生更新寄存器的信号。 101: 双控模式 110: 单控模式 111: 外部时钟模式 1，选择 TRGI 的上升沿信号作为时钟源驱动计数器工作。
3	保留		
6:4	ITC	R/W	选择触发输入信号（Trigger Input Signal Select） 为了避免在改变该位值时产生错误的边沿检测，须在 SMFC=0 时改变。 000: 保留 001: 内部触发 ITR1 连接到 TMR1 TRGO 010: 内部触发 ITR0 连接到 TMR1A TRGO 011: 内部触发 ITR3 连接到 TMR2 TRGO 100~111: 保留
7	MSMEN	R/W	使能主/从模式（Master/slave Mode Enable） 0: 禁止 1: 使能主/从模式
31:8	保留		

14.6.4 中断控制寄存器（TMR4_INTCTRL）

偏移地址: 0x0C

复位值: 0x0000 0000

位/域	名称	R/W	描述
0	UDIE	R/W	使能更新中断（Update Interrupt Enable） 0: 禁止 1: 使能
5:1	保留		

位/域	名称	R/W	描述
6	TRGIE	R/W	使能触发中断（Trigger Interrupt Enable） 0：禁止 1：使能
31:7	保留		

14.6.5 状态寄存器（TMR4_STS）

偏移地址：0x10

复位值：0x0000 0000

位/域	名称	R/W	描述
0	UDIF	R/W	产生更新事件中断标志位（Update Event Interrupt Generate Flag） 0：没有发生更新事件中断 1：发生更新事件中断 计数器数值重新装载或重新初始化时，会产生更新事件，该位由硬件置 1，软件清 0。
5:1	保留		
6	TRGIF	R/W	产生触发事件中断标志（Trigger Event Interrupt Generate Flag） 0：没有发生触发事件中断 1：发生触发事件中断 发生触发事件时，该位由硬件置 1，软件清 0。
31:7	保留		

14.6.6 软件控制事件产生寄存器（TMR4_SCEG）

偏移地址：0x14

复位值：0x0000 0000

位/域	名称	R/W	描述
0	UEG	W	产生更新事件（Update Event Generate） 0：无效 1：初始化计数器，产生更新事件 此位由软件置 1，硬件清 0。
5:1	保留		
6	TEG	W	产生触发事件（Trigger Event Generate） 0：无效 1：产生触发事件 该位由软件置 1，硬件自动清 0。
31:7	保留		

14.6.7 计数器寄存器（TMR4_CNT）

偏移地址：0x18

复位值：0x0000 0000

位/域	名称	R/W	描述
7:0	CNT	R/W	计数器数值（Counter Value）
31:8	保留		

14.6.8 预分频寄存器 (TMR4_PSC)

偏移地址: 0x1C

复位值: 0x0000 0000

位/域	名称	R/W	描述
2:0	PSC	R/W	预分频器数值 (Prescaler Value) 计数器的时钟频率 (CK_CNT) = $f_{CK_PSC}/2^{PSC}$
31:3	保留		

14.6.9 自动重装载寄存器 (TMR4_AUTORLD)

偏移地址: 0x20

复位值: 0x0000 00FF

位/域	名称	R/W	描述
7:0	AUTORLD	R/W	自动重装载数值 (Auto Reload Value) 自动重装载的值为空时, 计数器不进行计数。
31:8	保留		

15 看门狗定时器（WDT）

15.1 简介

看门狗是用来监测由软件错误引起的系统故障。片上一共有两个看门狗设备：独立看门狗和窗口看门狗，它们提高了安全性、使时间更加精确以及使用变得更加灵活。

独立看门狗在计数器减到 0 时会发生复位，以及当计数器的值处在窗口值外时，被重装载也会产生复位。

窗口看门狗在计数器减到 0x3F 时会发生复位，当计数器计数的值在配置寄存器的窗口值之前，刷新计数器也会发生复位。

15.2 独立看门狗

15.2.1 简介

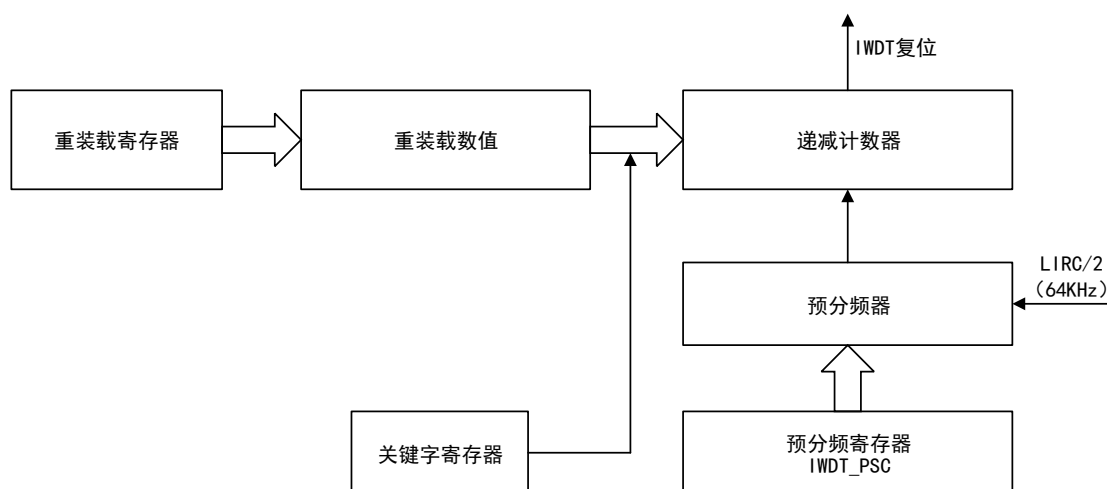
独立看门狗是由一个 8 位预分频器 IWDT_PSC、8 位递减计数器、8 位重装载寄存器 IWDT_CNTRL、关键字寄存器 IWDT_KEYWORD 组成。

独立看门狗有独立的时钟源，即使是在主时钟失效的情况下，它仍然有效。

独立看门狗适用于需要独立的环境但对精确度要求不高的场所。

15.2.2 功能框图

图 42 独立看门狗框图



注：看门狗功能处于 V_{DD} 供电区，可以在停机或者待机模式下正常工作。

15.2.3 功能描述

15.2.3.1 关键字寄存器

在关键字寄存器中写入 0xAA 开启独立看门狗，此时计数器由复位值 0xFF 开始向下计数，当计数器计数到 0x00 时，产生一次复位。

每当 KEY_REFRESH 的数值(0xAA)写入到 IWDT_KEYWORD 寄存器时，独立看门狗将用 IWDT_CNTRLD 的数值刷新计数器的内容，从而避免了产生看门狗的复位。

IWDT_PSC 和 IWDT_CNTRLD 寄存器具有写保护功能，要修改它们前，需首先在 IWDT_KEYWORD 寄存器写入 KEY_ACCESS 代码数值(0x55)；在 IWDT_KEYWORD 写入 0xAA 将恢复写保护状态。

15.2.3.2 超时周期

超时时间可以通过 IWDT_PSC 和 IWDT_CNTRLD 寄存器配置。由下式决定：

$$T = 2 * T_{LIRC} * P * R$$

其中：T = 超时时长； $T_{LIRC} = 1/f_{LIRC}$ ；

$$P = 2^{(PSC[2:0] + 2)} ; R = CNTRLD[7:0] + 1$$

IWDT 计数器必须在超时期间由软件刷新有效期。否则，IWDT 重置将在上次刷新操作后延迟如下时间后生成： $D = T + 6 * T_{LIRC}$

其中 D=上次刷新操作和 IWDT 重置之间的延迟。

表格 32 看门狗超时时间（LIRC=128KHz）

PSC	最小超时值(CNTRLD [7:0]=0x00)	最大超时值(CNTRLD [7:0]=0xFF)
0	62.5 μ s	15.90 ms
1	125 μ s	31.90 ms
2	250 μ s	63.70 ms
3	500 μ s	127 ms
4	1.00 ms	255 ms
5	2.00 ms	510 ms
6	4.00 ms	1.02 s

15.2.3.3 硬件看门狗

如果在选项字节中使能了硬件看门狗的功能，在芯片上电时看门狗的功能被自动开启，如果软件不能及时操作 IWDT_KEYWORD，则在计数器达到 0x00 时产生复位。

15.3 窗口看门狗

15.3.1 简介

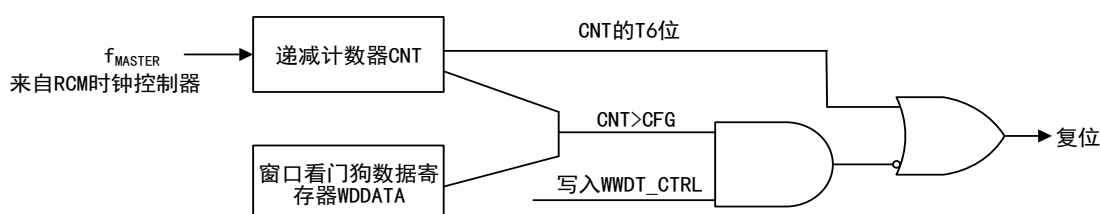
窗口看门狗含有一个 7 位自由运行递减计数器、控制寄存器 WWDT_CTRL 和数据寄存器 WWDT_WDDATA。

窗口看门狗时钟来自 f_{MASTER} 。

窗口看门狗适用于需要精确计时的场合。

15.3.2 功能框图

图 43 窗口看门狗功能框图



15.3.3 功能描述

15.3.3.1 复位

使能窗口看门狗定时器，复位条件：

- 计数器计数小于 0x40 时，产生复位。
- 计数器计数到窗口寄存器的值之前，重装载计数器产生复位。

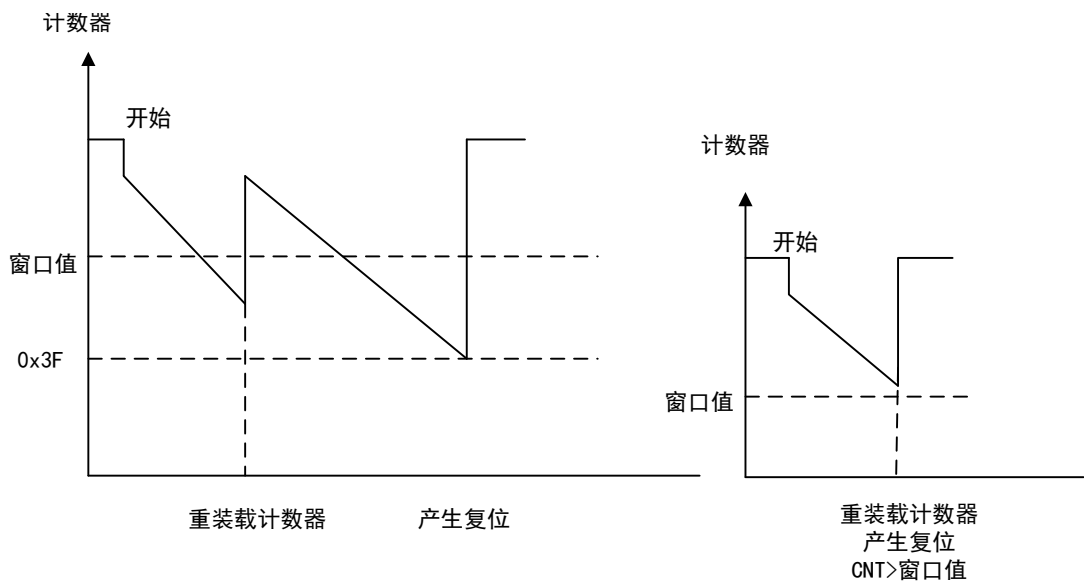
发生复位后，看门狗总是关闭状态，需要设置 WWDT_CTRL 寄存器的 WWDTEN 位才能开启看门狗。

为了避免产生复位，应用程序需要定期的对 WWDT_CTRL 重新赋值，并且必须在计数器的数值小于窗口寄存器数值时进行。赋值的数值范围在 0xFF 和 0xC0 之间。

15.3.3.2 超时

窗口看门狗特有的窗口可以有效地监测程序是否故障，例如：假定一个程序段运行的时间是 T，设定窗口寄存器的值稍稍小于 (TR-T) 如果在窗口内没有重装载寄存器，说明程序出现了故障，当计数器计数到 0x3F 时，则会产生复位。

图 44 窗口看门狗时序图



窗口看门狗定时器超时的计算公式：

$$T_{\text{WWDT}} = T_{\text{MASTER}} \times 12288 \times (T[5:0] + 1)$$

其中：

- T_{WWDT} : WWDT 超时时间
- T_{PCLK1} : 以 ms 为单位的外设时钟周期

注意：为了避免立即产生复位，需要将 CNT6 位始终置 1，之后再操作 WWDT_CTRL 寄存器。

15.3.3.3 低功耗模式

表格 33 窗口看门狗的低功耗模式

模式	选项字节中的 WWDTRST	说明
等待（Wait）	-	不受影响，递减计数器正常工作
停机（Halt）	0	不产生复位，MCU 进入停止模式。 计数器递减一次后停止计数，直到收到一个中断，经过稳定延迟后，看门狗恢复计数。 系统复位后，只有在选项字节中选择了硬件看门狗时，看门狗才会被使能。
	1	产生一个复位，MCU 不进入停机模式。
活跃停机 （Active Halt）	X	不产生复位，MCU 进入 Active Halt 模式。 停止计数，直到收到振荡器中断或外部中断，则恢复计数。 CPU 复位后，看门狗需要等到振荡器稳定后才开始计数。

15.4 IWDt 寄存器地址映射

表格 34IWDt 寄存器地址映射

寄存器名	描述	偏移地址
IWDt_KEYWORD	关键字寄存器	0x00
IWDt_PSC	预分频寄存器	0x04
IWDt_CNTRLd	计数器重装载寄存器	0x08

15.5 IWDt 寄存器功能描述

可以用半字（16 位）或字（32 位）的方式操作这些外设寄存器。

15.5.1 关键字寄存器（IWDt_KEYWORD）

偏移地址：0x00

复位值：0x0000 0000（待机模式时复位）

位/域	名称	R/W	描述
7:0	KEYWORD	W	允许访问 IWDt 寄存器键值（Allow Access IWDt Register Key Value） 写入 0x5555 表示允许访问 IWDt_PSC、IWDt_CNTRLd 和 IWDt_WIN 寄存器 软件写入 0xAAAA 表示执行重装载计数器，需要一定的间隔写入，防止看门狗复位。 写入 0xCCCC，启动看门狗（硬件看门狗不受此命令字限制）。 读出值为 0x0000。
31:8	保留		

15.5.2 预分频寄存器（IWDt_PSC）

偏移地址：0x04

复位值：0x0000 0006

位/域	名称	R/W	描述
2:0	PSC	R/W	计数器时钟预分频系数（Counter Clock Prescaler Factor） 000: 4 分频 001: 8 分频 010: 16 分频 011: 32 分频 100: 64 分频 101: 128 分频 110: 256 分频 111: 保留
31:3	保留		

15.5.3 计数器重装载寄存器（IWDt_CNTRLd）

偏移地址：0x08

复位值：0x0000 00FF（待机模式时复位）

位/域	名称	R/W	描述
7:0	CNTRLD	R/W	设置看门狗计数器重装载值（Watchdog Counter Reload Value Setup） 有写保护功能，定义 IWDG_KEYWORD 寄存器写入 0xAA 时载入看门狗计数器的值。 看门狗超时周期可通过此重装载值和时钟预分频值来计算。
31:8	保留		

15.6 WWDT 寄存器地址映射

表格 35WWDT 寄存器地址映射

寄存器名	描述	偏移地址
WWDT_CTRL	控制寄存器	0x00
WWDT_WDDATA	窗口看门狗数据寄存器	0x04

15.7 WWDT 寄存器功能描述

可以用半字（16 位）或字（32 位）的方式操作这些外设寄存器。

15.7.1 控制寄存器（WWDT_CTRL）

偏移地址：0x00

复位值：0x0000 007F

位/域	名称	R/W	描述
6:0	CNT	R/W	设置计数器数值（Counter Value Setup） 该计数器是 7 位，CNT6 是最高有效位 这些位用来存储看门狗的计数器值，当计数值从 0x40 减到 0x3F 时，产生 WWDT 复位。
7	WWDTEN	R/S	使能窗口看门狗（Window Watchdog Enable） 该位由软件置 1 且只能在复位后由硬件清除。当 WWDTEN=1, WWDT 可以产生复位。 0：禁止 1：使能
31:8	保留		

15.7.2 窗口看门狗数据寄存器（WWDT_WDDATA）

偏移地址：0x04

复位值：0x0000 007F

位/域	名称	R/W	描述
6:0	WINCNT	R/W	设置窗口值（window Value Setup） 该窗口值是 7 位，用来和向下计数器作比较。
31:7	保留		

16 串行外设接口（SPI）

16.1 简介

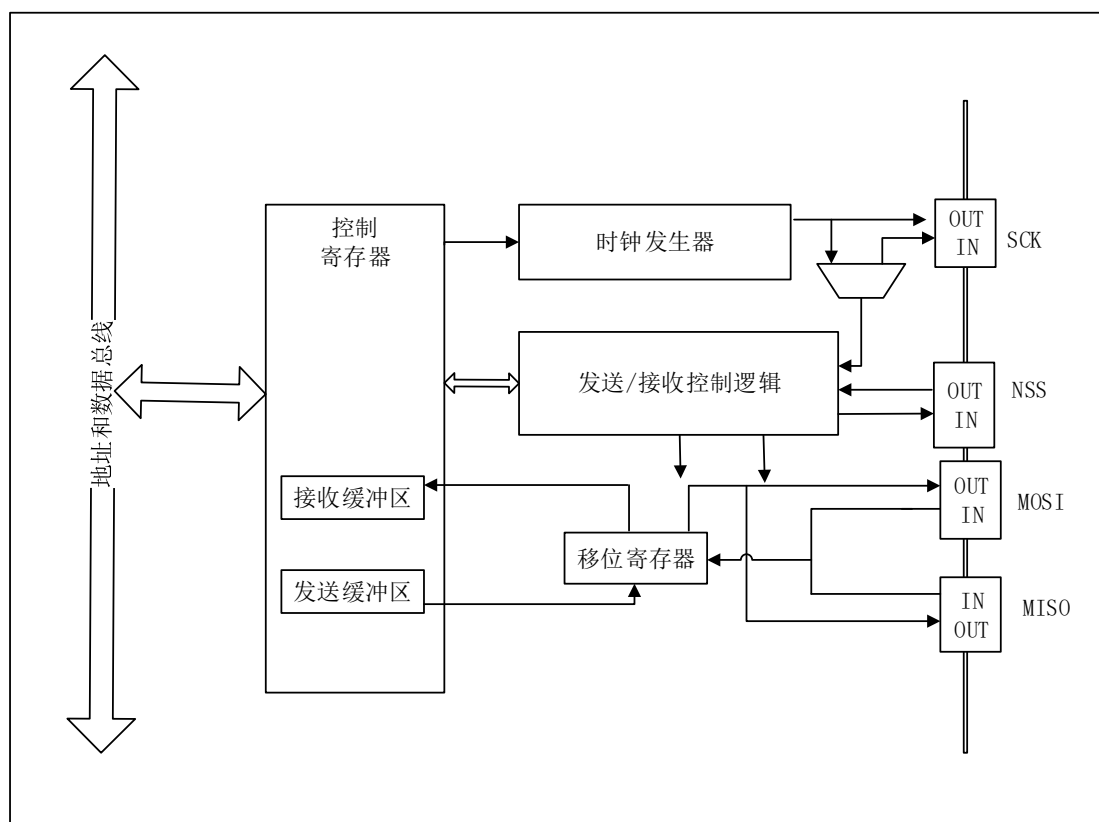
串行外设接口（SPI）提供了基于 SPI 协议的数据发送和数据接收功能,允许芯片与外部设备以半双工、全双工、同步和串行方式通信，可以工作于主机或者从机模式。

16.2 主要特征

- （1） 具有 4 线全双工同步传输接收的主从操作
- （2） 2 线可实现（第三根双向数据线可选带/不带）单工同步传输
- （3） 选择 8 位传输帧格式
- （4） 选择主或从模式
- （5） 主从模式的快速通信，最高可达 8Mbit/s
- （6） 时钟的极性和相位可编程
- （7） 数据顺序可编程，选择 MSB 或者 LSB 在前
- （8） 具有专用的发送和接收标志，可触发中断
- （9） 具有 SPI 总线忙状态标志
- （10） 主模式出错和溢出标志可触发中断
- （11） 通过硬件 CRC 进行计算、发送和校验
- （12） 唤醒功能，在全或半双工只发送模式下 MCU 可以从低功耗模式唤醒

16.3 结构框图

图 45 SPI 结构框图



16.4.1 SPI 信号线描述

表格 36 SPI 信号线描述

引脚名称	描述
SCK	主设备：SPI 时钟输出 从设备：SPI 时钟输入
MISO	主设备：输入引脚，接收数据 从设备：输出引脚，发送数据 数据方向：从设备到主设备
MOSI	主设备：输出引脚，发送数据 从设备：输入引脚，接收数据 数据方向：主设备到从设备
NSS	功能可编程引脚。它的功能是用来作为“片选管脚”，让主设备可以单独地与特定的从设备通讯，避免数据线上的冲突。从设备的 NSS 管脚可以被主设备的标准 IO 来驱动。

16.4.2 时钟信号的相位和极性

时钟极性和时钟相位是 SPI_CTRL1 寄存器的 CPOL 和 CPHA 位。

时钟极性 CPOL 是指 SPI 处于空闲状态时，SCK 信号线的电平信号。

- CPOL=0 时，SCK 信号线在空闲状态为低电平
- CPOL=1 时，SCK 信号线在空闲状态为高电平

时钟相位 CPHA 是指数据的采样时刻

- CPHA=0 时，MOSI 或 MISO 数据线上的信号将会在 SCK 时钟线的“奇数边沿”被采样。
- CPHA=1 时，MOSI 或 MISO 数据线上的信号将会在 SCK 时钟线的“偶数边沿”被采样。

根据时钟相位 CPHA 和时钟极性 CPOL 的不同状态，可以将 SPI 分成四种模式。

表格 37 SPI 的四种模式

SPI 模式	CPHA	CPOL	采样时刻	空闲时 SCK 时钟
0	0	0	奇数边沿	低电平
1	0	1	奇数边沿	高电平
2	1	0	偶数边沿	低电平
3	1	1	偶数边沿	高电平

16.4.3 数据帧格式

通过配置 SPI_CTRL1 寄存器中的 LSBF 位，设置是 MSB 在先还是 LSB 在先。

16.4.4 NSS 模式

通过配置 SPI_CTRL2 寄存器的 SSC 位置 1 使能软件 NSS 模式，内部的 NSS 信号电平由 SPI_CTRL2 寄存器的 ISS 位来设置。

16.4.5 SPI 模式

16.4.5.1 SPI 主模式

在主模式中，在 SCK 引脚产生串行时钟。

主模式配置

- 配置 SPI_CTRL1 寄存器中的 MSTMODE=1
- 配置 SPI_CTRL1 寄存器中的 BRC 位设置时钟波特率
- 通过配置 SPI_CTRL1 寄存器中的 CLKPOL 和 CLKPHA 位，选择极性和相位。
- 通过配置 SPI_CTRL1 寄存器中 LSBF 选择是 LSB 先行还是 MSB 先行
- NSS 配置：
 - 硬件模式下，需要在整个数据帧传输期间把 NSS 引脚连接在高电平
 - 软件模式下，需要设置 SPI_CTRL1 寄存器中的 SSC 位和 ISS 位
- 配置 SPI_CTRL1 寄存器中 SPIEN 位，使能 SPI

在主模式中：MOSI 引脚是数据输出，MISO 是数据输入。

16.4.5.2 SPI 从模式

在从模式中，SCK 引脚接收主设备传来的的串行时钟。

从模式配置

- 配置 SPI_CTRL1 寄存器中的 MSTMODE=0
- 通过配置 SPI_CTRL1 寄存器中的 CLKPOL 和 CLKPHA 位，选择极性和相位。
- 通过配置 SPI_CTRL1 寄存器中 LSBF 选择是 LSB 先行还是 MSB 先行
- NSS 配置：
 - 硬件模式下：在完整的数据帧传输过程中 NSS 引脚必须为低电平
 - 软件模式下：设置 SPI_CTRL1 寄存器中的 SSC 位并清除 ISS 位
- 配置 SPI_CTRL1 寄存器中 SPIEN 位，使能 SPI

在从模式中：MOSI 引脚是数据输入，MISO 引脚是数据输出。

16.4.5.3 SPI 的半双工通信

一条时钟线加一条双向数据线

- 通过设置 SPI_CTRL1 寄存器的 BMEN 位启动此模式
- 通过设置 SPI_CTRL1 寄存器的 BMTX 位控制数据线是输入还是输出
- SCK 引脚作为时钟，主设备中使用 MOSI 引脚传输数据，从设备中使用 MISO 引脚传输数据

16.4.5.4 SPI 的单工通信

一条时钟线和一条单向数据线（双工或只接收方式）

通过设置 SPI_CTRL2 寄存器的 UMRXO 位来禁止 SPI 输出功能，SPI 将运行在仅接收模式下，此时，释放发送引脚（主模式下是 MOSI，从模式下是 MISO），可以作为其它功能使用。UMRXO 位清 0，SPI 将运行在全双工模式下。

只接收模式：

- 主模式下，使能 SPI 启动通信，清除 SPI_CTRL1 寄存器的 SPIEN 位可以立即停止接收数据，不需要读取 BUSYF 标志（通信中一直为 1）。
- 从模式下：NSS 拉至低电平，只要 SCK 有时钟脉冲，SPI 会一直接收。

16.4.6 SPI 不同模式下数据发送和接收过程

表格 38 SPI 的运行模式

模式	配置	数据引脚
主设备的全双工模式	BMEN=0, UMRXO=0	MOSI 发送；MISO 接收
主设备的单向接收模式	BMEN=0, UMRXO=1	MOSI 不使用；MISO 接收
主设备的双向发送模式	BMEN=1, BMTX=1	MOSI 发送；MISO 不使用
主设备的双向接收模式	BMEN=1, BMTX=0	MOSI 不使用；MISO 接收

模式	配置	数据引脚
从设备的全双工模式	BMEN=0, UMRXO=0	MOSI 接收, MISO 发送
从设备的单向接收模式	BMEN=0, UMRXO=1	MOSI 接收, MISO 不使用
从设备的双向发送模式	BMEN=1, BMTX=1	MOSI 不使用, MISO 发送
从设备的双向接收模式	BMEN=1, BMTX=0	MOSI 接收, MISO 不使用

图 46 全双工模式连接

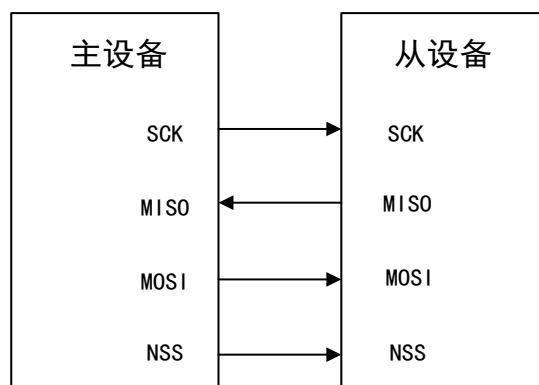


图 47 单工模式连接（主机用来接收，从机用来发送）

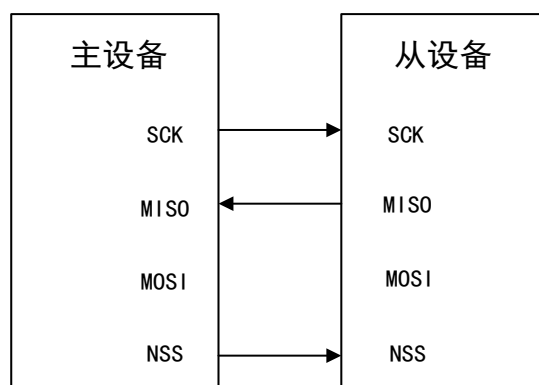


图 48 单工模式连接（主机只发送，从机接收）

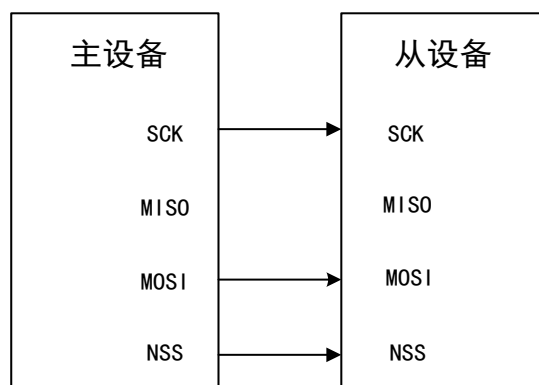
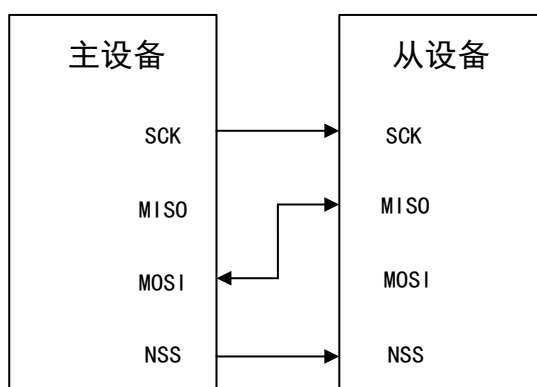


图 49 双向线连接



16.4.6.1 处理数据的发送与接收

数据发送

完成模式配置之后，SPI 模块使能保持在空闲状态。

主模式下：软件写入一个数据帧到发送缓冲器中，发送过程开始

从模式下：SCK 引脚上的 SCK 信号开始跳变，与此同时 NSS 引脚电平位低，发送过程开始（数据开始发送前，确保数据已提前写入发送缓冲区）。

SPI 发送一个数据帧时，会将数据帧从数据缓冲区加载到移位寄存器中，之后开始发送数据。数据帧发送一位后，TXBEF 置 1，如果设置了 SPI_INTCTRL 寄存器的 TXBEIE 位，此时会产生中断。

数据接收

在数据接收过程中 BUSYF 标志会一直置 1。

在采样时钟的最后一个边沿，接收到的数据从移位寄存器传送到接收缓冲区，设置 RXBNEF 标志，软件通过读取数据寄存器（SPI_DATA）中的数据获取接收缓冲区中的内容，如果设置了 SPI_INTCTRL 寄存器的 RXBNEIE 位，此时会产生中断，在读取数据之后会自动清除 BUSYF 标志。

16.4.7 CRC 功能

SPI 模块含有两个 CRC 计算单元分别用来数据接收和数据发送。

CRC 计算单元是在 SPI_CRCPOLY 寄存器来定义多项式。

通过配置 SPI_CTRL2 寄存器中的 CRCEN 位使能 CRC 计算；同时复位 CRC 寄存器（SPI_RXCRC 和 SPI_TXCRC）。

为了得到传输计算的 CRC 值，当最后一个数据写入发送缓冲器后，需要设置 SPI_CTRL2 的 CRCNXT 位；指示硬件在发送最后一个数据之后，发送 CRC 数值，CRCNXT 位被清除；与此同时比较 CRC 和 SPI_RXCRC 的值，如果出现了不匹配的情况，需要设置 SPI_STS 寄存器的 CRCEF 位，在设置了 SPI_INTCTRL 寄存器的 ERRIE 位时，会发生中断。

注：当 SPI 时钟频率过高时，在 CRC 传输期间内，减少 CPU 的使用频率，在发送 CRC 过程中禁止函数调用来避免接收最后的数据和 CRC 时出错。

清除 CRC 数值顺序

- (1) 关闭 SPI (SPIEN=0)
- (2) 将 CRCEN 位清 0
- (3) 将 CRCEN 位置 1
- (4) 使能 SPI (SPIEN=1)

16.4.8 关闭 SPI

数据传输结束后，通过关闭 SPI 模块结束通讯。在一些配置中，如果在数据还没有传输完成下关闭了 SPI，可能会造成数据传输错误。不同的运行模式需要不同的方法关闭 SPI

主/从设备下的全双工模式

- (1) 等待 RXBNEF 标志位置 1，接收最后一个数据
- (2) 等待 TXBEF 标志位置 1
- (3) 等待 BUSYF 标志位清零
- (4) 关闭 SPI (设置 SPI_CTRL1 寄存器的 SPIEN=0)

主/从设备下的单向/双向只接收模式

- (1) 等待第 n-1 个 RXBNEF 标志位置 1
- (2) 在关闭 SPI (设置 SPI_CTRL1 寄存器的 SPIEN=0) 之前等待一个 SPI 时钟周期
- (3) 在进入停机模式之前等待最后一个 RXBNEF 标志位置 1

从模式下的只接收/双向的接收模式

在任意时刻都可以关闭 SPI (设置 SPI_CTRL1 寄存器的 SPIEN=0)，会在传输结束后关闭。如果要进入停机模式，需要等到 BUSYF 标志位清零。

16.4.9 中断

16.4.9.1 状态标志位

完全监控 SPI 总线的状态有三个标志位。

发送缓冲器空闲标志 TXBEF

TXBEF=1 说明发送缓冲器为空，可以写入下一个待发送的数据，当数据写入 SPI_DATA 寄存器时，清除 TXBEF 标志位。

接收缓冲器非空闲标志 RXBNEF

RXBNEF=1 说明接收缓冲器中含有有效数据，可以通过 SPI_DATA 寄存器来读取数据，清除 RXBNEF 标志。

忙标志 BUSYF

BUSYF 标志由硬件设置和清除，可以表明 SPI 通信层的状态，BUSYF=1 时，表明 SPI 正在通信。

使用 BUSYF 标志可以检测传输是否结束，避免破坏最后一次传输数据。

BUSYF 标志位可以用于在多主模式下避免写入数据的冲突。

当出现传输结束（主模式的连续通信除外）、SPI 关闭以及主模式失效的情况，BUSYF 标志将会清零。

16.4.9.2 错误标志位

主模式错误 MMEF

MMEF 是一个错误标志位。主模式错误发生在：在硬件 NSS 模式中，主设备的 NSS 引脚被拉低；在软件 NSS 模式中，ISS 位被清零时；MMEF 位被自动置位。

主模式失效的影响：MMEF 置 1，在设置了 ERRIE 的情况下，产生 SPI 中断；SPIEN 被清零，（输出停止，关闭 SPI 接口）；MSTMODE 被清零，设备强制进入从模式。

清除 MMEF 标志位的操作：MMEF 标志位置 1 时，需要对 SPI_STS 寄存器进行读或者写操作，然后写入 SPI_CTRL1 寄存器。

MMEF 标志位为 1 时，不允许设置 SPIEN 和 MSTMODE 位。

溢出错误 RXOF

溢出错误：当主设备发送了数据之后，RXBNEF 标志位还为 1，说明此时发生为溢出错误。此时 RXOF 位置 1，如果还设置了 ERRIE 位，将会产生中断。

发生溢出错误后，接受缓冲器的数据不是主设备发送的数据，此时读取 SPI_DATA 寄存器的值是之前没有读取的数据，而在之后的发送的数据不会被读取。

根据顺序读出 SPI_DATA 寄存器和 SPI_STS 寄存器可以清除 RXOF 标志。

CRC 错误标志 CRCEF

通过设置 SPI_CTRL2 寄存器的 CRCEN 位，启动 CRC 计算，CRC 错误标志，可以核对接收的数据是否有效。

当 SPI_TXCRC 寄存器发送的值与 SPI_RXCRC 寄存器中的数值不匹配时，产生

CRC 错误，此时 SPI_STS 寄存器中的 CRCEF 标志位置 1。

对 SPI_STS 寄存器的 CRCEF 位写 0，清除 CRCEF。

表格 39 SPI 中断请求

中断标志	中断事件	使能控制位	是否退出等待模式	是否退出停机模式
TXBEF	发送缓冲器空	TXBEIE	是	否
RXBNEF	接收缓冲器非空	RXBNEIE	是	否
WUPF	唤醒事件	WUPIE	是	是
MMEF	模式错误事件	ERRIE	是	否
RXOF	溢出错误		是	否
CRCEF	CRC 错误		是	否

16.4.10 低功耗

低功耗模式下的 SPI

等待模式：对 SPI 没有影响，SPI 中断将设备从等待模式唤醒。

停机模式：SPI 寄存器被冻结，在停机模式下，SPI 处于非激活状态。如果 SPI 处于主模式，“从停机模式唤醒”中断可以唤醒设备，使得通信继续进行；如果 SPI 处于从模式，当检测到第一个数据的采样边沿，就会从停机模式唤醒。

使用 SPI 将设备从停机模式唤醒

全双工和只发送模式的半双工模式，当 MCU 处于停机模式的情况下，SPI 作为从设备，只要在进入停机(Halt)模式之前，NSS 引脚还接着低电平或者 ISS 位仍然复位，还是可以响应通信的。

当检测到数据的第一个采样沿(由 CLKPHA 位定义)

- 设置 SPI_STS 寄存器中的 WUPF 位
- 若 SPI_INTCTRL 寄存器中的 WUPIE 位被置 1，将产生中断
- 该中断可以把设备从等待模式唤醒
- 由于恢复系统时钟需要时间，SPI 会发送/接收一些数据后，才能正确通信，因此需要遵循以下的步骤：
 - 首先是在进入停机模式之前，把一个特殊值写入 SPI_DATA。该值告诉外部的设备这个 SPI 进入停机模式。
 - 然后外部主设备就一直连续的发送这个特殊值，直到它收到新的数据值，表明 SPI 从设备已经被唤醒，可以正确通信了。

在仅接收模式(BMEN=0 和 UMRXO=1 或 BMEN=1 和 BMTX=0)中，因为恢复系统时钟所需的时间可能大于数据接收时间，接收数据的可能丢失，从设备不能向主设备表明哪些数据已被正确接收。

16.5 寄存器地址映射

表格 40 寄存器地址映射

寄存器名	描述	偏移地址
SPI_CTRL1	SPI 控制寄存器 1	0x00
SPI_CTRL2	SPI 控制寄存器 2	0x04
SPI_INTCTRL	SPI 中断控制寄存器	0x08
SPI_STS	SPI 状态寄存器	0x0C
SPI_DATA	SPI 数据寄存器	0x10
SPI_CRCPOLY	SPI CRC 多项式寄存器	0x14
SPI_RXCRC	SPI 接收 CRC 寄存器	0x18
SPI_TXCRC	SPI 发送 CRC 寄存器	0x1C

16.6 寄存器功能描述

16.6.1 SPI 控制寄存器 1 (SPI_CTRL1)

偏移地址: 0x00

复位值: 0x0000 0000

位/域	名称	R/W	描述
0	CLKPHA	R/W	配置时钟相位 (Clock Phase Configure) 该位表明在几个时钟边沿开始采样 0: 在第 1 个时钟边沿 1: 在第 2 个时钟边沿 注: 通信进行时, 不能修改该位。
1	CLKPOL	R/W	配置时钟极性 (Clock Polarity Configure) 当 SPI 处于空闲状态时, SCK 保持的电平状态。 0: 低电平 1: 高电平 注: 通信进行时, 不能修改该位
2	MSTMODE	R/W	配置主/从模式 (Master/Slave Mode Configure) 0: 配置为从模式 1: 配置为主模式 注: 通信进行时, 不能修改该位
5:3	BRC	R/W	选择波特率分频系数 (Baud Rate Divider Factor Select) 000: DIV=2 001: DIV=4 010: DIV=8 011: DIV=16 100: DIV=32 101: DIV=64 110: DIV=128 111: DIV=256

位/域	名称	R/W	描述
			波特率= F_{MASTER}/DIV 注：通信进行时，不能修改这些位
6	SPIEN	R/W	使能 SPI 设备（SPI Device Enable） 0：禁用 1：使能 注：通信进行时，不能修改该位
7	LSBF	R/W	选择 LSB 首位传输（LSB First Transfer Select） 0：先发送最高有效位（MSB） 1：先发送最低有效位（LSB） 注：通信进行时，不能修改该位
31:8	保留		

16.6.2 SPI 控制寄存器 2（SPI_CTRL2）

偏移地址：0x04

复位值：0x0000 0000

位/域	名称	R/W	描述
0	ISS	R/W	选择内部从设备（Internal Slave Device Select） 当 SSC=1 时（软件 NSS 模式），可配置该位选择内部 NSS 电平 0：从模式，内部 NSS 为低电平 1：主模式，内部 NSS 为高电平
1	SSC	R/W	使能软件从设备（Software Slave Device Enable） 0：禁止软件 NSS 模式 1：使能软件 NSS 模式，ISS 位的值代替内部 NSS 引脚的电平值
2	UMRXO	R/W	使能仅接收模式（Receive Only Mode Enable） 0：同时发送和接收 1：仅接收模式 该位和 BMEN 位一起决定了双线双向模式下的传输方向，在多个从设备的配置中，为了避免数据传输冲突的发生，需要在未被访问的从设备上使此位置 1。
3	保留		
4	CRCNXT	R/W	使能下一个传输数据是 CRC（CRC Transfer Next Enable） 0：下一个传输数据来自发送缓冲区 1：下一个传输数据来自 CRC 寄存器
5	CRCEN	R/W	使能 CRC 校验（CRC Calculate Enable） 0：禁止 1：使能 CRC 校验功能仅应用于全双工模式；只有在 SPIEN=0 时，才能改变该位。
6	BMTX	R/W	使能双向模式的输出（Bidirectional Mode Output Enable） 0：禁止，即仅接收模式 1：使能，即仅发送模式 在 BMEN=1 即单线双线模式下，该位决定传输线的传输方向。

位/域	名称	R/W	描述
7	BMEN	R/W	使能双向模式（Bidirectional Mode Enable） 0：双线单向模式 1：单线双向模式 单线双向传输指：数据主机的 MOSI 引脚和从机的 MISO 引脚之间传输。
31:8	保留		

16.6.3 SPI 中断控制寄存器（SPI_INTCTRL）

偏移地址：0x08

复位值：0x0000 0000

位/域	名称	R/W	描述
3:0	保留		
4	WUPIE	R/W	使能唤醒中断（Wake up Interrupt Enable） 0：禁止 1：使能 当 WUPF 标志位置 1 时产生中断请求
5	ERRIE	R/W	使能错误中断（Error Interrupt Enable） 0：禁止 1：使能 产生错误时，该位控制是否产生中断。
6	RXBNEIE	R/W	使能接收缓冲区非空中断（Receive Buffer Not Empty Interrupt Enable） 0：禁止 1：允许 当 RXBNEF 标志位置 1 时产生中断请求
7	TXBEIE	R/W	使能发送缓冲区空中断（Transmit Buffer Empty Interrupt Enable） 0：禁止 1：使能 当 TXBEF 标志位置 1 时产生中断请求
31:8	保留		

16.6.4 SPI 状态寄存器（SPI_STS）

偏移地址：0x0C

复位值：0x0000 0002

位/域	名称	R/W	描述
0	RXBNEF	R	接收缓冲非空标志（Receive Buffer Not Empty Flag） 0：空 1：非空
1	TXBEF	R	发送缓冲器为空标志（Transmit Buffer Empty Flag） 0：非空 1：空
2	保留		

位/域	名称	R/W	描述
3	WUPF	RC_W0	发生唤醒事件标志 (Wake up Event Occur Flag) 0: 未发生 1: 发生
4	CRCEF	RC_W0	发生 CRC 错误标志 (CRC Error Occur Flag) 该位表示接收的 CRC 值和 SPI_RXCRC 寄存器的值是否匹配 0: 匹配 1: 不匹配 该位由硬件置位, 软件对该位写 0 清除。
5	MMEF	RC_W0	发生模式错误标志 (Mode Error Occur Flag) 0: 未发生 1: 发生 由硬件置位, 软件对该位写 0 清除。
6	RXOF	RC_W0	发生过载标志 (Overrun Occur Flag) 0: 未发生 1: 发生 由硬件置位, 软件对该位写 0 清除。
7	BUSYF	R	SPI 忙标志 (SPI Busy Flag) 0: SPI 空闲 1: SPI 正在通信 由硬件置位或者清除。
31:8	保留		

16.6.5 SPI 数据寄存器 (SPI_DATA)

偏移地址: 0x10

复位值: 0x0000 0000

位/域	名称	R/W	描述
7:0	DATA	R/W	发送接收数据寄存器 (Transmit Receive Data register) 写该寄存器时, 会将数据写入发送缓冲区; 读该寄存器时, 是读取接收缓冲区的数据。
31:8	保留		

16.6.6 SPI CRC 多项式寄存器 (SPI_CRCPOLY)

偏移地址: 0x14

复位值: 0x0000 0007

位/域	名称	R/W	描述
7:0	CRCPOLY	R/W	设置 CRC 多项式数值 (CRC Polynomial Value Setup) 该寄存器是包含了于 CRC 计算的 CRC 多项式, 可修改, 复位值是 0x0007。
31:8	保留		

16.6.7 SPI 接收 CRC 寄存器 (SPI_RXCRC)

偏移地址: 0x18

复位值: 0x0000 0000

位/域	名称	R/W	描述
7:0	RXCRC	R	接收数据的 CRC 数值 (Receive Data CRC Value) 硬件计算接收数据的 CRC 数据存储在寄存器，当 CRCEN 置位时，硬件清除该寄存器。 注意：当 BUSYF 位置 1 时，读取该寄存器数值有可能错误。
31:8	保留		

16.6.8 SPI 发送 CRC 寄存器 (SPI_TXCRC)

偏移地址：0x1C

复位值：0x0000 0000

位/域	名称	R/W	描述
7:0	TXCRC	R	发送数据的 CRC 数值 (Transmit Data CRC Value) 硬件计算发送数据的 CRC 数据存储在改寄存器，当 CRCEN 置位时，硬件清除该寄存器。 注意：当 BUSYF 位置 1 时，读取该寄存器数值有可能错误。
31:8	保留		

17 通用同步异步收发器 (USART)

17.1 术语全称、缩写描述

表格 41 术语全称、缩写描述

中文全称	英文全称	英文缩写
最高有效位	Most Significant Bit	MSB
最低有效位	Least Significant Bit	LSB

17.2 简介

USART (通用同步异步收发器) 是一个可以灵活地与外部设备进行全双工、半双工数据交换的串行通信设备, 且同时满足外部设备对工业标准 NRZ 异步串行数据格式的要求。USART 还提供宽范围的波特率选择, 且支持多处理器通信。

USART 不仅支持标准的异步收发模式, 也支持一些其他的串行数据交换模式, 如 LIN 协议、智能卡协议、IrDA SIR ENDEC 规范。

17.3 主要特征

- (1) 全双工异步通信
- (2) 单线半双工通信
- (3) NRZ 标准格式
- (4) 可编程的串口特性:
 - 数据位: 8 位或 9 位
 - 校验位: 偶校验、奇校验、无校验
 - 支持 1、1.5、2 个停止位
- (5) 校验控制
 - 发送校验位
 - 校验接收的数据
- (6) 独立的发送器和接收器使能位
- (7) 可编程的波特率发生器, 波特率最高可达 2.5Mbps/s
- (8) 多处理器通信:
 - 若地址不匹配, 则进入静默模式
 - 通过空闲总线检测或地址标记检测, 从静默模式中唤醒
- (9) 同步传输模式
- (10) LIN 断开帧的生成与检测
- (11) 支持 ISO7816-3 标准的智能卡接口

(12) 支持 IrDA 协议

(13) 状态标志位:

- 传输检测标志: 发送寄存器为空、接收寄存器不为空、发送完成
- 错误检测标志: 过载错误、噪音错误、奇偶校验错误、帧错误

(14) 多个中断源:

- 发送寄存器为空
- 发送完成
- 接收寄存器不为空
- 过载错误
- 总线空闲
- 奇偶校验错误
- LIN 断开检测

17.4 功能描述

表格 42 USART 引脚描述

引脚	类型	描述
USART_RX	输入	数据接收
USART_TX	输出 I/O (单线半双工)	数据发送 单线半双工下, 可双向通信
USART_CK	输出	时钟输出

17.4.1 单线半双工通信

USART_CTRL5 寄存器的 HDMEN 位决定是否进入单线半双工模式。

当 USART 进入单线半双工模式时:

- USART_CTRL3 寄存器的 CLKEN 位、LINEN 位, USART_CTRL5 寄存器的 IRDAEN 位、SMEN 位必须清 0。
- 禁止使用 RX 引脚。
- TX 脚应配置成开漏输出, 并在芯片内部与 RX 引脚相连。
- 发送数据和接收数据不可同时进行, 在数据发送前, 不可以接收数据。若需要接收数据, 必须在 USART_STS 寄存器的 TXCF 位置 1 后才可开启使能接收。
- 若总线上出现数据冲突, 需要使用软件管理分配通信过程。

17.4.2 帧格式

通过 USART_CTRL1 寄存器控制数据帧的帧格式

- DBL 位控制字符长度, 可设置为 8 位或 9 位。
- PEN 位控制是否开启校验位。
- PSEL 位控制校验位为奇校验还是偶校验。

通过 USART_CTRL3 寄存器的 SBS 位来配置停止位。

表格 43 帧格式

DBL 位	PEN 位	USART 数据帧
0	0	起始位+8 位数据+停止位
0	1	起始位+7 位数据+奇偶检验位+停止位
1	0	起始位+9 位数据+停止位
1	1	起始位+8 位数据+奇偶检验位+停止位

校验位

USART_CTRL1 的 PSEL 位决定奇偶校验位，当 PSEL=0 时，为偶校验，反之为奇校验。

- 偶校验：帧数据和校验位 1 的个数为偶数时，偶校验位为 0，否则为 1。
- 奇校验：帧数据和校验位 1 的个数为偶数时，奇校验位为 1，否则为 0。

17.4.3 发送器

当寄存器 USART_CTRL2 的 TXEN 位被设置时，发送移位寄存器将通过 TX 脚输出数据，相应的时钟脉冲通过 CK 脚输出。

17.4.3.1 字符发送

USART 发送期间，数据的最低有效位会先被 TX 引脚移出。在此模式下，USART_DATA 寄存器有一个缓冲器，处于内部总线和发送移位寄存器之间。

一个数据帧由起始位、字符、停止位组成的，所以每个字符前面都有一个低电平的起始位；之后有一个数目可配置的高电平的停止位。

发送配置步骤

- 清除 USART_CTRL1 寄存器的 USARTDIS 位，使能 USART。
- 通过设置 USART_CTRL1 寄存器的 DBL 位来决定字长。
- 通过设置 USART_CTRL3 寄存器的 SBS 位来决定停止位位数。
- 在 USART_BR 寄存器中设置通信的波特率。
- 使能 USART_CTRL2 寄存器的 TXEN 位，发送一个空闲帧。
- 等待 USART_STS 寄存器的 TXBEF 位置 1。
- 向 USART_DATA 寄存器写入数据
- 等待 USART_STS 寄存器的 TXCF 位置 1，表示发送完成。

注意：不能在发送数据期间复位 TXEN 位，否则 TX 脚上的数据会被破坏，因为波特率发生器停止计数，正在传输的数据也将丢失。

17.4.3.2 单字节通信

对 USART_DATA 寄存器进行写操作可以将 TXBEF 位清零。当 TXBEF 位被硬件置位时，移位寄存器接收到由数据发送寄存器转移过来的数据，数据发送就开始了，此时数据发送寄存器被清空。可以在数据寄存器中写入下一个数据，且不会

覆盖前面的数据。

- (1) 若 USART_CTRL2 寄存器中的 TXIE 置 1，则会产生一个中断。
- (2) 若 USART 处于发送数据的状态时，对数据寄存器进行写操作，把数据存到 DATA 寄存器，并在当前数据发送结束时把该数据转移到移位寄存器中。
- (3) 若 USART 处于空闲状态时，对数据寄存器进行写操作，把数据放到移位寄存器中，开始发送数据，TXBEF 位置 1。
- (4) 当一个数据发送完成并设置了 TXBEF 位时，TXCF 位被置 1，此时若 USART_CTRL2 寄存器中的 TXCIE 位被置 1，则会产生一个中断。
- (5) 在 USART_DATA 寄存器中写入最后一个数据后，在进入低功耗模式之前或关闭 USART 模块之前，必须先等待 TXCF 置 1。

17.4.3.3 断开帧

断开帧被视为在一个帧周期内全部收到 0。设置 USART_CTRL2 寄存器的 TXBRK 位可发送一个断开帧，断开帧的长度由 USART_CTRL1 寄存器的 DBL 位决定。若将 TXBRK 位置位，则当前数据发送完成后，TX 线上将发送一个断开帧，断开帧发送完成时 TXBRK 位被复位。在断开帧结束时，发送器再插入 1 或 2 个停止位来应答起始位。

注意：若在开始发送断开帧之前就复位了 TXBRK 位，将不再发送断开帧。若要发送两个连续的断开帧，应该在前一个断开符的停止位之后置起 TXBRK 位。

17.4.3.4 空闲帧

空闲帧被视为完全由 1 组成的一个完整的数据帧，后面跟着包含了数据的下一帧的开始位。将 USART_CTRL2 寄存器的 TXEN 位置 1，可以在第一个数据帧前发送一个空闲帧。

17.4.4 接收器

17.4.4.1 字符接收

USART 接收期间，RX 脚会首先引进数据的最低有效位。在此模式下，USART_DATA 寄存器有一个缓冲器，处于内部总线和接收移位寄存器之间。数据一位一位地送入缓冲器，接收满后，对应的接收寄存器不为空，此时用户可读取 USART_DATA。

接收配置步骤

- 置位 USART_CTRL1 寄存器的 USARTDIS 位，使能 USART。
- 通过设置 USART_CTRL1 寄存器的 DBL 位来决定字长。
- 通过设置 USART_CTRL3 寄存器的 SBS 位来决定停止位位数。
- 在 USART_BR 寄存器中设置通信的波特率。
- 设置 USART_CTRL2 的 RXEN 位，使能接收。

注意：不能在接收数据期间复位 RXEN 位，否则将丢失正在接收的字节。

17.4.4.2 断开帧

当接收器接收到一个断开帧时，USART 会像接收到帧错误一样处理它。

17.4.4.3 空闲帧

当接收器接收到一个空闲帧时，USART 会像接收到普通数据帧一样处理它，如果设置 USART_CTRL2 的 IDLEIE 位，将产生一个中断。

17.4.4.4 过载错误

若 USART_STS 寄存器的 RXBNEF 位置 1，同时接收到一个新的字符，则会产生过载错误。只有当 RXEN 复位后才能把数据从移位寄存器转移到 DATA 寄存器。

当产生过载错误时

- USART_STS 的 OEF 位置 1。
- 不会丢失 DATA 寄存器中的数据。
- 覆盖之前接收到的移位寄存器中的数据，但不会保存后面接收到的数据。
- 若 USART_CTRL2 的 RXIE 位置 1，则会产生一个中断。
- 对 USART_STS 和 USART_DATA 寄存器依次进行读操作，可以复位 OEF 位。

17.4.4.5 噪音错误

当接收器在接收过程中检测到噪音时：

- 在 USART_STS 寄存器的 RXBNEF 位的上升沿设置 NE 标志。
- 无效数据从移位寄存器发送到 USART_DATA 寄存器。

17.4.4.6 帧错误

若因为噪音过大或没有同步而没有在预计的接收时间接收和识别到停止位，会检测到帧错误。

当接收器在接收过程中检测到帧错误时：

- (1) 置位 USART_STS 寄存器的 FEF 位。
- (2) 无效数据从移位寄存器发送到 USART_DATA 寄存器。
- (3) 在单字节通信时不会产生中断。

17.4.5 波特率发生器

波特率与系统时钟的关系：

$$\text{波特率} = f_{\text{MASTER}} / (\text{USART_DIV})$$

USART_DIV 是一个无符号的整数，存储在寄存器 BR1 和 BR0 中。

17.4.6 多处理器通信

在多处理器通信中，多个 USART 连接组成一个网络。在该网络中，两个设备进行通信，其余不参与通信的设备，为减轻 USART 的负担，可启用静默模式。在静默模式中，不会设置任何接收状态位，禁止所有接收中断。

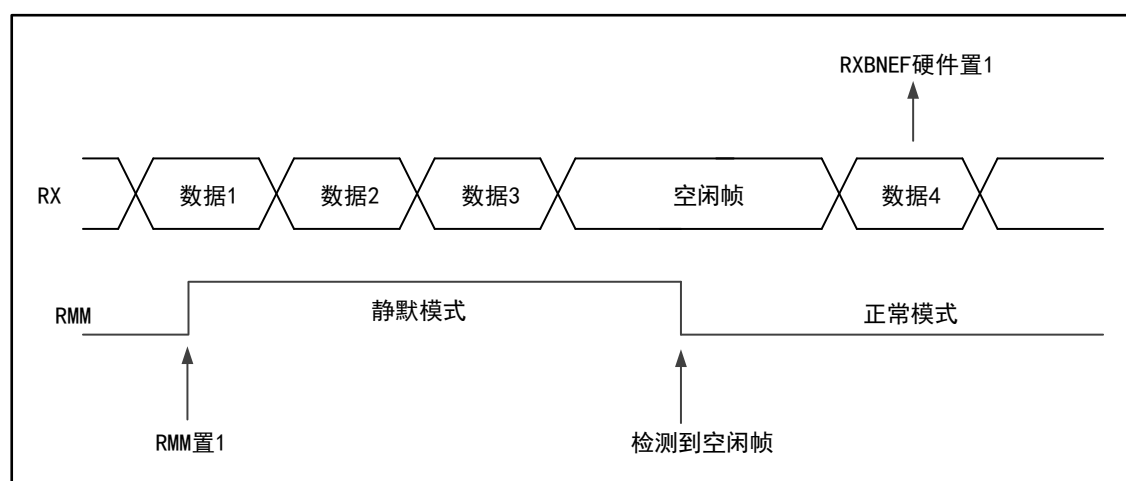
当启用静默模式后，有两种方法可退出静默模式：

- WMS 位被清除，总线空闲可退出静默模式。
- WMS 位被置位，收到地址标记可退出静默模式。

空闲总线检测 (WMS=0)

当 RMM 置 1 时，USART 则进入静默模式，当检测到空闲帧时，能从静默模式中被唤醒，同时 RMM 位被硬件清 0。RMM 还可以通过软件清 0。

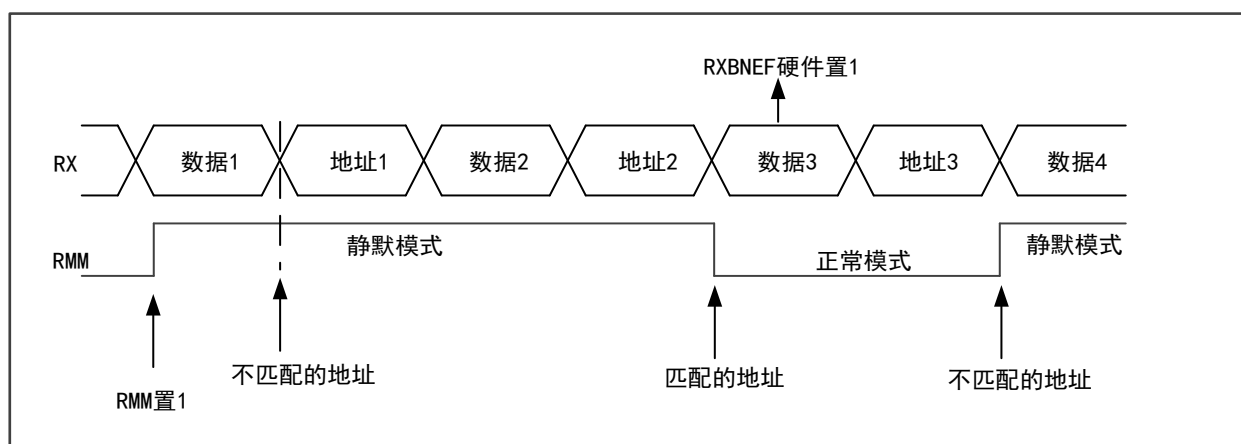
图 50 空闲总线退出静默模式



地址标记检测 (WMS=1)

如果地址标志位为 1，该字节被认为是地址。地址字节低 4 位存放地址，当接收器收到地址字节时，会先与自己的地址作比较。若地址不匹配，则进入静默模式，若地址匹配，则接收器从静默模式中被唤醒，并准备接收下一个字节。若退出静默模式后再次收到地址字节，但地址与自己的地址不匹配，则接收器会再次进入静默模式。

图 51 地址标记退出静默模式



17.4.7 同步模式

同步模式支持主模式下的全双工同步串行通信，比异步模式多了一个可以输出同步时钟的信号线 **USART_CK**。

USART_CTRL3 寄存器的 **CLKEN** 位决定是否进入同步模式。

当 **USART** 进入同步模式时：

- **USART_CTRL3** 寄存器的 **LINEN** 位，**USART_CTRL5** 寄存器的 **IRDAEN**, **HDMEN** 和 **SMEN** 位必须清 0。
- 数据帧的起始位和停止位无时钟输出。
- 数据帧的最后一个数据位是否产生 **USART_CK** 时钟，由寄存器 **USART_CTRL3** 的 **LBCP** 位决定。
- **USART_CK** 的时钟极性由 **USART_CTRL3** 寄存器的 **CLKPOL** 位决定。
- **USART_CK** 的相位由 **USART_CTRL3** 寄存器的 **CLKPHA** 位决定。
- 总线空闲或出现断开帧时不能激活外部 **CK** 时钟。

图 52 USART 同步传输的例子

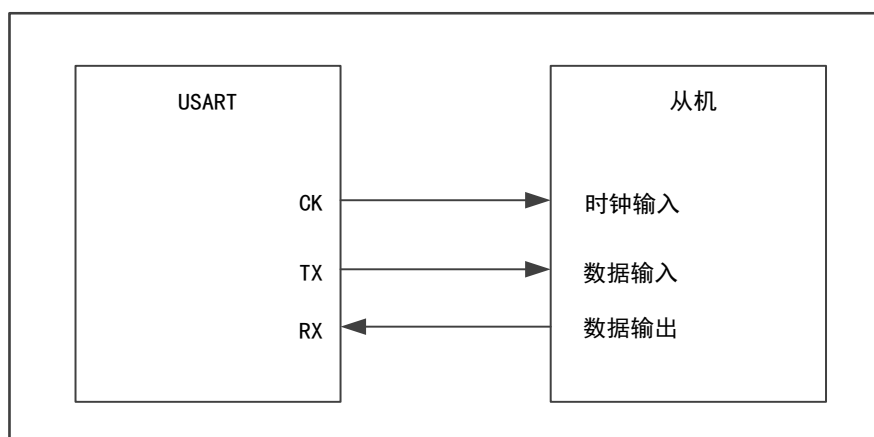


图 53 USART 同步传输时序图 (DBL=0)

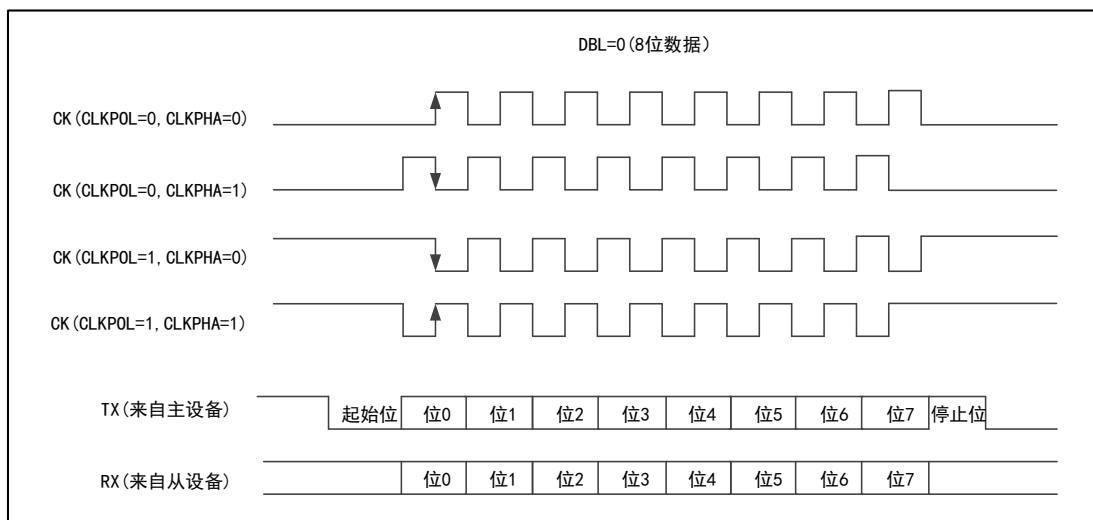
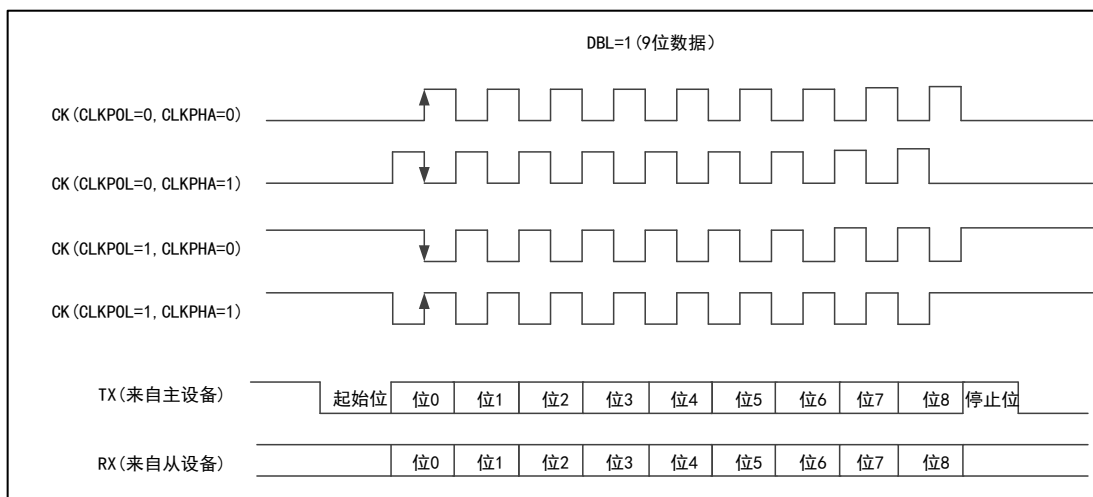


图 54 USART 同步传输时序图 (DBL=1)



17.4.8 LIN 模式

USART_CTRL3 寄存器的 LINEN 位决定是否进入 LIN 模式。

当进入 LIN 模式时：

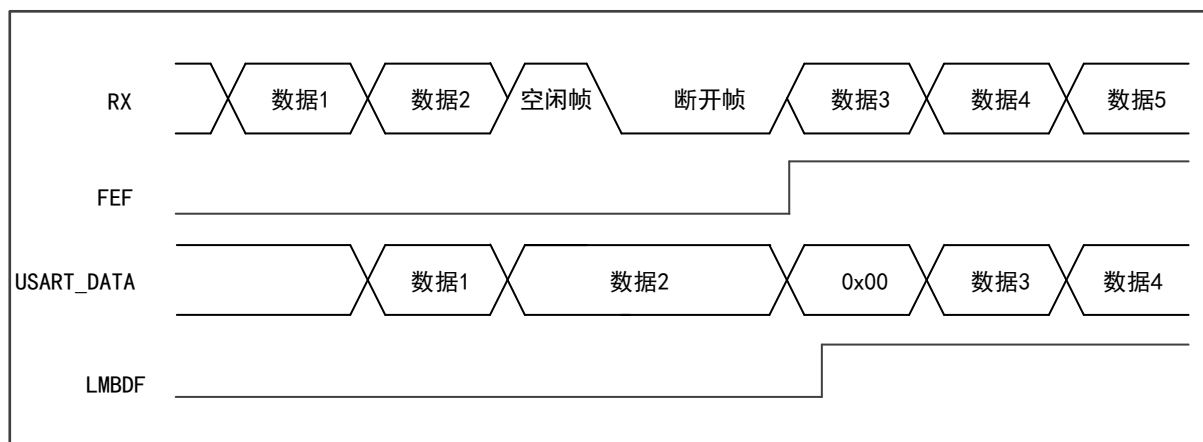
- 数据帧都为 8 位数据位和 1 位停止位。
- USART_CTRL3 寄存器的 CLKEN 位、SBS 位，USART_CTRL5 寄存器的 IRDAEN 位、HDMEN 位和 SMEN 位都需要清 0。

USART 在 LIN 主模式下能生成断开帧，断开帧检测长度可通过 USART_CTRL4 的 LMBDL 位设置为 10 位、11 位。断开帧检测电路独立于 USART 接收器，无论是空闲状态，还是数据传输状态，RX 脚都会检测到断开帧，且 USART_CTRL4 寄存器的 LMBDF 位置 1，若此时使能 USART_CTRL4 的 LMBDIE 位，则会产生中断。

空闲状态检测断开帧

在空闲状态下，若 RX 脚上检测到断开帧，接收器会接收到一个为 0 的数据帧并会产生 FEF。

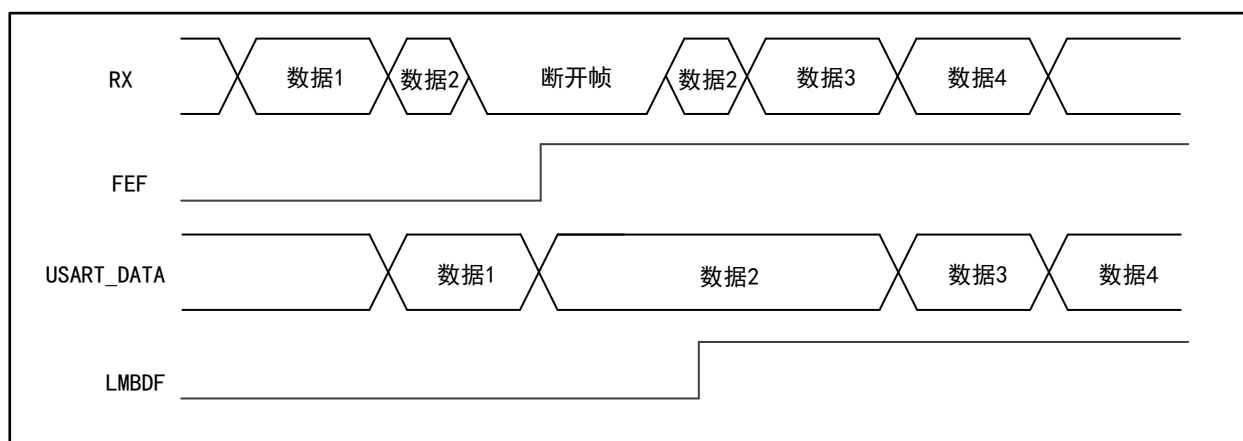
图 55 空闲状态检测断开帧



数据传输状态检测断开帧

在数据传输的过程中，若 RX 脚检测到断开帧，则当前传输的数据帧会产生 FEF。

图 56 数据传输状态检测断开帧



17.4.9 智能卡模式

智能卡模式是一种采用单线半双工通信的模式，该接口支持 ISO7816-3 标准协议，能控制读写符合该标准协议的智能卡。

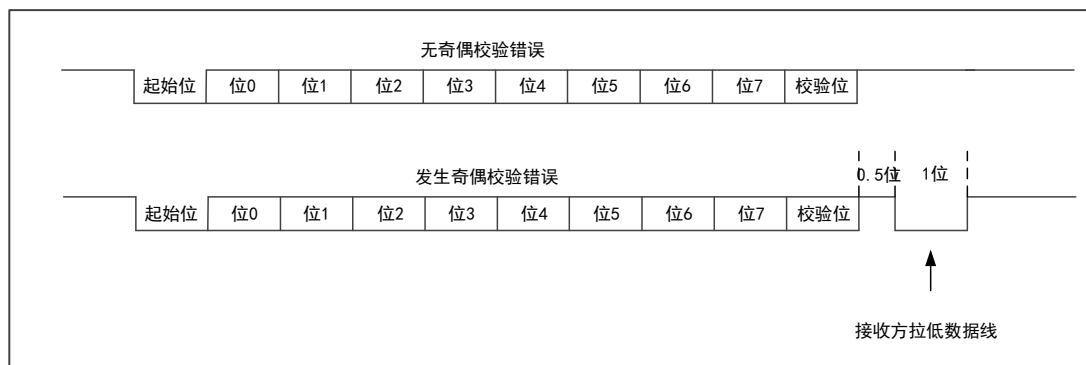
USART_CTRL5 寄存器的 SMEN 位决定是否进入智能卡模式。

当 USART 进入智能卡模式时：

- USART_CTRL3 寄存器的 LINEN 位，USART_CTRL5 寄存器的 IRDAEN 位、HDMEN 位必须清 0。
- 数据帧格式为 8 个数据位加 1 个校验位，使用 1.5 个停止位。
- 可以置位 USART_CTRL3 寄存器的 CLKEN 位，为智能卡提供时钟。

- 在通信期间，当接收方检测到奇偶校验错误时，为了通知发送方未成功接收数据，数据线会在半个波特率时钟后被拉低，并保持拉低 1 个波特率时钟。
- 断开帧在智能卡模式里没有意义，一个带帧错误的 00h 数据将被当成数据而不是断开符号。

图 57 ISO7816-3 标准协议



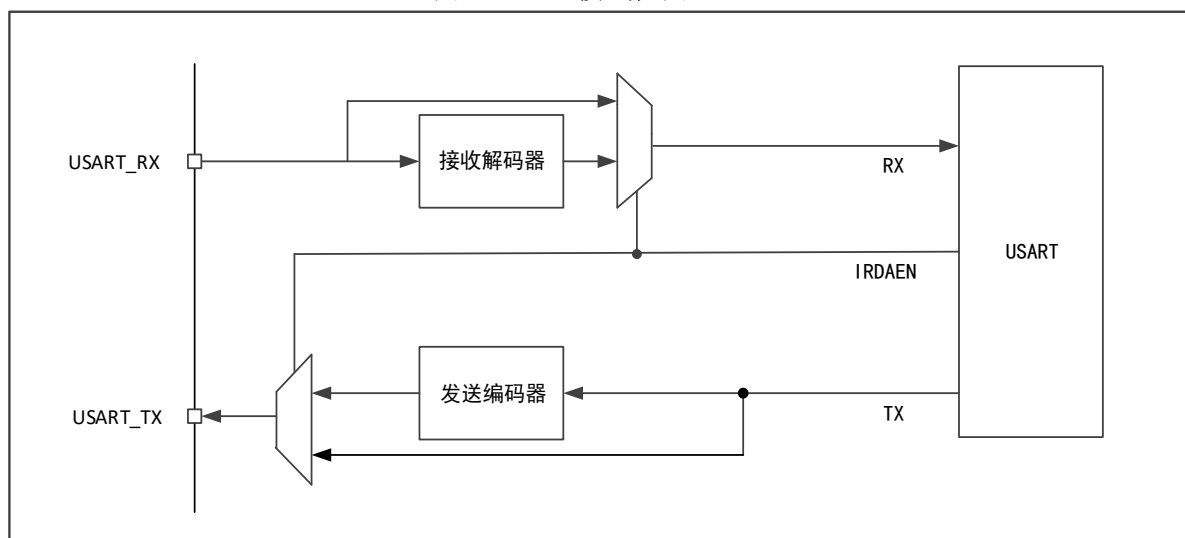
17.4.10 红外（IrDA SIR）功能模式

USART_CTRL5 寄存器的 IRDAEN 位决定是否进入 IrDA 模式。

当 USART 进入 IrDA 模式时：

- USART_CTRL3 寄存器的 CLKEN 位、SBS 位和 LINEN 位，USART_CTRL5 寄存器的 HDMEN 位、SMEN 位都必须清 0。
- 数据帧使用 1 个停止位，波特率小于 115200Hz。
- 使用红外光脉冲（RZI）表示逻辑 0，所以在正常模式下，他的脉宽为 3/16 个波特率周期。IrDA 低功耗模式下，为确保 IrDA 正常检测到该脉冲，建议脉宽大于 3 个 DIV 分频时钟。

图 58 IrDA 模式框图



17.4.11 低功耗模式

表格 44 USART 的低功耗模式

模式	描述
等待模式（WAIT）	USART 能监测 RX 引脚，USART 中断能唤醒 MCU
待机模式（HALT）	冻结 USART 寄存器，USART 无法进行发送、接收

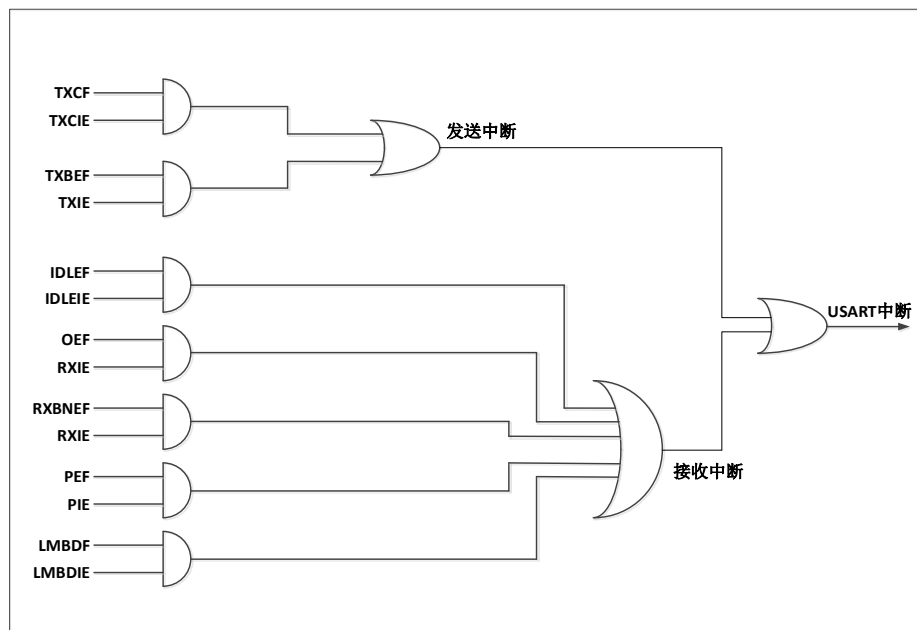
17.4.12 中断请求

表格 45 USART 中断请求

中断事件	事件标志位	使能位
数据接收完成	RXBNEF	RXIE
过载错误	OEF	
数据发送寄存器空	TXBEF	TXIE
发送完成	TXCF	TXCIE
检测到线路空闲	IDLEF	IDLEIE
奇偶检验错误	PEF	PIE
断开帧标志	LMBDF	LMBDIE

USART 的中断请求都连接在同一个中断控制器上，中断请求在发送到中断控制器之前都是逻辑或关系。

图 59 USART 中断映射



17.5 寄存器地址映射

表格 46 寄存器地址映射

寄存器名	描述	偏移地址
USART_STS	状态寄存器	0x00
USART_DATA	数据寄存器	0x04
USART_BR1	波特率寄存器 1	0x08
USART_BR0	波特率寄存器 0	0x0C
USART_CTRL1	控制寄存器 1	0x10
USART_CTRL2	控制寄存器 2	0x14
USART_CTRL3	控制寄存器 3	0x18
USART_CTRL4	控制寄存器 4	0x1C
USART_CTRL5	控制寄存器 5	0x20
USART_GTS	保护时间设置寄存器	0x24
USART_PSC	预分频寄存器	0x28
USART_SW	切换寄存器	0x2C
USART_IOSW	I/O 切换寄存器	0x30

17.6 寄存器功能描述

17.6.1 状态寄存器（USART_STS）

偏移地址：0x00

复位值：0x0000 00C0

位/域	名称	R/W	描述
0	PEF	R	发生校验错误标志（Parity Error Occur Flag） 0：无错误 1：出现校验错误 在接收模式中，当出现奇偶校验错误时，由硬件置 1； 由软件清 0，需等 RXBNEF 置位后，先读取 USART_STS 寄存器，再读 USART_DATA 寄存器完成清 0。
1	FEF	R	发生帧错误标志（Frame Error Occur Flag） 0：无帧错误 1：出现帧错误或断开符 当出现同步错位、过多噪音或断开符时，由硬件置 1； 由软件清 0，先读取 USART_STS 寄存器，再读 USART_DATA 寄存器完成清 0。

位/域	名称	R/W	描述
2	NEF	R	发生噪音错误标志 (Noise Error Occur Flag) 0: 无噪音 1: 出现噪音错误 当出现噪音错误时, 由硬件置 1; 由软件清 0, 先读取 USART_STS 寄存器, 再读 USART_DATA 寄存器完成清 0。
3	OEF	R	发生过载错误标志 (Overrun Error Occur Flag) 0: 过载出错误 1: 出现过载错误 当 RXBNEF 位被置位, 且移位寄存器中的数据要传输到接收寄存器时, 由硬件置 1; 由软件清 0, 先读取 USART_STS 寄存器, 再读 USART_DATA 寄存器完成清 0。
4	IDLEF	R	检测到空闲总线标志 (IDLE Line Detected Flag) 0: 未检测到空闲总线 1: 检测到空闲总线 当检测到空闲总线时, 由硬件置 1; 由软件清 0, 先读取 USART_STS 寄存器, 再读 USART_DATA 寄存器完成清 0。
5	RXBNEF	RC_W0	接收数据缓冲器不为空标志 (Receive Data Buffer Not Empty Flag) 0: 接收数据缓冲器为空 1: 接收数据缓冲器不为空 当数据寄存器接收到接收移位寄存器传输的数据时, 由硬件置 1; 由软件清 0, 读取 USART_DATA 寄存器完成清 0, 或者对该位写 0 清除。
6	TXCF	RC_W0	发送数据完成标志 (Transmit Data Complete Flag) 0: 发送数据未完成 1: 发送数据完成 当数据的最后一帧发送完成且 TXBEF 置位时, 由硬件置 1; 由软件清 0, 先读取 USART_STS 寄存器、再写 USART_DATA 寄存器完成清 0, 或者对该位写 0 清除。
7	TXBEF	R	发送数据缓冲器为空标志 (Transmit Data Buffer Empty Flag) 0: 发送数据缓冲器不为空 1: 发送数据缓冲器为空 当移位寄存器接收到发送数据寄存器传输的数据时, 由硬件置 1; 由软件清 0, 写 USART_DATA 寄存器完成清 0。
31:8	保留		

17.6.2 数据寄存器 (USART_DATA)

偏移地址: 0x04

复位值: 0x0000 0000

位/域	名称	R/W	描述
7:0	DATA	R/W	数据值(Data Value) 发送数据值或接收数据值; 接收数据时从中读取, 发送数据时向该寄存器写入数据。

位/域	名称	R/W	描述
31:8			保留

17.6.3 波特率寄存器 1 (USART_BR1)

偏移地址: 0x08

复位值: 0x0000 0000

位/域	名称	R/W	描述
7:0	DIV[11:4]	R/W	USART 波特率分频系数的小数部分 (Fraction of USART Baud Rate Divider factor) 分频系数的位 11 到 4。
31:8			保留

17.6.4 波特率寄存器 0 (USART_BR0)

偏移地址: 0x0C

复位值: 0x0000 0000

位/域	名称	R/W	描述
3:0	DIV[3:0]	R/W	USART 波特率分频系数的小数部分 (Fraction of USART Baud Rate Divider factor) 分频系数的低四位。
7:4	DIV[15:12]	R/W	USART 波特率分频系数的小数部分 (Fraction of USART Baud Rate Divider factor) 分频系数的高四位。
31:8			保留

17.6.5 控制寄存器 1 (USART_CTRL1)

偏移地址: 0x10

复位值: 0x0000 0000

位/域	名称	R/W	描述
0	PIE	R/W	使能校验错误中断 (Parity Error Interrupt Enable) 0: 禁止产生中断 1: 当 PEF 置位时, 产生中断
1	PSEL	R/W	选择奇偶校验位 (Odd/Even Parity Selection) 0: 偶校验 1: 奇校验 需要等当前正在传输的字节完成后, 选择才会生效。
2	PEN	R/W	使能检验控制 (Parity Control Enable) 0: 禁止 1: 使能 若置位此位, 发送数据时在最高位插入一个校验位; 接收数据时, 检查接收的数据的校验位是否正确。 需要等当前正在传输的字节完成后, 校验控制才会生效。
3	WMS	R/W	配置唤醒方式 (Wakeup Method Configure) 0: 空闲总线唤醒 1: 地址标记唤醒

位/域	名称	R/W	描述
4	DBL	R/W	配置数据位长度 (Data Bits Length Configure) 0: 1 个起始位, 8 个数据位, n 个停止位 1: 1 个起始位, 9 个数据位, 1 个停止位 传输数据时不能修改此位。
5	USARTDIS	R/W	禁止 USART (USART Disable) 0: 使能 USART 模块 1: 禁用 USART 分频器和输出
6	TDB8	R/W	发送数据位 8 (Transfer Data Bits8) 当 DBL=1 时, 存放发送数据的第 9 位
7	RDB8	R/W	接收数据位 8 (Recive Data Bits8) 当 DBL=1 时, 存放接收数据的第 9 位
31:8	保留		

17.6.6 控制寄存器 2 (USART_CTRL2)

偏移地址: 0x14

复位值: 0x0000 0000

位/域	名称	R/W	描述
0	TXBRK	R/W	发送断开帧 (Transmit Break Frame) 0: 未发送 1: 将要发送 此位可由软件置位, 在发送断开帧的停止位时, 由硬件将其清 0。
1	RMM	R/W	使能接收静默模式 (Receive Mute Mode Enable) 0: 正常工作模式 1: 静默模式 此位由软件置位或清 0, 或当检测到唤醒序列时, 硬件将其清 0。 USART 要先接收一个数据才可置于静默模式, 这样才能被空闲总线检测唤醒。 在地址标记检测唤醒中, 若置位 RXBNEF 位, 则 RMM 位不能被软件修改。
2	RXEN	R/W	使能接收 (Receive Enable) 0: 禁止 1: 使能, 并开始检测 RX 引脚上的起始位
3	TXEN	R/W	使能发送 (Transmit Enable) 0: 禁止 1: 使能 除了在智能卡模式下, 任何时候发送数据时, 如果此位上有个 0 脉冲, 那么在当前数据发送完成后, 会发送一个空闲总线。 置位此位后, 会延迟一个比特时间发送。
4	IDLEIE	R/W	使能 IDLE 中断 (IDLE Interrupt Enable) 0: 禁止 1: 当 IDLEF 置位时, 产生中断
5	RXIE	R/W	使能接收缓冲区非空中断 (Receive Buffer Not Empty Interrupt Enable) 0: 禁止 1: 当 OEF 或 RXBNEF 置位时, 产生中断

位/域	名称	R/W	描述
6	TXCIE	R/W	使能发送完成中断 (Transmit Complete Interrupt Enable) 0: 禁止 1: 当 TXCF 置位时, 产生中断
7	TXIE	R/W	使能发送缓冲区空中断 (Transmit Buffer Empty Interrupt Enable) 0: 禁止产生中断 1: 当 TXBEF 置位时, 产生中断
31:8	保留		

17.6.7 控制寄存器 3 (USART_CTRL3)

偏移地址: 0x18

复位值: 0x0000 0000

位/域	名称	R/W	描述
0	LBCP	R/W	使能输出最后一位时钟脉冲 (Last Bit Clock Pulse Output Enable) 0: 不从 CK 输出 1: 从 CK 输出
1	CLKPHA	R/W	配置时钟相位 (Clock Phase Configure) 此位表明在第几个时钟边沿进行采样 0: 第一个 1: 第二个
2	CLKPOL	R/W	配置时钟极性 (Clock Polarity Configure) 当 USART 处于空闲状态时, CK 引脚的状态 0: 低电平 1: 高电平
3	CLKEN	R/W	使能时钟 (CK 引脚) (Clock Enable (CK pin)) 0: 禁止 1: 使能
5:4	SBS	R/W	配置停止位 (STOP Bit Configure) 00: 1 个停止位 01: 保留 10: 2 个停止位 11: 1.5 个停止位
6	LINEN	R/W	使能 LIN 模式 (LIN Mode Enable) 0: 禁止 1: 使能
31:7	保留		

17.6.8 控制寄存器 4 (USART_CTRL4)

偏移地址: 0x1C

复位值: 0x0000 0000

位/域	名称	R/W	描述
3:0	ADDR	R/W	设置 USART 设备节点地址 (USART Device Node Address Setup) 此位只作用于多处理器通信下的静默模式, 依据检测到的地址标记是否一致来决定进入静默模式还是唤醒。

位/域	名称	R/W	描述
4	LMBDF	R/W	检测到 LIN 断开标志 (LIN Break Detected Flag) 0: 没有检测到 LIN 断开 1: 检测到 LIN 断开 当检测到 LIN 断开时, 由硬件置 1; 由软件清 0, 对该位写 0 清除。
5	LMBDL	R/W	配置 LIN 断开符检测长度 (LIN Break Detection Length Configure) 0: 10 位 1: 11 位
6	LMBDIE	R/W	使能 LIN 断开符检测中断 (LIN Break Detection Interrupt Enable) 0: 禁止 1: 当 LMBDF 位置位, 产生中断
31:7	保留		

17.6.9 控制寄存器 5 (USART_CTRL5)

偏移地址: 0x20

复位值: 0x0000 0000

位/域	名称	R/W	描述
0	保留		
1	IRDAEN	R/W	使能红外功能 (IrDA Function Enable) 0: 禁止 1: 使能
2	ILPM	R/W	使能红外低功耗模式 (IrDA Low-power Mode Enable) 0: 普通模式 1: 低功耗模式
3	HDMEN	R/W	使能半双工模式 (Half-duplex Mode Enable) 0: 禁止 1: 使能
4	NACKEN	R	在智能卡功能下, 使能出现校验错误时传输 NACK (NACK Transmit Enable During Parity Error in Smartcard Function) 0: 不发送 NACK 1: 发送 NACK
5	SMEN	R	使能智能卡功能 (Smartcard Function Enable) 0: 禁止 1: 使能
31:6	保留		

17.6.10 保护时间设置寄存器(USART_GTS)

偏移地址: 0x24

复位值: 0x0000 0000

位/域	名称	R/W	描述
7:0	GTS	R/W	设置保护时间值 (Guard Time Value Setup) 在发送数据完成后, 需等待保护时间才将 TXCF 置位; 时间单位是波特时钟; 可应用于智能卡模式;

位/域	名称	R/W	描述
31:8			保留

17.6.11 预分频寄存器 (USART_PSC)

偏移地址: 0x28

复位值: 0x0000 0000

位/域	名称	R/W	描述
7:0	PSC	R/W	设置预分频系数 (Prescaler Factor Setup) 对系统时钟进行分频提供时钟; 在不同的工作模式下, PSC 的有效位存在差异, 具体如下: 在红外低功耗模式下: PSC[7:0]有效。 00000000: 保留 00000001: 1 分频 00000010: 2 分频 11111111: 255 分频 在智能卡模式下: PSC[7:5]无效, PSC[4:0]有效 00000: 保留 00001: 2 分频 00010: 4 分频 00011: 6 分频 11111: 62 分频
31:8			保留

17.6.12 切换寄存器(USART_SW)

偏移地址: 0x2C

复位值: 0x0000 0000

位/域	名称	R/W	描述
0	SW	R/W	打开 USART (Open USART) 0: 关闭 USART 1: 打开 USART
31:1			保留

注: 该寄存器仅适用于 USART2、USART3

17.6.13 I/O 切换寄存器(USART_IOSW)

偏移地址: 0x30

复位值: 0x0000 0000

位/域	名称	R/W	描述
0	SW	R/W	打开 USART IO 端口 (Open USART IO Port) 0: 关闭 USART IO 端口 1: 打开 USART IO 端口
31:1			保留

注: 该寄存器仅适用于 USART3

18 内部集成电路接口（I2C）

18.1 术语全称、缩写描述

表格 47 术语全称、缩写描述

中文全称	英文全称	英文缩写
串行数据线	Serial Data	SDA
串行时钟线	Serial Clock	SCL
时钟	Clock	CLK
否认应答	Negative Acknowledgement	NACK

18.2 简介

I2C 是一种短距离总线通信协议，物理实现上，I2C 总线由两根信号线（SDA 与 SCL）和一个地线组成，两根信号线为双向传输的。

- 两根信号线，SCL 时钟线、SDA 数据线。由 SCL 为 SDA 提供时序，SDA 串行发送/接收数据
- SCL、SDA 这两根信号线均为双向
- 两个系统使用 I2C 总线通信时共地

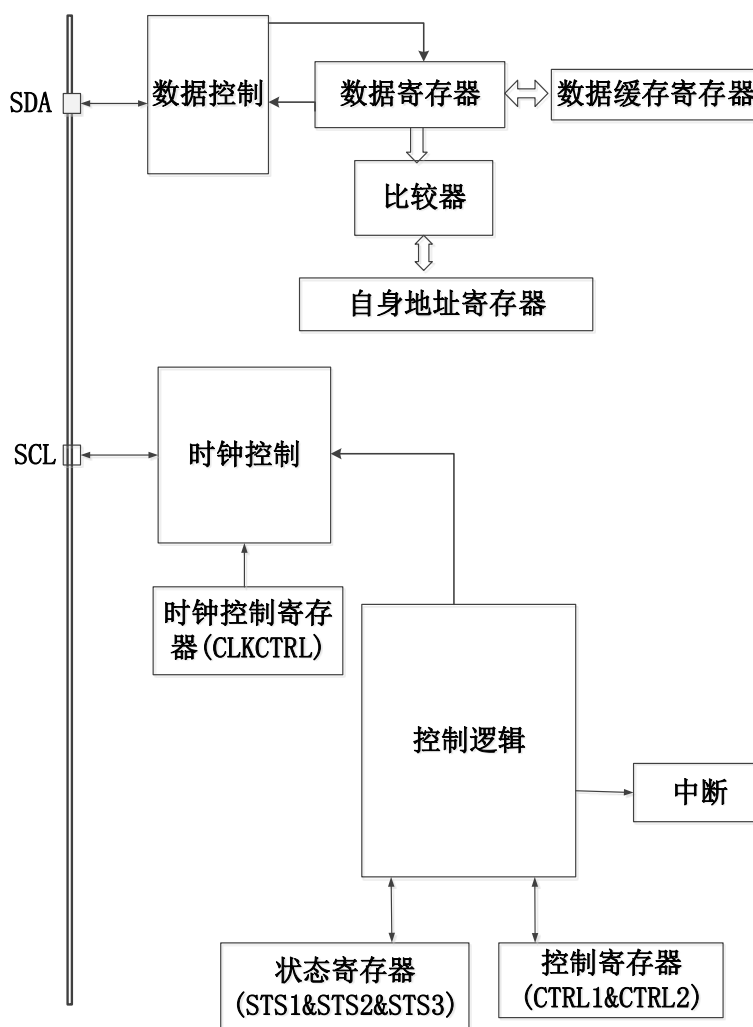
18.3 主要特征

- （1）多主机功能
- （2）主机可产生时钟、起始位和停止位
- （3）从机功能
 - 可编程的 I2C 地址检测
 - 检测停止位
- （4）7 位和 10 位寻址模式
- （5）响应广播
- （6）两种通信速度
 - 标准模式
 - 快速模式
- （7）可编程的时钟延长
- （8）状态标志
 - 发送器/接收器模式标志
 - 字节发送结束标志
 - 总线忙标志

- (9) 错误标志
 - 仲裁丢失
 - 应答错误
 - 检测到错误的起始位或停止位
- (10) 中断源
 - 地址/数据通信成功
 - 错误中断
 - 唤醒中断
- (11) 唤醒功能
 - 从模式下检测到的地址匹配可以将 MCU 从低功耗模式唤醒

18.4 结构框图

图 60 I2C 功能结构图



接口可配置为以下模式：

- 从机发送
- 从机接收

- 主机发送
- 主机接收

当 I2C 接口初始状态下，工作模式为从机模式。当 I2C 接口发送起始信号后，将自动从从机模式转换为主机模式。

18.5 功能描述

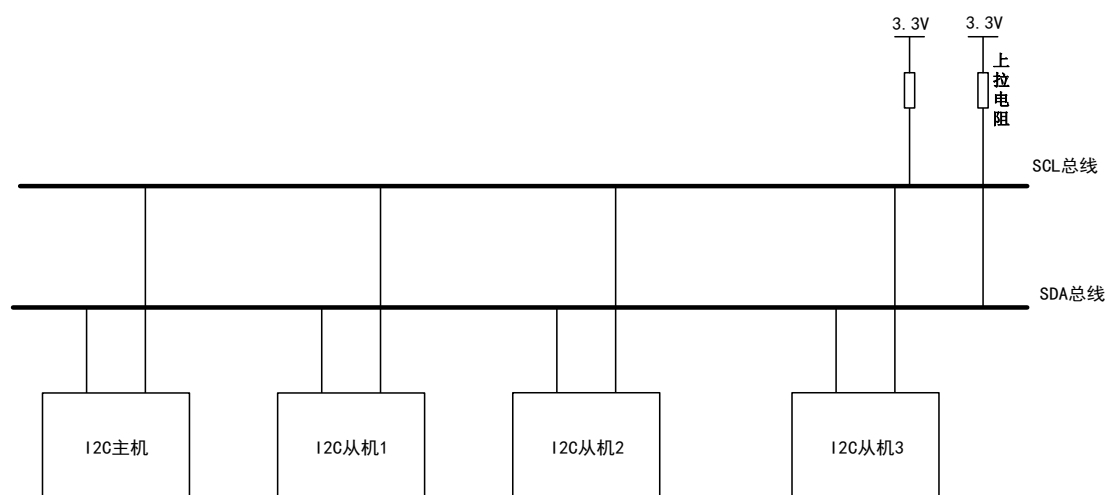
表格 48 I2C 总线专有名词说明

专有名词	说明
发送器	发送数据到总线的设备
接收器	从总线接收数据的设备
主机	初始化数据传输，产生时钟信号和结束数据传输的设备
从机	由主机寻址的设备
多主	不破坏信息的前提下同时控制总线的多个主机
同步	同步两个或更多设备之间的时钟信号的过程
仲裁	如果超过一个主机同时尝试控制总线时，只有一个主机可控制，且控制的主机信息不被破坏

18.5.1 I2C 物理层

I2C 通讯设备之间的常用连接方式如下图：

图 61 常见 I2C 通信连接图



物理层特点：

- (1) 支持多设备的总线（多个设备共用的信号线），在 I2C 通信总线中，可连接多个通信主机与通信从机。
- (2) 一个 I2C 总线只使用两条总线线路，一条双向串行数据线（SDA），一条串行时钟线（SCL）。数据线用于传输数据，时钟线用于数据收发同步。

- (3) 每一个连接在总线上的设备都具有独立的地址（七位或十位），主机根据设备地址寻址访问从设备。
- (4) 总线需要接上拉电阻到电源，I2C 总线空闲状态下，输出为高阻态，所有设备空闲时，都输出高阻态，上拉电阻把总线拉成高电平。
- (5) 两种通信模式：标准模式（高达 100KHz） 快速模式（高达 400KHz）。
- (6) 多主机同时使用总线时，防止数据冲突，采取总线仲裁方式决定哪个设备占用总线。
- (7) 可编程建立和保持时间，可对 I2C 中 SCL 的高电平时间与低电平时间进行编程。

18.5.2 I2C 协议层

协议层特点

- (1) 数据以帧的形式传输，每一帧中由 1 个字节(8 位)组成。
- (2) 在 SCL 的上升沿阶段,SDA 需要保持稳定,SDA 在 SCL 为低期间作出改变。
- (3) 除了数据帧，I2C 总线还有起始信号,停止信号,应答信号。
 - 起始位：在 SCL 为稳定的高电平期间，SDA 的一个下降沿启动传输。
 - 停止位：在 SCL 为稳定的高电平期间，SDA 的一个上升沿停止传输。
 - 应答位：用于表示一个字节传输成功。总线发送器(无论主机还是从机),在发送 8 个位的数据后，SDA 将释放(由输出变为输入),在第九个时钟脉冲期间，接收器将 SDA 拉低，来应答接收到了数据。

I2C 通信读写过程

图 62 主机写数据到从机

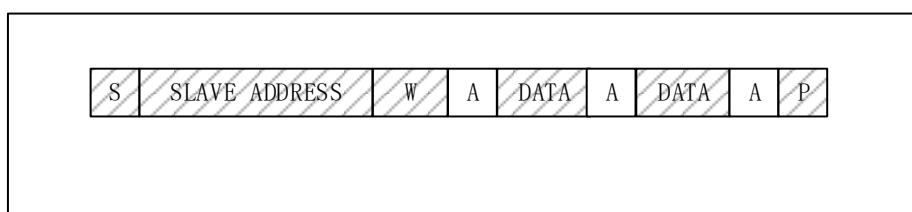
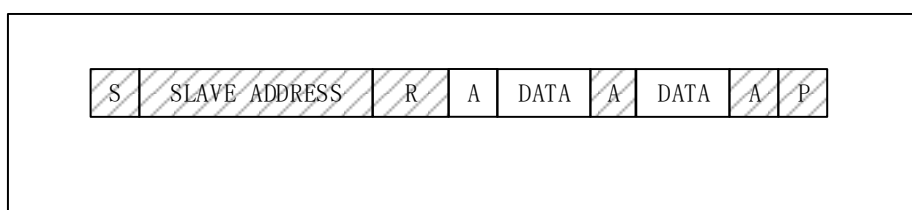


图 63 主机由从机读取数据



备注:

- (1) :此数据由主机传输到从机
- (2) **S**:起始信号
- (3) **SLAVE ADDRESS**:从机地址
- (4) :此数据由从机传输到主机
- (5) **R/W**:传输方向选择位
- (6) **1** 为读取
- (7) **0** 为写入
- (8) **P**: 停止信号

起始信号产生后，所有从机都将等待主机发送的从机地址信号，I2C 总线中，每个设备的地址都是唯一的，当地址信号与设备地址匹配后，从机将被选中，没被选中的从机将忽略以后的数据信号。

主机方向为写数据时

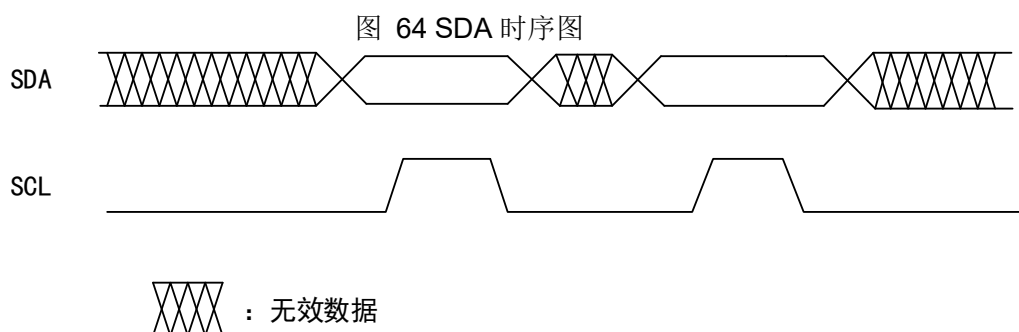
广播完地址后，接收到应答信号，主机向从机发传输数据，数据长度为一个字节，主机每次发完一个字节数据后，都需等待从机发送的应答信号，当传输的所有字节完成后，主机向从机发送一个停止信号（**STOP**），表示为传输完成。

主机方向为读数据时

广播完地址后，接收到应答信号，从机开始向主机传输数据，数据包的大小为 8 位，从机每发送完一个字节数据,都要等待主机的应答信号，当主机想停止接收数据时，需要向从机返回一个非应答信号，则从机自动停止数据传输。

18.5.3 数据有效性

数据发送过程中，时钟信号 **SCL** 高电平期间，**SDA** 线上数据必须稳定，只有当 **SCL** 在低电平期间 **SDA** 的电平状态才能发生改变，每个数据比特传输都需要一个时钟脉冲。



18.5.4 起始和停止信号

所有数据传输都必定有起始信号（START）和停止信号（STOP）。

图 65 START 信号定义为：SCL 为高电平时，SDA 由高电平向低电平转换

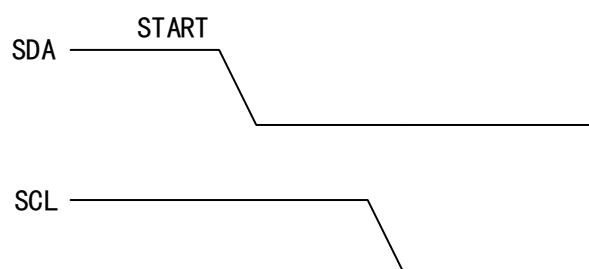
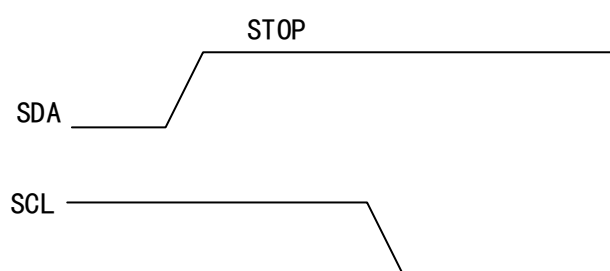


图 66 STOP 信号定义为：SCL 为高电平时，SDA 由低电平向高电平转换



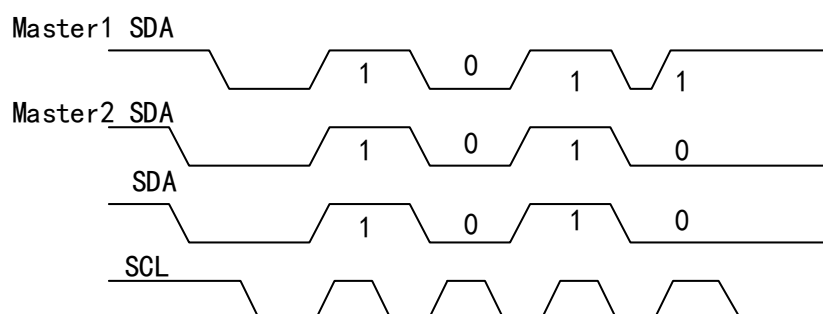
18.5.5 仲裁

仲裁是为了解决多主机情况下的总线控制冲突。仲裁过程在主机发生，与从机无关。

只有在总线空闲时，主机才可以启动传输。两个主机可能在 START 信号的最短保持时间内在总线上产生一个有效的 START 信号。这种情况需要仲裁决定哪个主机完成传输。

仲裁是按位来进行的，在每一位仲裁期间，当 SCL 为高，每个主机都会检查 SDA 电平是否和自己发送的相同，仲裁过程需要持续很多位。理论上，如果两个主机传输的内容完全相同，那他们能够成功传输而不发生仲裁失败。如果一个主机发送高电平，但是检测到 SDA 为低电平，则发生仲裁失败错误，关闭自身 SDA 输出，另一个主机完成自身传输。

图 67 SDA 时序图



注：Master1 仲裁失败

18.5.6 错误标志位

表格 49 I2C 通信存在以下几种错误标志位

错误标志位	错误标志位说明
应答错误标志位(AEF)	没有收到应答
总线错误标志位(BEF)	检测到一个外部的停止或起始条件
仲裁丢失标志位(ALF)	接口检测到仲裁丢失
过载/欠载错误标志位(OUF)	从模式下, 接收数据未读出, 下一个数据已经到达, 发生过载错误。发送数据时钟已经到达, 数据仍未写入 DATA 寄存器, 发生欠载错误。

18.5.7 I2C 中断

表格 50 I2C 中断请求

中断事件	事件标志位	中断控制位
发送起始位完成	SBTCF	EVTIE
发送完成/地址匹配地址信号	ADDRF	
10 位地址头段发送完成	ADDR10F	
接收到停止信号	SBDF	
数据字节传输完成	BTCF	
从停机模式唤醒	WFHF	EVTIE
接收缓冲器非空	RXBNEF	EVTIE 和 BUFIE
发送缓冲区空	TXBEF	
总线错误	BEF	ERRIE
仲裁丢失	ALF	
应答失败	AEF	
过载/欠载	OUF	

18.6 寄存器地址映射

表格 51 寄存器地址映射

寄存器名	描述	偏移地址
I2C_CTRL1	控制寄存器 1	0x00
I2C_CTRL2	控制寄存器 2	0x04
I2C_CLKFREQ	时钟频率寄存器	0x08
I2C_ADDR0	从机地址寄存器 0	0x0C
I2C_ADDR1	从机地址寄存器 1	0x10

寄存器名	描述	偏移地址
I2C_DATA	数据寄存器	0x18
I2C_STS1	状态寄存器 1	0x1C
I2C_STS2	状态寄存器 2	0x20
I2C_STS3	状态寄存器 3	0x24
I2C_INTCTRL	中断控制寄存器	0x28
I2C_CLKCTRL1	主机时钟控制寄存器 1	0x2C
I2C_CLKCTRL2	主机时钟控制寄存器 2	0x30
I2C_MRT	上升时间寄存器	0x34

18.7 寄存器功能描述

18.7.1 控制寄存器 1 (I2C_CTRL1)

偏移地址：0x00

复位值：0x0000 0000

位/域	名称	R/W	描述
0	I2CEN	R/W	使能 I2C (I2C Enable) 0: 禁止 1: 使能
5:1	保留		
6	BCEN	R/W	使能从机响应广播 (Slave Responds Broadcast Enable) 0: 禁止 1: 使能 注意：广播地址是 0x00
7	STRDIS	R/W	禁止从机模式时钟延长时间 (Slave Mode Clock Stretching Disable) 0: 使能 1: 禁止 在从机模式下允许延长时钟低电平时间可避免发生过载和欠载错误。
31:8	保留		

18.7.2 控制寄存器 2 (I2C_CTRL2)

偏移地址：0x04

复位值：0x0000 0000

位/域	名称	R/W	描述
0	START	R/W	发送起始位 (Start Bit Transfer) 可软件置 1、清 0，当发送起始位或 I2CEN=0 时，由硬件清 0。 0: 不发送 1: 发送

位/域	名称	R/W	描述
1	STOP	R/W	发送停止位（Stop Bit Transfer） 可软件置 1、清 0；当发送停止位时，由硬件清 0；当检测到超时错误时，由硬件置 1。 0：不发送 1：发送
2	ACKEN	R/W	发送应答使能（Acknowledge Transfer Enable） 可软件置 1、清 0；当 I2CEN=0 时，由硬件清除。 0：不发送 1：发送
3	ACKPOS	R/W	配置接收数据应答位置（Acknowledge Position Configure） 可软件置 1、清 0；当 I2CEN=0 时，由硬件清除。 0：接收当前字节时是否发送 NACK/ACK 1：接收下一个字节时是否发送 NACK/ACK
6:4	保留		
7	SWRST	R/W	软件配置 I2C 处于软件复位状态（Software Configure I2C under Reset State） 0：未复位 1：复位，在复位 I2C 前应确保 I2C 引脚被释放、总线是空闲状态。
31:8	保留		

18.7.3 时钟频率寄存器（I2C_CLKFREQ）

偏移地址：0x08

复位值：0x0000 0000

位/域	名称	R/W	描述
5:0	FREQ	R/W	配置 I2C 时钟频率（I2C Clock Frequency Configure） 该时钟频率是指 I2C 模块的时钟，即从 APB 总线输入的时钟。 000000：禁用 000001：1MHz 000010：2MHz ... 011000：24MHz 110000：48MHz 其他：禁用 I2C 总线时序要求最小的外设时钟频率：标准模式为 1MHz,快速模式为 4MHz。
31:6	保留		

18.7.4 从机地址寄存器 0（I2C_ADDR0）

偏移地址：0x0C

复位值：0x0000 0000

位/域	名称	R/W	描述
0	ADDR[0]	R/W	设置从机地址（Slave Address Setup） 地址模式为 7 位时，该位无效；地址模式为 10 位时，该位是地址的第 0 位。

位/域	名称	R/W	描述
7:1	ADDR[7:1]	R/W	设置从机地址 (Slave Address Setup) 从机地址的第 7:1 位
31:8	保留		

18.7.5 从机地址寄存器 1 (I2C_ADDR1)

偏移地址: 0x10

复位值: 0x0000 0000

位/域	名称	R/W	描述
0	保留		
2:1	ADDR[9:8]	R/W	设置从机地址 (Slave Address Setup) 地址模式为 7 位时, 该位无效; 地址模式为 10 位时, 该位是地址的第 9:8 位。
5:3	保留		
6	ADDRCFG	R/W	配置地址模式 (Address Mode Configure) 该位由软件置 1。
7	ADDRMODE	R/W	配置从机地址模式 (Slave Address Mode Configure) 0: 7 位地址模式 1: 10 位地址模式
31:8	保留		

18.7.6 数据寄存器 (I2C_DATA)

偏移地址: 0x18

复位值: 0x0000 0000

位/域	名称	R/W	描述
7:0	DATA	R/W	数据寄存器 (Data Register) 在 I2C 发送模式下, 将要发送的数据写到这个寄存器; 在 I2C 接收模式下, 从这个寄存器读取接收到的数据。
31:8	保留		

18.7.7 状态寄存器 1 (I2C_STS1)

偏移地址: 0x1C

复位值: 0x0000 0000

位/域	名称	R/W	描述
0	SBTCF	R	发送起始位完成标志 (Start Bit Sent Finished Flag) 0: 未发送 1: 已发送 发出起始位时, 由硬件置 1; 软件先读 STS1 寄存器、再写 DATA 寄存器可清除该位; 当 I2CEN=0 时由硬件清 0。
1	ADDRF	R	地址发送完成/接收匹配标志 (Address Transfer Complete /Receive Match Flag) 从机模式是否接收到匹配地址: 0: 未接收到 1: 已接收 主机模式地址发送是否完成:

位/域	名称	R/W	描述
			0: 未完成 1: 已完成 该位由硬件置 1; 软件先读 STS1 寄存器、再读 STS3 寄存器可清除该位; 当 I2CEN=0 时由硬件清 0。
2	BTCF	R	完成数据字节传输标志 (Byte Transfer Complete Flag) 0: 未完成 1: 已完成 在接收数据时, 如果未读取 DATA 寄存器中收到的数据, 此时又收到一个新的数据时, 由硬件置 1; 发送数据时, DATA 寄存器为空的情况下, 将要发送移位寄存器中的数据时, 由硬件置 1。 软件先读 STS1 寄存器、再对 DATA 寄存器执行读或写操作可清除该位; 在传输中发送一个起始位、停止位, 或当 I2CEN=0 时由硬件清 0。
3	ADDR10F	R	主机已发送 10 位地址的地址头标志 (10-Bit Address Header Sent Flag) 0: 未发送 1: 已发送 该位由硬件置 1; 软件先读 STS1 寄存器、再写 DATA 寄存器可清除该位; I2CEN=0 时由硬件清 0。
4	SBDF	R	停止位检测标志 (Stop Bit Detection Flag) 0: 未检测到 1: 检测到 软件读取 STS1 寄存器后、对 CTRL2 寄存器进行写操作可清除该位; 当 I2CEN=0 时由硬件清 0。
5	保留		
6	RXBNEF	R	接收缓冲器不为空标志 (Receive Buffer Not Empty Flag) 0: 接收缓冲器为空 1: 接收缓冲器不为空 当 DATA 寄存器有数据时, 由硬件置 1; 软件读写 DATA 寄存器可清除该位; 当 I2CEN=0 时由硬件清 0。
7	TXBEF	R	发送缓冲器为空标志 (Transmit Buffer Empty Flag) 0: 发送缓冲器不为空 1: 发送缓冲器为空 DATA 寄存器的内容为空时由硬件置 1; 软件写第 1 个数据到 DATA 寄存器时, 会立刻将数据搬移到移位寄存器中, 此时 DATA 寄存器的数据为空, 无法清除该位; 软件写数据到 DATA 寄存器可清除该位; 发送起始位、停止位, 或当 I2CEN=0 时由硬件清 0。
31:8	保留		

18.7.8 状态寄存器 2 (I2C_STS2)

偏移地址: 0x20

复位值: 0x0000 0000

位/域	名称	R/W	描述
0	BEF	RC_W0	总线错误标志 (Bus Error Flag) 0: 未发生总线错误

位/域	名称	R/W	描述
			1: 发生总线错误 总线错误是指起始位、停止位异常；检测到错误时由硬件置 1；软件写 0 可清除该位；I2CEN=0 时由硬件清 0。
1	ALF	RC_W0	主模式下的仲裁丢失标志（Master Mode Arbitration Lost Flag） 0: 未发生仲裁丢失 1: 发生仲裁丢失，I2C 接口自动切换回从模式 “主模式下的仲裁丢失”是指该主机失去对总线的控制；该位由硬件置 1；软件写 0 可清除该位；I2CEN=0 时由硬件清 0。
2	AEF	RC_W0	应答错误标志（Acknowledge Error Flag） 0: 未发生应答错误 1: 发生应答错误 由硬件置 1；软件写 0 可清除该位；I2CEN=0 时由硬件清 0。
3	OUF	RC_W0	发生过载或欠载标志（Overrun/Underrun Flag） 0: 未发生 1: 发生 STRDIS=1、且满足以下条件之一时由硬件置 1： （1）从机接收模式下，DATA 寄存器中的数据未被读出时，又收到新的数据（该数据会丢失），此时发生过载； （2）从机发送模式中，DATA 寄存器没有写入数据，依然要发送数据（相同的数据会发送 2 次），此时发生欠载。 软件写 0 可清除该位；I2CEN=0 时由硬件清 0。
4	保留		
5	WFHF	RC_W0	从停机模式唤醒标志（Halt Mode Wakeup Flag） 0: 没有从停机模式唤醒 1: 从停机模式唤醒 软件写 0 可清除该位；I2CEN=0 时由硬件清 0。
31:6	保留		

18.7.9 状态寄存器 3（I2C_STS3）

偏移地址：0x24

复位值：0x0000 0000

位/域	名称	R/W	描述
0	MMF	R	主从模式标志（Master Slave Mode Flag） 0: 从机模式 1: 主机模式 配置 I2C 为主模式时，由硬件置 1； 以下条件之一硬件清 0： （1）产生停止位 （2）丢失总线仲裁 （3）I2CEN=0
1	BUSYF	R	总线忙碌标志（Bus Busy Flag） 0: 总线空闲（无通信） 1: 总线忙（正在通信） SDA 或 SCL 为低电平时，由硬件置 1；产生停止位后，硬件清 0。
2	RWMF	R	发送器模式/接收器模式标志（Transmitter / Receiver Mode Flag）

位/域	名称	R/W	描述
			0: 设备是接收器模式 (读) 1: 设备是发送器模式 (写) 依据 R/W 位决定位的数值; 满足以下条件之一由硬件清 0: (1) 产生停止位 (2) 产生重复的起始位 (3) 总线仲裁丢失 (4) I2CEN=0
3	保留		
4	RBF	R	从模式接收到广播地址 (0x00) 标志 (Slave Mode Received General Call Address Flag) 0: 未收到广播地址 1: 收到广播地址 由硬件置 1, 满足以下条件之一由硬件清 0: (1) 产生停止位 (2) 产生重复的起始位 (3) I2CEN=0
31:5	保留		

18.7.10 中断控制寄存器 (I2C_INTCTRL)

偏移地址: 0x28

复位值: 0x0000 0000

位/域	名称	R/W	描述
0	ERRIE	R/W	使能出错中断 (Error Interrupt Enable) 0: 禁止 1: 使能以下任何状态寄存器中的位置 1 时, 将产生该中断: OUF、AEF、ALF、BEF
1	EVTIE	R/W	使能事件中断 (Event Interrupt Enable) 0: 禁止 1: 使能, 以下任何状态寄存器中的位置 1 时, 将产生该中断: SBTCF、ADDRF、ADDR10F、SBDF、BTCF、WFHF
2	BUFIE	R/W	使能缓冲器中断 (Buffer Interrupt Enable) 0: 禁止 1: 使能, 以下任何状态寄存器中的位置 1 时, 将产生该中断: TXBEF、RXBNEF
31:3	保留		

18.7.11 主机时钟控制寄存器 1 (I2C_CLKCTRL1)

偏移地址: 0x2C

复位值: 0x0000 0000

位/域	名称	R/W	描述
7:0	CLKCTRL[7:0]	R/W	设置主模式下快速/标准模式的时钟 (Clock Setup in Fast/Standard Master Mode) 这些位为时钟控制器低 8 位。 在 I2C 标准模式下:

位/域	名称	R/W	描述
			$T_{high}=CLKCTRL \times T_{CK}$ $T_{low}=CLKCTRL \times T_{CK}$ I2C 快速模式中: 当 FMDC=0 时: $T_{high}=CLKCTRL \times T_{CK}$ $T_{low}=2 \times CLKCTRL \times T_{CK}$ 当 FMDC=1 时: $T_{high}=9 \times CLKCTRL \times T_{CK}$ $T_{low}=16 \times CLKCTRL \times T_{CK}$ 注: $t_{CK}=1/f_{CK}$, f_{CK} 是由时钟控制寄存器配置的外设输入时钟
31:8	保留		

18.7.12 主机时钟控制寄存器 2 (I2C_CLKCTRL2)

偏移地址: 0x30

复位值: 0x0000 0000

位/域	名称	R/W	描述
3:0	CLKCTRL [11:8]	R/W	设置主模式下快速/标准模式的时钟 (Clock Setup in Fast/Standard Master Mode) 这些位为时钟控制器高 4 位。 在 I2C 标准模式下: $T_{high}=CLKCTRL \times T_{CK}$ $T_{low}=CLKCTRL \times T_{CK}$ I2C 快速模式中: 当 FMDC=0 时: $T_{high}=CLKCTRL \times T_{CK}$ $T_{low}=2 \times CLKCTRL \times T_{CK}$ 当 FMDC=1 时: $T_{high}=9 \times CLKCTRL \times T_{CK}$ $T_{low}=16 \times CLKCTRL \times T_{CK}$ 注: $t_{CK}=1/f_{CK}$, f_{CK} 是由时钟控制寄存器配置的外设输入时钟
5:4	保留		
6	FMDC	R/W	配置快速模式下的占空比 (Fast Mode Duty Cycle Configure) 此处定义占空比= t_{low}/t_{high} 0: SCLK 占空比 1/3 1: SCLK 占空比 9/25
7	FASTMODE	R/W	配置主模式速度 (Master Mode Speed Configure) 0: 标准模式 1: 快速模式
31:8	保留		

18.7.13 上升时间寄存器 (I2C_MRT)

偏移地址: 0x34

复位值: 0x0000 0002

位/域	名称	R/W	描述
5:0	MRT	R/W	主模式下快速/标准模式的最大上升时间 (Master Mode Maximum Rise Time in Fast/Standard Mode) 时间单位是 T_{CK} , MRT 为 SCL 最大上升时间单位加 1。

位/域	名称	R/W	描述
31:6			保留

19 模数转换器（ADC）

19.1 简介

12 位精度的 ADC，可提供 8 个多功能的外部输入通道和 1 个内部通道，ADC 除支持单端模式外，还支持差分输入模式，但是通道 AIN8 只支持单端输入模式。A/D 转换模式有单次、连续、带缓冲连续、单次扫描和连续扫描。ADC 转换结果可以左对齐或右对齐存储在数据寄存器中。

19.2 主要特征

- (1) ADC 供电要求：2.4V 到 5.5V
- (2) ADC 输入范围： $V_{SS} \leq V_{IN} \leq V_{DD}$
- (3) 转换模式
 - 单次转换模式
 - 连续转换模式和带缓冲的连续转换模式
 - 单次扫描模式
 - 连续扫描模式
- (4) 通道类别
 - 外部 GPIO 输入通道
 - 内部输入通道
- (5) 高性能
 - 偏移校准
 - 可编程的预分频
 - 数据对齐
- (6) 中断
 - 转换结束中断
 - 模拟看门狗中断
- (7) 触发方式
 - 外部引脚信号触发
 - 片内定时器产生的内部信号触发
- (8) 模拟放大（必须有 VREF 引脚）

19.3 ADC 功能描述

19.3.1 ADC 引脚

表格 52ADC 引脚

名称	说明	信号类型
VDD	供电电源，ADC 电压的正极，VDD	输入，供电电源
VSS	电源地，VSS	输入，电源地
VREF+	ADC 参考电压正极，连接到 VDD 端	输入，模拟参考供电电源
VREF-	ADC 参考电压负极，连接到 VSS 端	输入，模拟参考电源地
AIN[8:0]	9 个模拟输入通道	模拟输入信号
ADC_ETR	外部触发信号	数字输入信号

19.3.2 开关控制

第一次进行 ADC 转换时要对 ADCON 位置 1 两次，第一次 ADC 从低功耗模式唤醒，第二次启动 ADC 转换。ADC 转换后，它仍保持上电状态，此时每次置位 ADCON 位会启动一次的转换。如果短时内不需要 ADC 转换，建议清零 ADCON 将 ADC 模块切换到低功耗模式。

19.3.3 ADC 转换模式

19.3.3.1 单次转换模式

该模式对单个通道而言，只对此通道进行一次转换。通过配置 ADC_CSTS 寄存器的 CHSEL 位选择要转换的通道。

通过配置 ADC_CTRL1 寄存器的 CCM 位为 0 时，ADC 设置为单次转换模式；配置 ADC_CTRL 寄存器的 ADCON 位置 1 开启 ADC 转换。

每个通道转换结束后，转换数据将存储到 ADC_DATA 寄存器，CCF 位置 1，若 CCIE 位置 1，则产生中断。

19.3.3.2 连续转换模式和带缓冲的连续转换模式

该模式对单通道而言，只对此通道进行连续转换。

通过配置 ADC_CTRL1 寄存器的 CCM 位置 1 时，ADC 设置为连续转换模式；配置 ADC_CTRL 寄存器的 ADCON 位置 1 开启 ADC 转换。

- 若配置 ADC_CTRL3 寄存器的 DBEN 位置 1，使能缓冲功能，转换数据将存放到 ADC_DATABUF 缓冲寄存器，当缓冲寄存器被填满后，CCF 位置 1，若 CCIE 位置 1，则产生一个中断，然后开始新的转换。如果数据缓冲寄存器在被读之前被覆盖，ADC_CTRL3 寄存器的 OVRF 位将置 1。
- 若配置 ADC_CTRL3 寄存器的 DBEN 位为 0，禁止缓冲功能，转换数据将存储到 ADC_DATA 寄存器，CCF 位置 1，若 CCIE 位置 1，则产生一次中断，然后开始新的转换。

19.3.3.3 单次扫描模式

该模式用来转换一组模拟通道，从 AIN0 到 AINn，“n”通过配置 ADC_CSTS 寄存器的 CHSEL 位来选择。

通过配置 ADC_CTRL2 寄存器的 SMEN 位置 1 使能扫描模式，配置 ADC_CTRL1 寄存器的 CCM 位为 0 时，ADC 设置为单次转换模式，最后配置 ADC_CTRL 寄存器的 ADCON 位置 1 开启 ADC 转换。

单次扫描模式转换从 AIN0 通道开始，转换数据将存放到 ADC_DATABUF 缓冲寄存器，当最后一个通道转换完成后，CCF 位置 1，若 CCIE 位置 1，则产生一个中断。如果数据缓冲寄存器在被读之前被覆盖，ADC_CTRL3 寄存器的 OVRF 位将置 1。

19.3.3.4 连续扫描模式

该模式用来对一组模拟通道进行连续转换，模拟通道组从 AIN0 到 AINn，“n”通过配置 ADC_CSTS 寄存器的 CHSEL 位来选择。

通过配置 ADC_CTRL2 寄存器的 SMEN 位置 1 使能扫描模式，配置 ADC_CTRL1 寄存器的 CCM 位置 1 时，ADC 设置为连续转换模式，最后配置 ADC_CTRL 寄存器的 ADCON 位置 1 开启 ADC 转换。

连续扫描模式在内一次的最后一个通道转换完成时，一次新的扫描转换自动从 AIN0 通道开始。如果数据缓冲寄存器在被读之前被覆盖，ADC_CTRL3 寄存器的 OVRF 位将置 1。

19.3.4 ADC 通道分类

19.3.4.1 GPIO 引脚引入的输入通道

8 个模拟通道：AIN0~AIN7

8 个差分通道：VAIP0~VAIP3 和 VAIN0~VAIN3

19.3.4.2 内部输入通道

1 个内部通道来自片内的 VREF_BUFFER：AIN8

19.3.5 ADC 差分功能

ADC 差分输入只支持单次模式，连续模式和带缓存的连续模式，在 ADC 使能前配置 ADC_CTRL4 寄存器的 DFS 位置 1 选择差分输入，配置 ADC_CSTS 寄存器的 CHSEL 位选择差分输入通道，其他操作和单端输入相同。ADC 差分输入模式不支持单次扫描模式和连续扫描模式。

表格 53 差分输入通道对应关系

模拟输入	引脚
VAIP0/VAIN0	PC5/PC6
VAIP1/VAIN1	PC4/PD2
VAIP2/VAIN2	PD6/PD5

模拟输入	引脚
VAIP3/VAIN3	PD3/PC3

19.3.6 外部触发

外部触发事件可通过配置 ADC_CTRL2 寄存器的 ETS 位选择。

表格 54 外部触发

触发源	ETS	触发类型
TMR1_TRGO	00	片内定时器产生的内部信号
ADC_ETR	01	外部引脚

19.3.7 模拟看门狗

模拟看门狗是用来监视对应管脚上的电压是否超出指定范围的功能，它通常使用单次转换模式和不带缓存的连续模式。

通过配置 ADC_CSTS 寄存器的 AWDIE 位置 1，启用模拟看门狗。ADC 转换后的值超出上下限限定范围时 AWDIF 位置 1 表示有模拟看门狗事件发生。电压的限定范围是由 ADC_AWDHT1、ADC_AWDHT0、ADC_AWDLT1、ADC_AWDLT0 这 4 个寄存器确定的。

当有多个通道需要加模拟看门狗时要用到扫描模式，使用 ADC_AWDEN1 和 ADC_AWDEN0 寄存器的对应位置位选定相应的通道为看门狗通道。若通道出现看门狗事件，则相应 ADC_AWDS1 和 ADC_AWDS0 寄存器的对应位会置 1，同时置位 AWDIF 标志位。如果 AWDIE 的中断使能位为 1，会在一个扫描序列结束时产生一个中断，中断子程序中必须清零 AWDISx 和 AWDIF 位。

如需使用带缓存的连续模式，选定的通道的方法与扫描模式相同。

为了减少看门狗中断后的等待时间，建议模拟看门狗通道放在转换序列的最后一个。

19.3.8 数据寄存器

数据对齐方式为左对齐或右对齐，配置寄存器 ADC_CFG1 的 DALIGCFG 位决定，DALIGCFG 为 0 右对齐，DALIGCFG 为 1 左对齐。数据寄存器读取顺序由数据对齐方式决定，为了得到正确的结果：

- 在左对齐模式下，先读高位字节寄存器(ADC_DATA1)，再读低位字节寄存器(ADC_DATA0)。
- 在右对齐模式下，先读低位字节寄存器(ADC_DATA0)，再读高位字节寄存器(ADC_DATA1)。

19.3.9 中断

表格 55 ADC 中断

中断事件	事件标志	使能控制
转换结束	CCF	CCIE

中断事件	事件标志	使能控制
模拟看门狗	AWDF	AWDIE

19.4 寄存器地址映射

表格 56 寄存器地址映射

寄存器名	描述	偏移地址
ADC_DATABUFxH	ADC 高位数据缓冲区寄存器 x	0x00+0x08*x
ADC_DATABUFxL	ADC 低位数据缓冲区寄存器 x	0x04+0x08*x
ADC_CSTS	ADC 控制状态寄存器	0x80
ADC_CTRL1	ADC 控制寄存器 1	0x84
ADC_CTRL2	ADC 控制寄存器 2	0x88
ADC_CTRL3	ADC 控制寄存器 3	0x8C
ADC_DATA1	ADC 数据寄存器 1	0x90
ADC_DATA0	ADC 数据寄存器 0	0x94
ADC_STD1	ADC 施密特触发器禁止寄存器 1	0x98
ADC_STD0	ADC 施密特触发器禁止寄存器 0	0x9C
ADC_AWDHT1	ADC 模拟看门狗高阈值寄存器 1	0xA0
ADC_AWDHT0	ADC 模拟看门狗高阈值寄存器 0	0xA4
ADC_AWDLT1	ADC 模拟看门狗低阈值寄存器 1	0xA8
ADC_AWDLT0	ADC 模拟看门狗低阈值寄存器 0	0xAC
ADC_AWDS1	ADC 模拟看门狗状态寄存器 1	0xB0
ADC_AWDS0	ADC 模拟看门狗状态寄存器 0	0xB4
ADC_AWDEN1	ADC 模拟看门狗使能寄存器 1	0xB8
ADC_AWDEN0	ADC 模拟看门狗使能寄存器 0	0xBC
ADC_CTRL4	ADC 控制寄存器 4	0xC0
ADC_OFFSET	ADC 偏移寄存器	0xC4

19.5 寄存器功能描述

19.5.1 ADC 高位数据缓冲区寄存器 x (ADC_DATABUFxH) (x=0..9)

偏移地址: 0x00+0x08*x

复位值: 0x0000 0000

位/域	名称	R/W	描述
7:0	DATA	R	ADC 转换后的高位数据 (ADC Conversion High Data) 这些位只读。其包含转换结果的高位部分, 仅用于带缓冲的连续模式和扫描模式。

位/域	名称	R/W	描述
31:8			保留

19.5.2 ADC 低位数据缓冲区寄存器 x (ADC_DATABUFxL) (x=0..9)

偏移地址: 0x04+0x08*x

复位值: 0x0000 0000

位/域	名称	R/W	描述
7:0	DATA	R	ADC 转换后的低位数据 (ADC Conversion Low Data) 这些位只读。其包含转换结果的低位部分, 仅用于带缓冲的连续模式和扫描模式。
31:8			保留

19.5.3 ADC 控制状态寄存器 (ADC_CSTS)

偏移地址: 0x80

复位值: 0x0000 0000

位/域	名称	R/W	描述
3:0	CHSEL	R/W	选择转换通道 (Conversion Channel Select) 0000: 模拟通道 AIN0 0001: 模拟通道 AIN1 0111: 模拟通道 AIN7 1000: 模拟通道 AIN8 1001-1111: 保留 当 ADC_CTRL4 寄存器的 DFS 位置 1 时, ADC 工作在差分模式, 此时这些位用来选择差分输入通道: 00xx: 通道 VAIP0/通道 VAIN0 01xx: 通道 VAIP1/通道 VAIN1 10xx: 通道 VAIP2/通道 VAIN2 11xx: 通道 VAIP3/通道 VAIN3
4	AWDIE	R/W	使能模拟看门狗中断 (Analog Watchdog Interrupt Enable) 0: 禁止模拟看门狗中断 1: 使能模拟看门狗中断
5	CCIE	R/W	使能转换结束中断 (End Of Conversion Interrupt Enable) 0: 禁止转换结束中断 1: 使能转换结束中断
6	AWDF	RC_W0	发生模拟看门狗事件标志位 (Analog Watchdog Occur Flag) 0: 没有发生 1: 发生
7	CCF	R/W	转换结束标志 (End Of Conversion Flag) 0: 未完成 1: 完成
31:8			保留

19.5.4 ADC 控制寄存器 1 (ADC_CTRL1)

偏移地址: 0x84

复位值: 0x0000 0000

位/域	名称	R/W	描述
0	ADCON	R/W	使能 ADC (ADC Enable) 写此位可以把 ADC 从低功耗模式唤醒并触发一次 ADC 转换, 若此位为 0, 置 1 后将会把 ADC 从低功耗模式下唤醒, 若此位为 1, 置 1 后将开启 AD 转换 0: 禁止 ADC 转换/校准, 并进入低功耗模式 1: 使能 ADC 并开始转换
1	CCM	R/W	使能连续转换模式 (Continuous Conversion Mode Enable) 0: 单次转换模式 1: 连续转换模式
3:2	保留		
6:4	DIVSEL	R/W	选择预分频 (Prescaler Select) 000: $f_{ADC}=f_{MASTER}/2$ 001: $f_{ADC}=f_{MASTER}/3$ 010: $f_{ADC}=f_{MASTER}/4$ 011: $f_{ADC}=f_{MASTER}/6$ 100: $f_{ADC}=f_{MASTER}/8$ 101: $f_{ADC}=f_{MASTER}/10$ 110: $f_{ADC}=f_{MASTER}/12$ 111: $f_{ADC}=f_{MASTER}/18$
31:7	保留		

19.5.5 ADC 控制寄存器 2 (ADC_CTRL2)

偏移地址: 0x88

复位值: 0x0000 0000

位/域	名称	R/W	描述
0	保留		
1	SMEN	R/W	使能扫描模式 (Scan Mode Enable) 0: 禁止 1: 使能
2	保留		
3	DAM	R/W	配置数据对齐方式 (Data Alignment Mode Configure) 0: 右对齐 1: 左对齐
5:4	ETS	R/W	选择外部事件 (External Trigger Event Select) 00: 内部定时器 1 TRG 事件 01: ADC_ETR 引脚上的外部中断 10: 保留 11: 保留
6	ETEN	R/W	使能外部触发 (External Trigger Enable) 0: 禁止 1: 使能
31:7	保留		

19.5.6 ADC 控制寄存器 3 (ADC_CTRL3)

偏移地址: 0x8C

复位值: 0x0000 0000

位/域	名称	R/W	描述
5:0	保留		
6	OVRF	RC_W0	溢出标志 (Overrun Flag) 0: 无溢出产生 1: 产生数据溢出事件
7	DBEN	R/W	使能数据缓冲 (Data Buffer Enable) 当该位与 CCM 都置 1 时, 转换结果都存在 ADC_DATABUFxH 和 ADC_DATABUFxL 寄存器中。 0: 禁止 1: 使能
31:8	保留		

19.5.7 ADC 数据寄存器 1 (ADC_DATA1)

偏移地址: 0x90

复位值: 0x0000 0000

位/域	名称	R/W	描述
7:0	DATA	R	ADC 转换后的高位数据 (ADC Conversion High Data) 这些位只读。其包含转换结果的高位部分, 仅用于 ADC 处于单次或非缓冲转换模式。
31:8	保留		

19.5.8 ADC 数据寄存器 0 (ADC_DATA0)

偏移地址: 0x94

复位值: 0x0000 0000

位/域	名称	R/W	描述
7:0	DATA	R	ADC 转换后的低位数据 (ADC Conversion Low Data) 这些位只读。其包含转换结果的低位部分, 仅用于 ADC 处于单次或非缓冲转换模式。
31:8	保留		

19.5.9 ADC 施密特触发器禁止寄存器 1 (ADC_STD1)

偏移地址: 0x98

复位值: 0x0000 0000

位/域	名称	R/W	描述
7:0	STD	R/W	施密特触发器禁止高位 (Schmitt Triggers High Disable) 0: 使能施密特触发器功能 1: 禁止施密特触发器功能
31:8	保留		

19.5.10 ADC 施密特触发器禁止寄存器 0 (ADC_STD0)

偏移地址: 0x9C

复位值：0x0000 0000

位/域	名称	R/W	描述
7:0	STD	R/W	施密特触发器禁止高位 (Schmitter Triggers Low Disable) 0: 使能施密特触发器功能 1: 禁止施密特触发器功能
31:8	保留		

19.5.11 ADC 模拟看门狗高阈值寄存器 1 (ADC_AWDHT1)

偏移地址：0xA0

复位值：0x0000 00FF

位/域	名称	R/W	描述
7:0	AWDHT	R/W	模拟看门狗高阈值高位 (Analog Watchdog High Threshold High)
31:8	保留		

19.5.12 ADC 模拟看门狗高阈值寄存器 0 (ADC_AWDHT0)

偏移地址：0xA4

复位值：0x0000 000F

位/域	名称	R/W	描述
3:0	AWDHT	R/W	模拟看门狗高阈值低位 (Analog Watchdog High Threshold Low)
31:4	保留		

19.5.13 ADC 模拟看门狗低阈值寄存器 1 (ADC_AWDLT1)

偏移地址：0xA8

复位值：0x0000 0000

位/域	名称	R/W	描述
7:0	AWDLT	R/W	模拟看门狗低阈值高位 (Analog Watchdog Low Threshold High)
31:8	保留		

19.5.14 ADC 模拟看门狗低阈值寄存器 0 (ADC_AWDLT0)

偏移地址：0xAC

复位值：0x0000 0000

位/域	名称	R/W	描述
3:0	AWDLT	R/W	模拟看门狗低阈值低位 (Analog Watchdog Low Threshold Low)
31:4	保留		

19.5.15 ADC 模拟看门狗状态寄存器 1 (ADC_AWDS1)

偏移地址：0xB0

复位值：0x0000 0000

位/域	名称	R/W	描述
1:0	AWDS[9:8]	RC_W0	发生模拟看门狗事件标志高位（Analog Watchdog Occur Flag High） 该位由硬件置 1，软件清 0。该寄存器用于带缓冲的连续转换模式和扫描模式。 0：没有发生 1：发生
31:2	保留		

19.5.16 ADC 模拟看门狗状态寄存器 0（ADC_AWDS0）

偏移地址：0xB4

复位值：0x0000 0000

位/域	名称	R/W	描述
7:0	AWDS[7:0]	RC_W0	发生模拟看门狗事件标志低位（Analog Watchdog Occur Flag Low） 该位由硬件置 1，软件清 0。该寄存器用于带缓冲的连续转换模式和扫描模式。 0：没有发生 1：发生
31:8	保留		

19.5.17 ADC 模拟看门狗使能寄存器 1（ADC_AWDEN1）

偏移地址：0xB8

复位值：0x0000 0000

位/域	名称	R/W	描述
1:0	AWDEN[9:8]	R/W	使能模拟看门狗高位（Analog Watchdog High Enable） 该位由硬件置 1，软件清 0。该寄存器用于带缓冲的连续转换模式和扫描模式。 0：禁止 1：使能
31:2	保留		

19.5.18 ADC 模拟看门狗使能寄存器 0（ADC_AWDEN0）

偏移地址：0xBC

复位值：0x0000 0000

位/域	名称	R/W	描述
7:0	AWDEN[7:0]	R/W	使能模拟看门狗低位（Analog Watchdog Low Enable） 该位由硬件置 1，软件清 0。该寄存器用于带缓冲的连续转换模式和扫描模式。 0：禁止 1：使能
31:8	保留		

19.5.19 ADC 控制寄存器 4（ADC_CTRL4）

偏移地址：0xC0

复位值：0x0000 0000

位/域	名称	R/W	描述
0	DISH	R/W	差分输入校准 (Differential Input Calibration) 0: 正常 1: VIP 与 VIN 在内部短路, 抵消校准
1	GCMP	R/W	选择内部延时时间 (Internal Delay Time Select) 0: $f_{ADC} \geq 14\text{MHz}$ 1: $f_{ADC} \leq 14\text{MHz}$
2	DFS	R/W	选择输入模式 (Input Mode Select) 0: 单端输入 1: 差分输入 注: 差分模式不支持单次扫描模式和连续扫描模式
31:3	保留		

19.5.20 ADC 偏移寄存器 (ADC_OFFSET)

偏移地址: 0xC4

复位值: 0x0000 0000

位/域	名称	R/W	描述
5:0	OFFSET	R/W	配置偏移量 (Offset Configure) 用补码设置 6 位偏移量。 000000: 0 位 LSB 偏移 000001: +1 位 LSB 偏移 011111: +31 位 LSB 偏移 100000: 保留 100001: -31 位 LSB 偏移 111111: -1 位 LSB 偏移
31:6	保留		

20 芯片电子签名

芯片电子签名包括主存储器 Flash 容量信息、96 位唯一芯片 ID，出厂前写入芯片的系统存储区，用户只读且不可修改。

20.1 主存储区容量寄存器

20.1.1 闪存容量寄存器（16 位）

基地址：0x0002 03E0

只读，其值在出厂时编写

位/域	名称	R/W	描述
31:0	F_SIZE	R	闪存存储器容量（Flash Size） 表示产品的主存储区的容量（以 K 字节为单位）。 例：0x0020=32 Kbytes

20.2 96 位唯一芯片 ID

唯一 ID 的用途可以有：

- 作为序列号
- 作为密码，在编写闪存时，将此唯一标识与软件加解密算法结合使用，提高代码在闪存存储器内的安全性
- 用于激活带安全机制的启动过程
- 身份标识所提供的参考号码对任一 MCU 微控制器系列都是唯一的，无论在什么情况下，用户都不能改变这唯一的身份标识。根据不同用法，用户可以选择以字节、半字或全字为单位读取身份标识。

偏移地址：0x04

只读，其值在出厂时编写

位/域	名称	R/W	描述
31:0	U_ID[31:0]	R	唯一身份标志 31:0 位

偏移地址：0x08

只读，其值在出厂时编写

位/域	名称	R/W	描述
31:0	U_ID[63:32]	R	唯一身份标志 63:32 位

偏移地址：0x0C

只读，其值在出厂时编写

位/域	名称	R/W	描述
31:0	U_ID[95:64]	R	唯一身份标志 95:64 位

21 版本历史

表格 57 文件版本历史记录

日期	版本	变更历史
2020.1	1.0	新建
2020.6.16	V1.0.1	进行格式调整
2020.6.19	V1.0.2	修改定时器描述错误
2020.7.6	V1.0.3	改变了选项字节描述, 修改了封面格式和目录, 一个寄存器描述错误
2022.2.15	V1.1	修改功能描述
2022.5.16	V1.2	修改寄存器中 TMR2/TMR4 的预分频值
2022.6.22	V1.3	(1) 修改 Arm 商标 (2) 增加版权说明
2022.11.10	V1.4	(1) 删除对 systick 分频的描述 (2) 修改系统存储区地址
2023.3.16	V1.5	(1) 修改系统框图 (2) 修改选项字节大小, 补充选项字节信息 (3) 将 SYSCLK 的时钟源选择章节中 HIRC/24 修改为 HIRC/8 (4) 修改独立看门狗简介描述 (5) 修改 WWDT_WDDATA 31:7 bit 为保留位
2023.12.5	V1.6	(1) 删除 TMR2 章节中关于向下计数和中央对齐相关描述 (2) 增加低功耗模式适用的通信外设 (3) 修改高级定时器、通用定时器的“ PWM 输出模式 ”章节的“ PWM2 向上计数模式时序图 ” (4) 修改供电电压
2025.8	V1.7	(1) 修改中断请求数量 (2) 修改“选项字节”表格描述

声明

本手册由珠海极海半导体有限公司（以下简称“极海”）制订并发布，所列内容均受商标、著作权、软件著作权相关法律法规保护，极海保留随时更正、修改本手册的权利。使用极海产品前请仔细阅读本手册，一旦使用产品则表明您（以下称“用户”）已知悉并接受本手册的所有内容。用户必须按照相关法律法规和本手册的要求使用极海产品。

1、权利所有

本手册仅应当被用于与极海所提供的对应型号的芯片产品、软件产品搭配使用，未经极海许可，任何单位或个人均不得以任何理由或方式对本手册的全部或部分内容进行复制、抄录、修改、编辑或传播。

本手册中所列带有“®”或“™”的“极海”或“Geehy”字样或图形均为极海的商标，其他在极海产品上显示的产品或服务名称均为其各自所有者的财产。

2、无知识产权许可

极海拥有本手册所涉及的全部权利、所有权及知识产权。

极海不应因销售、分发极海产品及本手册而被视为将任何知识产权的许可或权利明示或默示地授予用户。

如果本手册中涉及任何第三方的产品、服务或知识产权，不应被视为极海授权用户使用前述第三方产品、服务或知识产权，也不应被视为极海对第三方产品、服务或知识产权提供任何形式的保证，包括但不限于任何第三方知识产权的非侵权保证，除非极海在销售订单或销售合同中另有约定。

3、版本更新

用户在下单购买极海产品时可获取相应产品的最新版的手册。

如果本手册中所述的内容与极海产品不一致的，应以极海销售订单或销售合

同中的约定为准。

4、信息可靠性

本手册相关数据经极海实验室或合作的第三方测试机构批量测试获得，但本手册相关数据难免会出现校正笔误或因测试环境差异所导致的误差，因此用户应当理解，极海对本手册中可能出现的该等错误无需承担任何责任。本手册相关数据仅用于指导用户作为性能参数参照，不构成极海对任何产品性能方面的保证。

用户应根据自身需求选择合适的极海产品，并对极海产品的应用适用性进行有效验证和测试，以确认极海产品满足用户自身的需求、相应标准、安全或其它可靠性要求；若因用户未充分对极海产品进行有效验证和测试而致使用户损失的，极海不承担任何责任。

5、合规要求

用户在使用本手册及所搭配的极海产品时，应遵守当地所适用的所有法律法规。用户应了解产品可能受到产品供应商、极海、极海经销商及用户所在地等各国有关出口、再出口或其它法律的限制，用户（代表其本身、子公司及关联企业）应同意并保证遵守所有关于取得极海产品及/或技术与直接产品的出口和再出口适用法律与法规。

6、免责声明

本手册由极海“按原样”（as is）提供，在适用法律所允许的范围内，极海不提供任何形式的明示或暗示担保，包括但不限于对产品适销性和特定用途适用性的担保。

极海产品并非设计、授权或担保适合用于军事、生命保障系统、污染控制或有害物质管理系统中的关键部件，亦非设计、授权或担保适合用于在产品失效或故障时可导致人员受伤、死亡、财产或环境损害的应用。

如果产品未标明“汽车级”，则表示不适用于汽车应用。如果用户对产品的应用超出极海提供的规格、应用领域、规范，极海不承担任何责任。

用户应该确保对产品的应用符合相应标准以及功能安全、信息安全、环境标

准等要求。用户对极海产品的选择和使用负全部的责任。对于用户后续在针对极海产品进行设计、使用的过程中所引起的任何纠纷，极海概不承担责任。

7、责任限制

在任何情况下，除非适用法律要求或书面同意，否则极海和/或以“按原样”形式提供本手册及产品的任何第三方均不承担损害赔偿 responsibility，包括任何一般、特殊因使用或无法使用本手册及产品而产生的直接、间接或附带损害（包括但不限于数据丢失或数据不准确，或用户或第三方遭受的损失），这涵盖了可能导致的人身安全、财产或环境损害等情况，对于这些损害极海概不承担责任。

8、适用范围

本手册的信息用以取代本手册所有早期版本所提供的信息。

©2025 珠海极海半导体有限公司 – 保留所有权利